

**PONTIFICIA UNIVERSIDAD CATÓLICA DEL PERÚ**

**FACULTAD DE CIENCIAS E INGENIERÍA**



**PONTIFICIA  
UNIVERSIDAD  
CATÓLICA  
DEL PERÚ**

**DISEÑO EN CMOS DE UN FILTRO PASA-BAJO CON  
FRECUENCIA DE CORTE DE 150HZ PARA LA  
ADQUISICIÓN DE SEÑALES DEL  
ELECTROCARDIOGRAMA**

Tesis para optar por el título de Ingeniero Electrónico, que presenta el  
Bachiller:

**Fiorela Vanesa Varela Marcelo**

ASESOR: MSc. Julio César Saldaña Pumarica

**Lima, agosto del 2011**

A las personas que más admiro Fernando Varela y Carmen Marcelo;  
y a quienes me dieron todo su apoyo  
César Saldaña, José Miguel Pérez y Erick Raygada.

# Resumen

En la actualidad la electrónica está contribuyendo con la calidad de vida de los seres humanos mediante el desarrollo de equipos empleados en el diagnóstico o tratamiento de enfermedades. Un resultado de esta tendencia es la aparición de dispositivos portátiles, alimentados con baterías, que permiten la adquisición continua de señales de ECG (Electrocardiograma).

La importancia de las señales ECG radica en que permiten detectar trastornos del ritmo cardíaco, de la conducción y desequilibrios electrolíticos, así como documentar el diagnóstico y evolución de los infartos del miocardio, isquemia y pericarditis; y también vigilar y evaluar efectos farmacológicos de los medicamentos sobre el corazón y la actividad de los marcapasos, entre otros.

La presente tesis tuvo como objetivo el diseño de un filtro pasa-bajo en tecnología CMOS para acondicionar señales de ECG. Este acondicionamiento consiste en la eliminación de ruido de alta frecuencia y la limitación de la banda de frecuencia para evitar el efecto *aliasing* en la conversión analógica-digital.

El circuito cumple con los requerimientos necesarios para filtrar correctamente la señal dejando pasar el rango de frecuencias que contiene la información más relevante del ECG. El filtro tiene una frecuencia de corte es  $150Hz$  y está constituido por transconductores de  $10nS$  que poseen un coeficiente de linealidad ( $\alpha$ ) menor a 1% en un rango de entrada de  $\pm 300mV$ .

En esta tesis se describen todas las etapas de diseño del filtro pasa-bajo, el cual se llevó a cabo utilizando el modelo *Level 1* del transistor MOSFET para los cálculos manuales y la herramienta *CADENCE* para la simulación eléctrica.

# Índice de figuras

1.	Esquema del circuito presentado en (GOSSELIN; SAWAN; CHAPMAN, 2007) . . . . .	10
2.	Esquema del <i>chip</i> de adquisición de señales biomédicas presentado en (ZOU et al., 2009) . . . . .	11
3.	Circuito TB-FEA utilizado en el <i>chip</i> presentado en (ZOU et al., 2009)	11
4.	Esquema del <i>chip</i> presentado en (TURICCHIA et al., 2010) . . . . .	12
1.1.	Transistor MOS de canal N . . . . .	16
1.2.	Cargas en el MOSFET (TSIVIDIS, 1999) . . . . .	17
1.3.	Representación de la corriente de ruido . . . . .	19
1.4.	Espejo de corriente simple . . . . .	21
1.5.	Par diferencial simple . . . . .	23
1.6.	Curva $I_{out}$ vs $V_{in}$ . . . . .	23
1.7.	Par diferencial simple PMOS . . . . .	24
1.8.	Par diferencial linealizado con resistencias de degeneración . . . . .	27
1.9.	Transconductor simple . . . . .	30
2.1.	Filtro continuo GM-C de segundo orden . . . . .	31
2.2.	Filtro continuo GM-C de segundo orden . . . . .	42
3.1.	Diagrama esquemático del transconductor simétrico, hecho en CADENCE . . . . .	46
3.2.	Corriente de salida y corriente lineal ideal . . . . .	47
3.3.	Circuito esquemático del OTA linealizado . . . . .	47

3.4. Histograma del análisis de montecarlo para el voltaje del offset . .	48
3.5. Corriente de salida y corriente lineal ideal en el transconductor con degeneración y división de corriente . . . . .	49
3.6. Transconductor con degeneración y división de corriente . . . . .	50
3.7. Histograma del <i>offset</i> referido a la entrada del transconductor con degeneración y división de corriente . . . . .	51
3.8. Filtro pasa-bajo de segundo orden . . . . .	52
3.9. Respuesta en frecuencia del filtro pasa-bajo de segundo orden . .	52
3.10. Respuesta transitoria del filtro pasa-bajo de segundo orden a una entrada de ECG . . . . .	53
3.11. Esquema de la propuesta para calibración de la frecuencia de corte	54

# Índice de cuadros

3.1. Parámetros de desempeño del transconductor simétrico . . . . .	46
3.2. Parámetros del transconductor linealizado para $\alpha @ 300mV < 1\%$ , Ruido rms $< 40\mu V$ . . . . .	48
3.3. Parámetros de desempeño del transconductor con degeneración y división de corriente . . . . .	49

# Lista de símbolos

$C'_{ox}$	capacitancia del óxido
$\epsilon_0$	permitividad del vacío
$K_{ox}$	constante dieléctrica del óxido
$K_{PN}$	factor de ganancia del NMOS
$K_{PP}$	factor de ganancia del PMOS
$L$	longitud del canal
$\mu_n$	movilidad de electrones
$\mu_p$	movilidad de los huecos
$V_{gs}$	voltaje de la puerta y surtidor
$V_{tn}$	voltaje umbral en NMOS
$V_{tp}$	voltaje umbral en PMOS
$W$	ancho del canal

# Índice general

<b>Introducción</b>	<b>9</b>
<b>1. Diseño de circuitos analógicos en CMOS</b>	<b>15</b>
1.1. Modelo del MOSFET para análisis y diseño . . . . .	15
1.1.1. Ruido intrínseco . . . . .	18
1.2. Espejo corriente . . . . .	21
1.3. Par diferencial . . . . .	22
1.3.1. Linealidad . . . . .	24
1.4. Par diferencial linealizado . . . . .	27
1.5. Transconductor simple . . . . .	29
<b>2. Diseño del filtro pasa-bajo</b>	<b>31</b>
2.1. Diseño de un par diferencial . . . . .	32
2.2. Diseño de un OTA simple . . . . .	33
2.3. Diseño de un OTA simétrico . . . . .	35
2.4. Diseño de un OTA lineal . . . . .	36
2.5. Diseño de un OTA lineal con división de corriente . . . . .	39
2.6. Arquitectura del filtro pasa-bajo . . . . .	42
2.7. Análisis de linealidad del filtro pasa-bajo . . . . .	43
<b>3. Simulación y Resultados</b>	<b>45</b>
3.1. Transconductor Simétrico . . . . .	45



3.2. Transconductor Linealizado . . . . .	46
3.3. Transconductor con degeneración y con división de corriente . . .	49
3.4. Filtro de segundo orden . . . . .	52
3.5. Propuesta para calibrar la frecuencia de corte del filtro . . . . .	53
<b>Conclusiones</b>	<b>55</b>
<b>Recomendaciones</b>	<b>56</b>

# Introducción

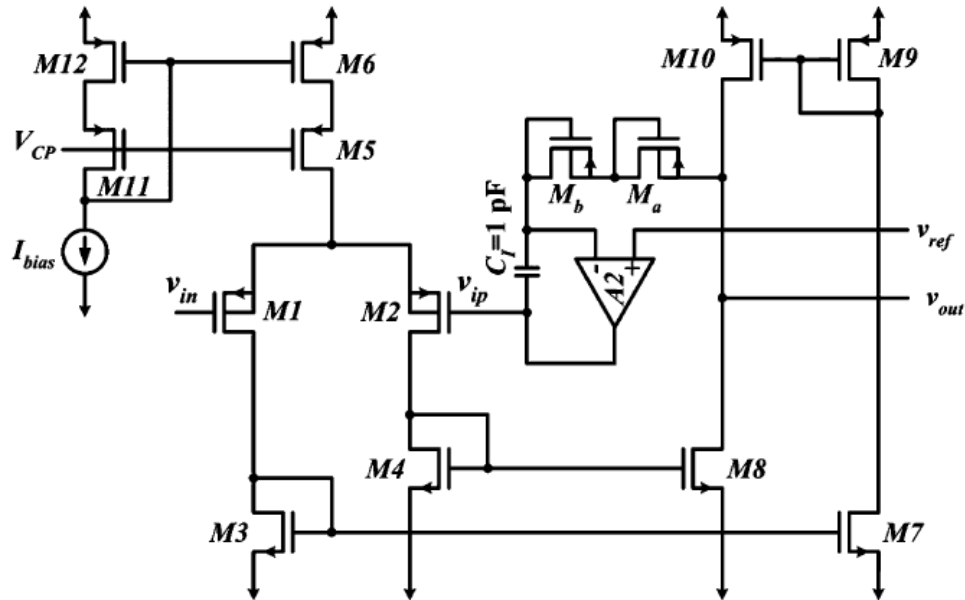
Diversas investigaciones en el área de cardiología intervencionista han demostrado la importancia de la detección temprana de anomalías en el funcionamiento del corazón, ver por ejemplo las referencias (LUCA et al., 2004), (MCGINN et al., 2005), (LUEPKER, 2005). De acuerdo con la Organización Mundial de la Salud (OMS), enfermedades del corazón constituyen la principal causa de mortalidad en los países industrializados (FAYN; RUBEL, 2010). La actividad del corazón puede ser monitoreada mediante el registro gráfico conocido como electrocardiograma, cuya adquisición constante en largos periodos es posible con el uso de sistemas portátiles.

El ECG viene a ser el registro gráfico, en función del tiempo, de la actividad eléctrica del corazón que se capta desde la superficie del cuerpo, mediante electrodos. Esta señal representa la activación de los ventrículos y las aurículas. Con el objetivo de minimizar el ruido de alta frecuencia y de evitar el efecto *aliasing* durante la conversión analógica-digital, los canales de adquisición de ECG contienen una etapa de filtrado del tipo pasa-bajo.

Actualmente existe un creciente interés por el desarrollo de sistemas de monitoreo constante de la actividad del corazón (TURICCHIA et al., 2010), (YAZICIOGLU et al., 2010). Dada la tendencia al uso de sistemas portátiles e implantables para la adquisición de señales médicas, los principales esfuerzos han estado dirigidos a la reducción del consumo de potencia (YAZICIOGLU et al., 2008), (AVESTRUZ et al., 2008). Además del consumo de potencia, otros desafíos enfrentados por los diseñadores son reducción de ruido generado por los dispositivos, reducción del *offset* introducido por los electrodos, reducción del *offset* generado por el desparejamiento de dispositivos y aumento del rechazo a las perturbaciones de modo común y de la fuente de alimentación. A continuación se presenta una revisión de las principales implementaciones reportadas en los últimos años.

En la figura 1 se muestra el circuito propuesto por el grupo del profesor Sa-

wan (GOSSELIN; SAWAN; CHAPMAN, 2007) de la universidad de Laval en Quebec, Canadá.

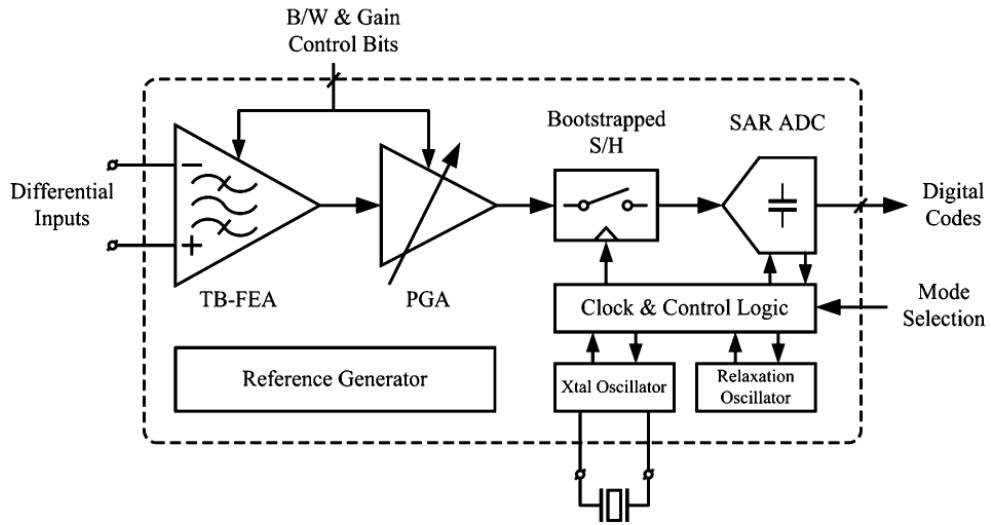


**Figura 1:** Esquema del circuito presentado en (GOSSELIN; SAWAN; CHAPMAN, 2007)

El circuito consiste de un amplificador de bajo ruido en cuyo lazo de realimentación se coloca un integrador inversor de tipo *Miller*. El integrador *Miller* es formado por un segundo amplificador ( $A_2$ ), un condensador ( $C_T$ ) y un resistor implementado con los transistores  $M_a$  y  $M_b$ . El principal aporte de este trabajo fue la integración de la función de cancelamiento del offset de los electrodos, ya que en trabajos anteriores esa función era realizada externamente en la mayoría de los casos y en algunos pocos casos mediante la integración de un capacitor de valor elevado lo cual se traducía en una área excesiva. Este circuito ocupó un área de 0,190 mm x 0,260 mm.

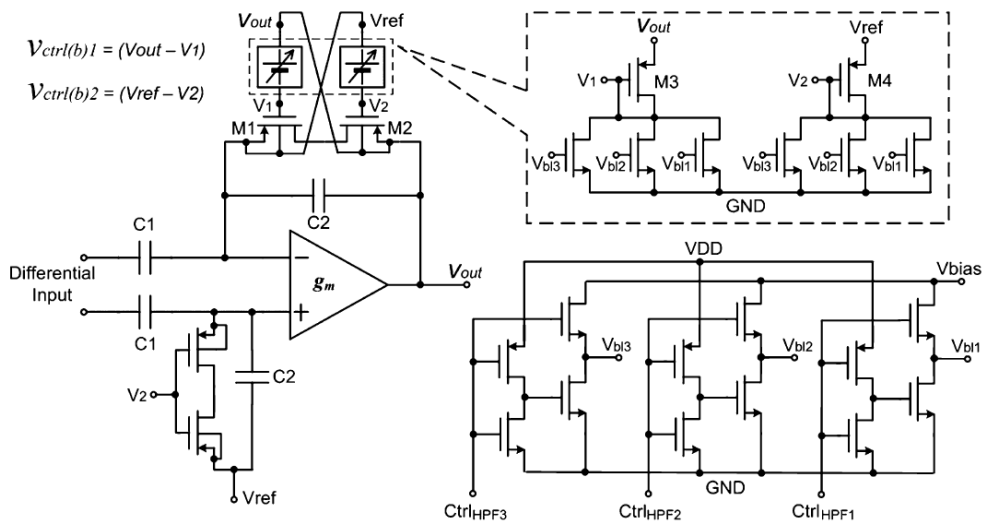
En la figura 2 se muestra el diagrama esquemático del *chip* reportado por Xiaodan Zou en abril del 2009 (ZOU et al., 2009). Se trata de un chip dedicado a la medida de varios tipos de señales biomédicas.

La primera etapa (TB-FEA) funciona al mismo tiempo como amplificador de bajo ruido y filtro pasa banda reconfigurable. El diagrama esquemático de ese circuito es mostrado en la figura 3. La frecuencia de corte inferior es ajustada cambiando el ancho de banda del transconductor, mientras que la frecuencia de corte superior



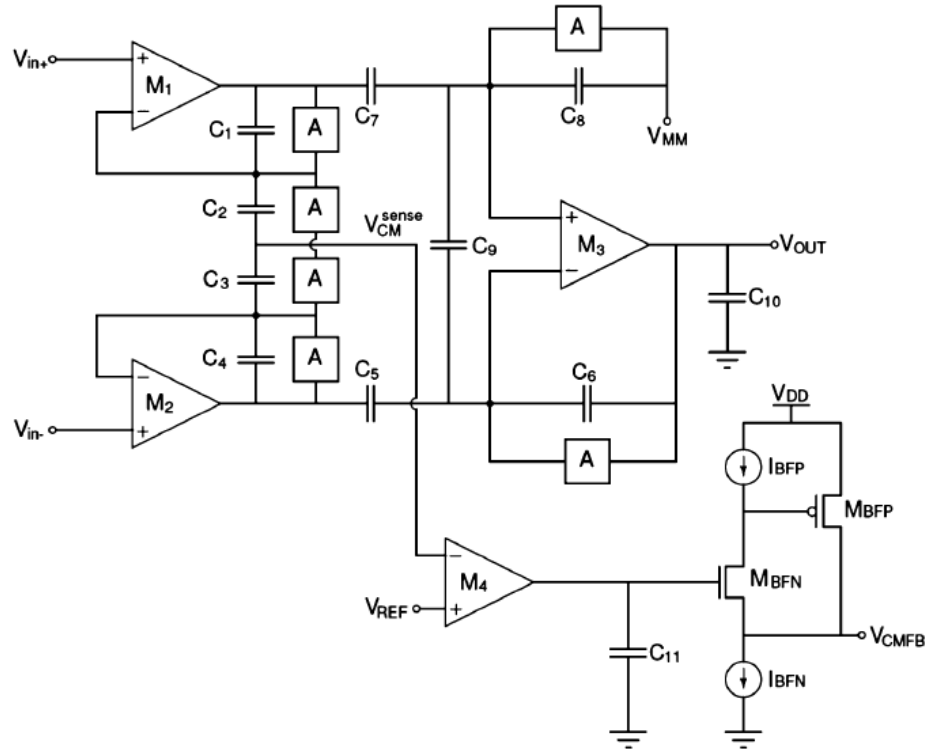
**Figura 2:** Esquema del *chip* de adquisición de señales biomédicas presentado en (ZOU et al., 2009)

es controlada por un pseudo-resistor variable. La ganancia en el medio de la banda de paso es determinada por la relación de capacitancias  $C_1/C_2$ . El nivel DC de la entrada y salida del transconductor es fijada en el medio de la tensión de alimentación, lo que permite aprovechar al máximo la excursión de salida. Para eliminar las componentes DC, se implementa un filtro pasa-alto. En este caso se utiliza un pseudo-resistor el cual permite implementar una característica pasa-alto reconfigurable.



**Figura 3:** Circuito TB-FEA utilizado en el *chip* presentado en (ZOU et al., 2009)

En la figura 4 se muestra el diagrama esquemático del circuito propuesto en el 2010 por el grupo del profesor Sarpeshkar del *Massachusetts Institute of Technology* (TURICCHIA et al., 2010).



**Figura 4:** Esquema del *chip* presentado en (TURICCHIA et al., 2010)

Este circuito está basado en una topología convencional de amplificador de instrumentación con dos etapas de ganancia. Mediante un lazo de realimentación de modo común se introduce una tierra activa que permite eliminar el ruido de 60 Hz y de esta manera ya no son necesarios los requerimientos exigentes de emparejamiento de dispositivos imprescindibles en las arquitecturas *feedforward*.

El departamento de Bioingeniería de Reino Unido, en la conferencia de Microelectrónica en el 2009, presentó un artículo donde se demostraba la conveniencia de un filtro como parte delantera de las señales ECG (KARDOULAKI et al., 2009), la cual fue comprobada mediante el tratamiento de una señal artificial de esta clase contaminada por varias fuentes de ruido simuladas y alimentadas como entradas en el Cadence Design Framework.

La demanda de productos de monitoreo del corazón está incrementando mun-

dialmente. Recientes amplificadores de instrumentación biomédica han mostrado importante énfasis en el registro de rendimiento, como tensión de alimentación, potencia, etc.

Debido a que la tecnología de estos amplificadores se ha desplazado hacia la portabilidad, es conveniente un menor consumo de energía, esto presenta ventajas y desventajas como menor ganancia y mayor contenido de ruido.

Texas Instrument acaba de lanzar un chip ADS1294/6/8 que incorpora todas las características comunes que son requisitos en las aplicaciones médicas de señales ECG y EEG. Con su elevado nivel de integración y excepcional rendimiento, esta familia de chip permite la creación de sistemas escalables de instrumentación médica a un tamaño, potencia y costo total significativo. Este dispositivo contiene varias funciones ECG específicas que hacen muy apropiado un electrocardiograma escalable. También se pueden utilizar en alto rendimiento, como en sistemas multicanal de adquisición de datos para apagar el circuito específico de ECG (INSTRUMENT, 2010).

Debido a la necesidad de sistemas portátiles de adquisición de señales ECG, es relevante el diseño de circuitos integrados que realicen la mayor cantidad posible de funciones necesarias en la adquisición de esas señales. Es decir, es importante investigar soluciones que reduzcan al mínimo el número de componentes externos al circuito integrado.

La inclusión del filtrado de la señal dentro del chip sin necesidad de condensadores o resistores externos ha sido de diversos trabajos.

## Objetivos

Este trabajo de tesis tuvo como objetivo general el diseño de un filtro pasa-bajo con frecuencia de corte nominal de 150Hz para la adquisición de señales ECG.

El desarrollo de esta tesis conlleva al logro de los siguientes objetivos específicos:

- Diseñar un transconductor con 10nS de valor típico de transconductancia y coeficiente de linealidad menor a 1% para un rango lineal de  $\pm 300\text{mV}$ .
- Implementar un procedimiento para conocer mediante simulación la relación entre la linealidad y el offset referido a la entrada.

- Diseñar el filtro pasa-bajo utilizando dos transconductores y dos capacitores. El filtro debe ser de segundo orden.
- Proponer una técnica para calibrar la frecuencia de corte del filtro, dada las variaciones debido al proceso de fabricación.

# 1 Diseño de circuitos analógicos en CMOS

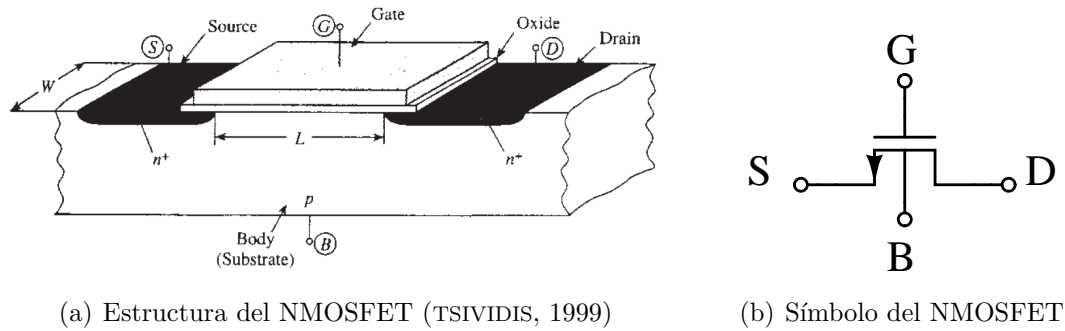
## 1.1. Modelo del MOSFET para análisis y diseño

Para un diseñador de circuitos integrados analógicos es necesario conocer un modelo del transistor MOS por dos motivos: el primero es entender el efecto de los fenómenos físicos presentes en los dispositivos sobre los parámetros de desempeño de los circuitos que se diseñe, ello implica una razón cualitativa de causa-efecto; el segundo, es hacer cálculos aproximados de las variables de diseño con la finalidad de que el circuito alcance las especificaciones requeridas, ello es un aspecto cuantitativo que implica el cálculo de variables de diseño como  $W$ ,  $L$ ,  $I_d$ .

En la figura 1.1 se muestran la estructura y el símbolo de un transistor MOS de canal N. El MOSFET posee cuatro terminales: compuerta (G), drenador (D), surtidor (S) y cuerpo (B). De acuerdo a lo mostrado en la figura 1.1(a), existe simetría entre el drenador y surtidor. Entre esos dos terminales, en un transistor NMOS, recibe el nombre de surtidor aquel que se encuentra a menor potencial eléctrico.

En el caso del transistor NMOS, la aplicación de una tensión en la compuerta genera un campo eléctrico aproximadamente vertical que atrae electrones hacia la interfaz entre el cuerpo y el óxido de silicio. Esos electrones provienen mayormente de las regiones de surtidor y drenador, y forman una capa delgada conocida como canal. Cuando existe una diferencia de potencial entre drenador y surtidor ocurren dos fenómenos: en primer lugar se produce un desbalance en la concentración de electrones a lo largo del canal lo cual provoca una corriente de difusión, y en segundo lugar aparece un campo eléctrico aproximadamente vertical que provoca





(a) Estructura del NMOSFET (TSIVIDIS, 1999)

(b) Símbolo del NMOSFET

**Figura 1.1:** Transistor MOS de canal N

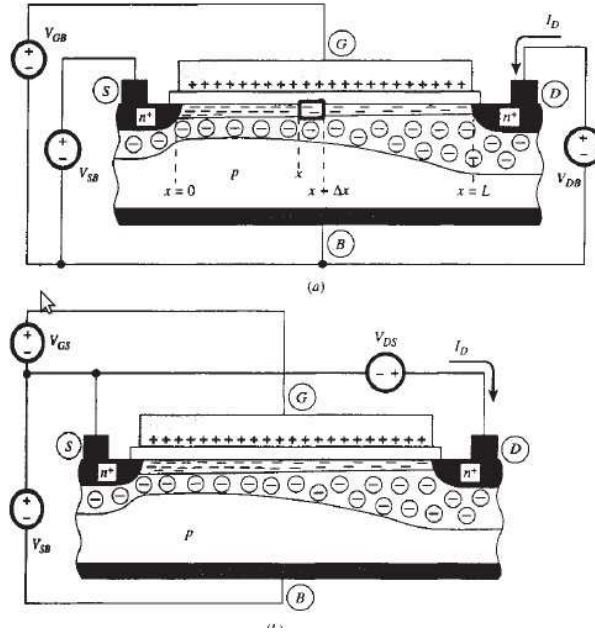
una corriente de arrastre.

En un transistor PMOS, el sustrato es de un material donde abundan electrones. Sin considerar compuerta y sustrato, el terminal de mayor potencial recibe el nombre de drenador y el otro surtidor. En este caso el canal está formado por “huecos” que provienen mayormente del surtidor y drenador. Los huecos fluyen del surtidor al drenador, lo cual implica una corriente convencional de drenador a surtidor.

Al formarse un canal de electrones (como es en el caso del NMOS) debajo del óxido y sin presencia de corriente ( $V_d = V_s$ ), la concentración de electrones es la misma a lo largo de todo el canal. La concentración de carga eléctrica representada por  $Q'_I$ , viene a ser la carga total de la capa de inversión entre su área (Coulomb por unidad de área) y también se le conoce como densidad de carga de inversión.

A la parte del sustrato, donde se han agotado los portadores mayoritarios, que se encuentra debajo del canal de electrones y está formada por iones fijos se le llama región de agotamiento. La cantidad de carga fija en esta región depende del potencial de superficie  $\psi_s$  y de los voltajes del drenador y surtidor. En el caso del sustrato P (transistor NMOS), en la región de agotamiento, se agotan los huecos originando que dicha región quede con carga negativa, la cual está dada por los iones de átomos aceptores. La figura 1.2 muestra tal efecto.

Dependiendo del valor de la tensión en la puerta, el transistor MOS puede trabajar en tres niveles de inversión: débil, moderada o fuerte; y variando la tensión entre el drenador y el surtidor, el transistor puede operar en dos modos de operación: zona óhmica o zona de saturación.



**Figura 1.2:** Cargas en el MOSFET (TSIVIDIS, 1999)

En el caso de inversión fuerte para calcular la corriente del transistor en saturación se tiene la siguiente ecuación:

$$I_{dNMOS} = \frac{1}{2}(KPN)\frac{W}{L}(V_{gs} - V_{tn})^2 \quad (1.1)$$

$$I_{dPMOS} = \frac{1}{2}(KPP)\frac{W}{L}(V_{sg} - |V_{tp}|)^2 \quad (1.2)$$

donde

$KPN$ : factor de ganancia del transistor NMOS, ( $KPN = \mu_n \cdot C'_{ox}$ )

$KPP$ : factor de ganancia del transistor PMOS, ( $KPP = \mu_p \cdot C'_{ox}$ )

$\mu_n$ : movilidad de los electrones

$\mu_p$ : movilidad de los huecos

$C'_{ox}$ : capacitancia del óxido por unidad de área, ( $C'_{ox} = \frac{\epsilon_{ox}}{t_{ox}}$ ,  $\epsilon_{ox} = K_{ox} \cdot \epsilon_o$ )

$\epsilon_o$ : permitividad del vacío,  $\epsilon_o = 8,854 \cdot 10^{-12} F/m$

$K_{ox}$ : constante dieléctrica del óxido  $K_{ox} = 3,9$

$\epsilon_{ox} = 3,4531 \cdot 10^{-11} F/m$

W: ancho del canal

L: longitud del canal

$V_{gs}$ : voltaje de compuerta-surtidor

$V_{tn}$ : voltaje umbral del transistor NMOS

$V_{tp}$ : voltaje umbral del transistor PMOS

En esta tesis el diseño del filtro se realizó con los parámetros de proceso de la tecnología  $AMS035\mu m$ , en los que  $t_{ox} = 7,6nm$ , entonces  $C'_{ox} = 4,5436 fF/\mu m^2$ .

### 1.1.1. Ruido intrínseco

El ruido intrínseco es el ruido generado por los dispositivos que constituyen el circuito. En el caso del filtro que se presenta en esta tesis, esos dispositivos son los transistores MOS. Para un correcto análisis de la señal ECG, el ruido generado por el circuito debe ser menor que la mínima variación que se pretenda detectar en la señal.

El ruido es aleatorio, no se puede saber su amplitud exacta, lo que sí se puede saber es su potencia promedio la cual nos permite estimar la probabilidad de que el ruido sea mayor que la mínima variación que se desea observar en el ECG.

Para una señal de ruido de amplitud  $V_n(t)$  la potencia promedio disipada en un resistor de valor  $R$ , calculada en un intervalo de  $[0, T]$ , está definida por la siguiente fórmula:

$$P_{av} = \frac{1}{T} \int_0^T \frac{V_n^2(t)}{R} dt \quad (1.3)$$

En este caso el resistor se está utilizando solo para medir indirectamente el efecto del ruido. Sin embargo ese resistor no depende de la fuente de ruido. Por tanto un parámetro más específico de la fuente de ruido puede ser definido así:

$$\overline{V_{n-rms}^2} = \frac{1}{T} \int_0^T V_n^2(t) dt \quad (1.4)$$

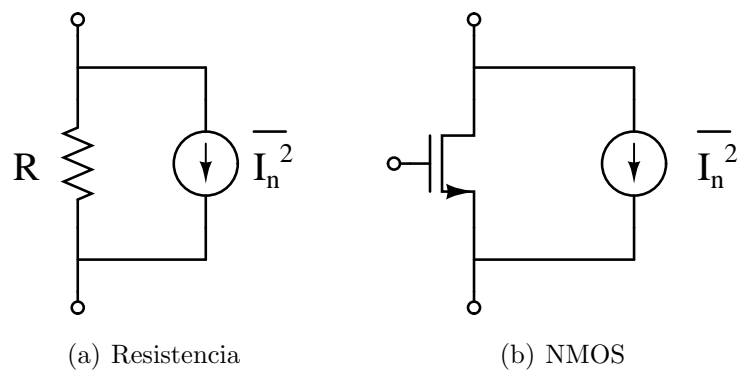
En esta tesis se adoptará la denominación de “potencia promedio del voltaje de ruido” para el parámetro  $\overline{V_{n-rms}^2}$  (RAZAVI, 2001). La potencia se puede definir

en función de la frecuencia, de esta forma se obtiene la densidad espectral de potencia de ruido. La densidad espectral en algunos dispositivos es predecible a pesar de que la señal de ruido es aleatoria. Las unidades de la densidad espectral de frecuencia de ruido son  $V^2/Hz$ .

A continuación se describen brevemente los principales tipos de ruido presentes en los dispositivos semiconductores.

### 1.1.1.1. Ruido térmico

Debido al movimiento aleatorio de los portadores de carga en las resistencias o en los canales de los transistores, existirán fluctuaciones en las corrientes que pasan por esos dispositivos. En la figura 1.3 se representa esquemáticamente ese efecto en una resistencia y en un transistor MOS.



**Figura 1.3:** Representación de la corriente de ruido

Debido a que la amplitud de esas fluctuaciones no se puede predecir, no se coloca el símbolo de la corriente y en lugar de eso se coloca el símbolo de la densidad espectral de potencia de esa corriente, que es un parámetro que puede predecirse en la mayoría de dispositivos utilizados en el diseño de circuitos integrados.

En el caso del resistor, la densidad espectral de potencia de la corriente de ruido térmico es:

$$\overline{I_{n,R}^2} = \frac{4kT}{R} \quad (1.5)$$

donde  $k = 1,38 \cdot 10^{-23} J/K$  es la constante de Boltzmann.

Para el transistor MOS, la densidad espectral de potencia de la corriente de ruido

térmico es:

$$\overline{I_{n,MOS}^2} = 4kT\gamma gm \quad (1.6)$$

donde el parámetro  $\gamma$  asume el valor de  $2/3$  cuando el transistor opera en saturación y el valor de  $1$  cuando opera en región óhmica.

Las unidades de la densidad espectral de potencia de la corriente de ruido son  $A^2/Hz$ . Como se acaba de ver, la densidad espectral de este tipo de ruido no depende de la frecuencia, por eso también es conocido como ruido blanco.

El ruido también puede representarse como una fuente de voltaje en serie al resistor o una fuente de voltaje conectada en serie con la puerta del transistor MOS. La densidad espectral de potencia del voltaje de ruido está expresada en  $V^2/Hz$  y se calcula como:

$$\overline{V_{n,R}^2} = 4kTR \quad (1.7)$$

en el resistor, y

$$\overline{V_{n,MOS}^2} = \frac{4KT\gamma}{gm} \quad (1.8)$$

en el MOSFET.

### 1.1.1.2. Ruido flicker

Este tipo de ruido se presenta en todos los dispositivos activos y algunos componentes pasivos discretos. En los transistores MOS se debe al movimiento de portadores en el canal, que entran y salen de estados superficiales o de trampas en el óxido debidas a impurezas o defectos estructurales.

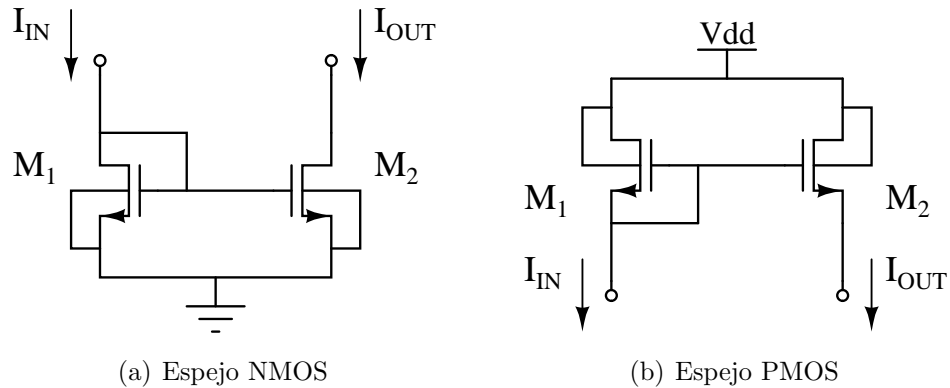
También es conocido como ruido  $1/f$ , debido a que su densidad espectral varía inversamente con la frecuencia. Al igual que el ruido térmico, se puede representar como una fuente de corriente en paralelo al canal del transistor o una fuente de voltaje en serie con la puerta. Las expresión para la densidad espectral de potencial del voltaje de ruido flicker es:

$$\overline{V_{n,MOS}^2} = \frac{K_f}{C_{ox}WL} \cdot \frac{1}{f} \quad (1.9)$$

donde  $K_f$  es una constante que depende del proceso y está en el orden de  $10^{-25}V^2F$ .

## 1.2. Espejo corriente

La versión más simple de espejos de corriente NMOS y PMOS están mostradas en la figura 1.4.



**Figura 1.4:** Espejo de corriente simple

La función de este circuito es generar una corriente en el transistor de salida ( $M_2$ ) aproximadamente igual a la corriente que pasa por el transistor de entrada ( $M_1$ ), para esto las dimensiones de ambos transistores deben ser iguales. El transistor de entrada ( $M_1$ ) está conectado en una configuración conocida como “conexión tipo diodo”, en la cual la compuerta está conectada al drenador. Este tipo de conexión garantiza que, si la corriente de entrada es mayor que 0, el transistor queda polarizado en saturación. En el caso de espejo NMOS (figura 1.4(a)) se tiene  $V_{ds} = V_{gs} > V_{gs} - V_{tn}$ , mientras que en el espejo PMOS (figura 1.4(b)) se tiene  $V_{sd} = V_{sg} > V_{sg} - |V_{tp}|$ , lo cual implica saturación.

A pesar que las dimensiones de ambos transistores sean iguales y que la tensión compuerta-surtidor de ambos sea la misma, las corrientes de entrada y salida no son exactamente iguales. Esto se debe a dos motivos, en primero está relacionado con el efecto de modulación de canal y el segundo con desemparejamiento de parámetros. En el primer caso, la diferencia entre las tensiones drenador-surtidor de ambos transistores provoca una diferencia entre las corrientes, mientras que en segundo caso existe una diferencia entre parámetros como  $V_t$  y  $KP$  de ambos transistores lo cual también provoca una diferencia entre las corrientes.

Sin considerar el efecto de modulación de canal y asumiendo que los parámetros

$V_t$  y  $KP$  de ambos transistores son idénticos, se tienen las siguientes ecuaciones para el caso NMOS:

$$I_{in} = \frac{1}{2} \cdot KPN \cdot \frac{W_1}{L_1} \cdot (V_{gs1} - V_{tn})^2 \quad (1.10)$$

$$I_{out} = \frac{1}{2} \cdot KPN \cdot \frac{W_2}{L_2} \cdot (V_{gs2} - V_{tn})^2 \quad (1.11)$$

Como  $V_{gs1} = V_{gs2}$ ,  $W_1 = W_2$  y  $L_1 = L_2$  entonces  $I_{out} = I_{in}$ . En cambio, considerando los efectos antes mencionado se tiene:

$$I_{in} = \frac{1}{2} \cdot KPN_1 \cdot \frac{W_1}{L_1} \cdot (V_{gs1} - V_{tn1})^2 \cdot (1 + \lambda \cdot V_{ds1}) \quad (1.12)$$

$$I_{out} = \frac{1}{2} \cdot KPN_2 \cdot \frac{W_2}{L_2} \cdot (V_{gs2} - V_{tn2})^2 \cdot (1 + \lambda \cdot V_{ds2}) \quad (1.13)$$

donde  $KPN_1 \neq KPN_2$ ,  $V_{tn1} \neq V_{tn2}$  e  $V_{sd1} \neq V_{ds2}$ .

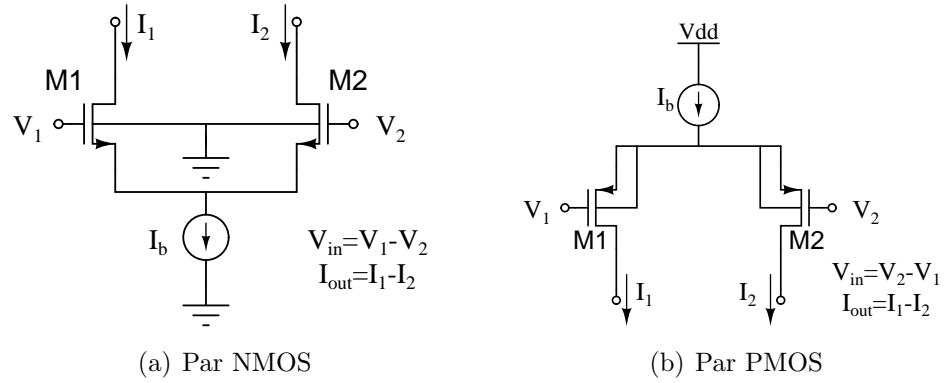
Existe una tensión mínima de salida ( $V_{ds2} > V_{gs} - V_{th}$ ), el espejo funciona bien solo para tensiones de salida mayores que esa mínima.

### 1.3. Par diferencial

En la figura 1.5 se muestran un par diferencial simple NMOS y uno PMOS. Para un correcto funcionamiento, un complemento necesario de este circuito básico, es la carga activa, que puede ser una resistencia o un transistor conectado como diodo o una fuente de corriente, que se conectan en el drenador de cada uno de los transistores del par diferencial. En la mayoría de aplicaciones, como las presentadas en esta tesis, las dimensiones de M1 y M2 deben ser exactamente iguales.

La función de este circuito es generar una diferencia de corriente, entre los transistores M1 y M2, en respuesta a la diferencia de las tensiones de entradas  $V_1$  y  $V_2$ ; tal conversión es conocida como transconducción, y la relación entre la corriente de salida y tensión de entrada es conocida como transconductancia cuyas unidades son *Siemens* ( $S = A/V$ ). En este trabajo se consideran las siguientes convenciones en relación a las figuras 1.5(a) y 1.5(b): para el par NMOS  $V_{in} = V_1 - V_2$  y para el par PMOS  $V_{in} = V_2 - V_1$ .

En el caso que  $V_1 = V_2$ , entonces la corriente que circula por cada transistor

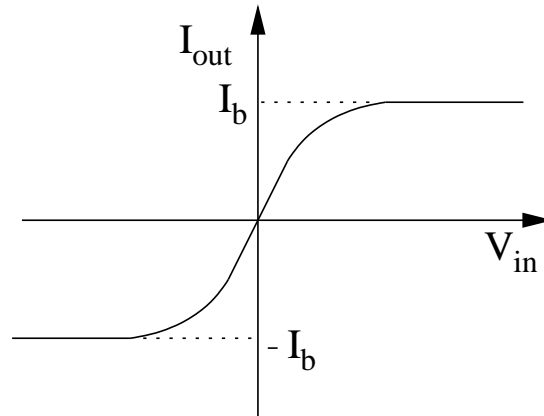


**Figura 1.5:** Par diferencial simple

será la misma e igual a la mitad de la corriente de polarización del par diferencial ( $I_b$ ).

Considerando  $V_1 - V_2 \neq 0$  se obtendrá  $I_2 - I_1 \neq 0$ , y la carga, formada por las resistencias o transistores colocados en los drenadores, convertirá esa diferencia de corriente en una diferencia de tensiones.

La gráfica 1.6 muestra la corriente diferencial de salida en función al voltaje diferencial de entrada.



**Figura 1.6:** Curva  $I_{out}$  vs  $V_{in}$

Para tensiones de entrada pequeñas se puede utilizar la siguiente aproximación:

$$I_1 - I_2 = gm_{par} \cdot (V_1 - V_2) \quad (1.14)$$

$$I_{out} = gm_{par} \cdot V_{in} \quad (1.15)$$



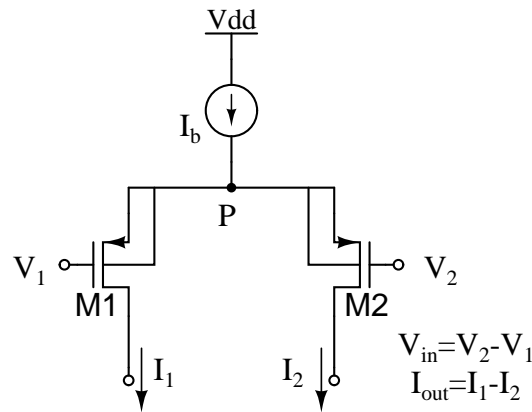
la cual expresa una relación lineal entre la corriente de salida y la tensión de entrada. Cuanto mayor sea la tensión de entrada pero es tal aproximación. La constante de proporcionalidad  $gm_{par}$  recibe el nombre de transconductancia del par diferencial.

### 1.3.1. Linealidad

En un transconductor ideal se cumple  $I_{out} = GM.V_{in}$  sin importar el valor de  $V_{in}$ , pero en uno real, como el par diferencial, esa relación lineal es aproximada y tan solo es válida para un rango limitado de tal parámetro. Dicha relación es una buena aproximación para valores pequeños de  $V_{in}$  pero no es apropiada para valores elevados.

Se necesita de un parámetro que indique qué tan buena es la aproximación  $I_{out} = gm_{par}.V_{in}$ , éste va a depender lógicamente de  $V_{in}$  y de ciertas variables del circuito como W, L e Id.

A continuación se realiza un análisis de gran señal del par diferencial PMOS, cuya figura se repite aquí para facilitar la explicación:



**Figura 1.7:** Par diferencial simple PMOS

Las ecuaciones de la corriente de drenador para los transistores M1 y M2 son:

$$I_1 = \frac{1}{2} \cdot \beta \cdot (V_{sg1} - |V_{tp}|)^2 \quad (1.16)$$

$$I_2 = \frac{1}{2} \cdot \beta \cdot (V_{sg2} - |V_{tp}|)^2 \quad (1.17)$$

donde  $\beta = KPP \cdot W/L$ . A partir de esas ecuaciones se obtienen las siguientes:

$$V_{sg1} - |V_{tp}| = \sqrt{\frac{2 \cdot I_1}{\beta}} \quad (1.18)$$

$$V_{sg2} - |V_{tp}| = \sqrt{\frac{2 \cdot I_2}{\beta}} \quad (1.19)$$

y restando estas expresiones:

$$V_{sg1} - V_{sg2} = \sqrt{\frac{2}{\beta}} \cdot (\sqrt{I_1} - \sqrt{I_2}) \quad (1.20)$$

Tomando en cuenta que  $V_{sg1} = V_P - V_1$  y  $V_{sg2} = V_P - V_2$ :

$$(V_P - V_1) - (V_P - V_2) = \sqrt{\frac{2}{\beta}} \cdot (\sqrt{I_1} - \sqrt{I_2}) \quad (1.21)$$

$$\Rightarrow V_2 - V_1 = \sqrt{\frac{2}{\beta}} \cdot (\sqrt{I_1} - \sqrt{I_2}) \quad (1.22)$$

$$\Rightarrow V_{in} = \sqrt{\frac{2}{\beta}} \cdot (\sqrt{I_1} - \sqrt{I_2}) \quad (1.23)$$

elevando al cuadrado:

$$V_{in}^2 = \frac{2}{\beta} \cdot (I_1 + I_2 - 2\sqrt{I_1 \cdot I_2}) \quad (1.24)$$

$$\Rightarrow V_{in}^2 = \frac{2}{\beta} \cdot (I_b - 2\sqrt{I_1 \cdot I_2}) \quad (1.25)$$

$$\Rightarrow \frac{\beta}{2} \cdot V_{in}^2 = I_b - 2\sqrt{I_1 \cdot I_2} \quad (1.26)$$

$$\Rightarrow 2\sqrt{I_1 \cdot I_2} = I_b - \frac{\beta}{2} \cdot V_{in}^2 \quad (1.27)$$

$$\Rightarrow 4 \cdot I_1 \cdot I_2 = \left( I_b - \frac{\beta}{2} \cdot V_{in}^2 \right)^2 \quad (1.28)$$

y teniendo en cuenta que  $4 \cdot I_1 \cdot I_2 = (I_1 + I_2)^2 - (I_1 - I_2)^2 = I_b^2 - I_{out}^2$ , se obtiene:

$$I_b^2 - I_{out}^2 = \left( I_b - \frac{\beta}{2} \cdot V_{in}^2 \right)^2 \quad (1.29)$$

Finalmente se despeja  $I_{out}$ :

$$I_{out} = \sqrt{I_b^2 - \left(I_b - \frac{\beta}{2} \cdot V_{in}^2\right)^2} \quad (1.30)$$

$$\Rightarrow I_{out} = V_{in} \sqrt{\frac{\beta}{2} \cdot \left(2 \cdot I_b - \frac{\beta}{2} \cdot V_{in}^2\right)} \quad (1.31)$$

$$\Rightarrow I_{out} = V_{in} \sqrt{\beta I_b \left(1 - \frac{\beta V_{in}^2}{4 I_b}\right)} \quad (1.32)$$

La transconductancia del par diferencial es:

$$gm_{par} = \left. \frac{\partial I_{out}}{\partial V_{in}} \right|_{V_{in}=0} \quad (1.33)$$

$$\Rightarrow gm_{par} = \sqrt{\beta \cdot I_b} \quad (1.34)$$

Reemplazando  $\beta I_b = gm_{par}^2$  en la ecuación (1.32) se obtiene:

$$I_{out} = gm_{par} \cdot V_{in} \sqrt{1 - \frac{\beta V_{in}^2}{4 I_b}} \quad (1.35)$$

Sea  $V_{ov0}$  la tensión de *overdrive* de los transistores del par diferencial para  $V_{in} = 0$ .

En esa situación ( $V_{in} = 0$ )  $I_1 = I_2 = I_b/2 = (1/2)\beta V_{ov0}^2$ , por lo tanto:

$$I_b = \beta V_{ov0}^2 \quad (1.36)$$

reemplazando este resultado en la ecuación (1.35):

$$I_{out} = gm_{par} \cdot V_{in} \sqrt{1 - \frac{V_{in}^2}{4 V_{ov0}^2}} \quad (1.37)$$

Para medir la linealidad, se utilizará el parámetro  $\alpha$ , el cual es la distancia relativa entre el punto en la curva  $I_{out}$  vs  $V_{in}$  y el punto de la recta  $I_{out} = gm_{par} \cdot V_{in}$ .

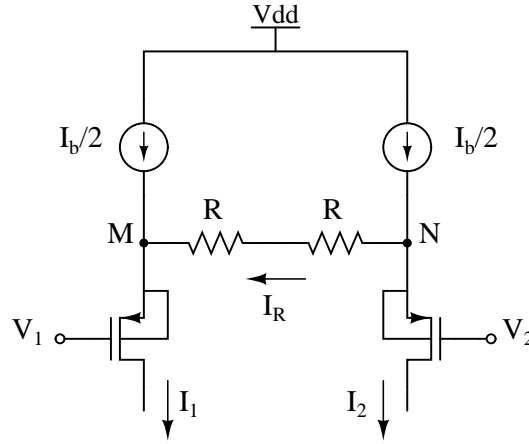
$$\alpha = 100 \% \cdot \left( \frac{gm_{par} \cdot V_{in} - I_{out}}{gm_{par} \cdot V_{in}} \right) \quad (1.38)$$

Reemplazando (1.37) en (1.38) y asumiendo  $|V_{in}| \ll V_{ov0}$ :

$$\alpha = \frac{V_{in}^2}{8 V_{ov0}^2} \quad (1.39)$$

## 1.4. Par diferencial linealizado

Con el objetivo de mejorar el desempeño del par diferencial en relación a la linealidad, se conectan dispositivos, conocidos como dispositivos de “degeneración” entre los terminales de surtidor de los transistores. Estos dispositivos pueden ser resistores o transistores que operan en la región óhmica. El término degeneración hace referencia al hecho que el par diferencial simple es modificado o degenerado para mejorar su desempeño en linealidad. En la figura (1.8) se muestra un par diferencial linealizado con resistencias de degeneración.



**Figura 1.8:** Par diferencial linealizado con resistencias de degeneración

A continuación se presenta un análisis que permite obtener una expresión para la transconductancia ( $gm_{lin}$ ), el parámetro de linealidad ( $\alpha_{lin}$ ) y el ruido referido a la entrada en este tipo de par diferencial. Se utilizará la misma convención del par diferencial simple PMOS:  $V_{in} = V_2 - V_1$ ,  $I_{out} = I_1 - I_2$ .

Restando las siguientes ecuaciones:

$$I_1 = \frac{I_b}{2} + I_R \quad (1.40)$$

$$I_2 = \frac{I_b}{2} - I_R \quad (1.41)$$

$$(1.42)$$

se demuestra que:

$$I_R = \frac{I_1 - I_2}{2} = \frac{I_{out}}{2} \quad (1.43)$$

por lo tanto  $V_M - V_N = -R \cdot I_{out}$ .

Las corrientes de los transistores son:

$$I_1 = 0,5\beta (V_M - V_1 - |V_{tp}|)^2 \quad (1.44)$$

$$I_2 = 0,5\beta (V_N - V_2 - |V_{tp}|)^2 \quad (1.45)$$

$$(1.46)$$

despejando los voltajes  $V_M$  y  $V_N$ :

$$\sqrt{\frac{2I_1}{\beta}} = V_M - V_1 - |V_{tp}| \quad (1.47)$$

$$\sqrt{\frac{2I_2}{\beta}} = V_N - V_2 - |V_{tp}| \quad (1.48)$$

$$(1.49)$$

Restando (1.47) y (1.48):

$$V_{in} - R \cdot I_{out} = \sqrt{\frac{2}{\beta}} \left( \sqrt{I_1} - \sqrt{I_2} \right) \quad (1.50)$$

elevamos al cuadrado, y teniendo en cuenta que  $I_1 = 0,5(I_b + I_{out})$  e  $I_2 = 0,5(I_b - I_{out})$

$$(V_{in} - R \cdot I_{out})^2 = \frac{2}{\beta} \left( I_b - \sqrt{I_b^2 - I_{out}^2} \right) \quad (1.51)$$

$$V_{in} = R \cdot I_{out} + \sqrt{\frac{2}{\beta} \left( I_b - \sqrt{I_b^2 - I_{out}^2} \right)} \quad (1.52)$$

La transconductancia es definida como:

$$gm_{tin} = \left. \frac{I_{out}}{V_{in}} \right|_{V_{in}=0} \quad (1.53)$$

Derivando la ecuación (1.52) respecto a  $V_{in}$  se obtiene:

$$1 = R + \sqrt{\frac{2}{\beta}} \cdot \frac{I_{out}}{2\sqrt{I_b - \sqrt{I_b^2 - I_{out}^2}}} \cdot \frac{1}{\sqrt{I_b^2 - I_{out}^2}} \cdot \frac{dI_{out}}{dV_{in}} \quad (1.54)$$

$$1 = \left[ R + \sqrt{\frac{2}{\beta}} \cdot \frac{\sqrt{I_b + \sqrt{I_b^2 - I_{out}^2}}}{2\sqrt{I_b - \sqrt{I_b^2 - I_{out}^2}}} \right] \frac{dI_{out}}{dV_{in}} \quad (1.55)$$

Cuando  $V_{in} = 0$ ,  $I_{out} = 0$ , entonces se reemplaza  $I_{out} = 0$  en la ecuación (1.55) y se despeja  $gm_{lin}$ :

$$gm_{lin} = \frac{1}{R + \frac{1}{gm_{par}}} \quad (1.56)$$

donde  $gm_{par} = \sqrt{\beta I_b}$  es la transconductancia de los transistores del par diferencial calculada bajo la condición  $V_{in} = 0$ .

Empleando un método similar al utilizado en la sección anterior se demuestra que:

$$\alpha_{lin} = \frac{1}{8} \left( \frac{gm_{lin}}{gm_{par}} \right)^3 \left( \frac{V_{in}}{V_{ov0}} \right)^2 \quad (1.57)$$

donde  $V_{ov0} = V_{sg} - |V_{tp}|$  es la tensión de *overdrive* de los transistores del par diferencial calculada bajo la condición  $V_{in} = 0$ .

Es decir:

$$\alpha_{lin} = \left( \frac{gm_{lin}}{gm_{par}} \right)^3 \alpha_{par} \quad (1.58)$$

lo cual indica una reducción significativa del parámetro de linealidad, o sea un incremento en la linealidad, pues  $\frac{gm_{lin}}{gm_{par}} < 1$ .

El ruido térmico referido a la entrada tiene la siguiente expresión:

$$\overline{V_{n-th,in}^2} = 2 \cdot 4kT \cdot \left( R + \frac{\gamma}{gm_{par}} \right) \quad (1.59)$$

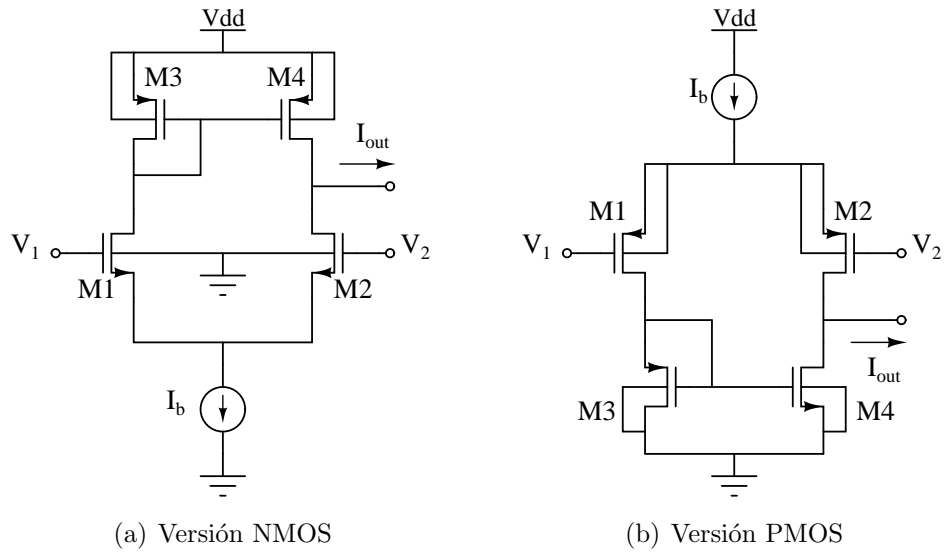
y el ruido *flicker*:

$$\overline{V_{n-f,in}^2} = 2 \cdot \frac{K_f}{C_{ox} W_{par} L_{par}} \cdot \frac{1}{f} \quad (1.60)$$

## 1.5. Transconductor simple

Tiene un par de entradas igual que el par diferencial y terminal por donde sale la corriente. La figura 1.9 muestra un transconductor simple.

La corriente  $I_1$  circula por el transistor cuya entrada es  $V_1$  y por el transistor ubicado en su parte superior, dicha corriente se copiará al transistor que se encuentra por encima del transistor que tiene como entrada al voltaje  $V_2$ . Analizamos las corrientes que circulan en la parte izquierda del transconductor, observamos que por el transistor inferior circula una corriente  $I_2$  y en la parte superior la corriente  $I_1$ , entonces la diferencia de ellas ( $I_1 - I_2$ ) sería la corriente  $I_{out}$  que escapa del



**Figura 1.9:** Transconductor simple

transconductor.

Podemos decir que para el MOSFET, la densidad espectral de potencia de ruido referida a la puerta es:

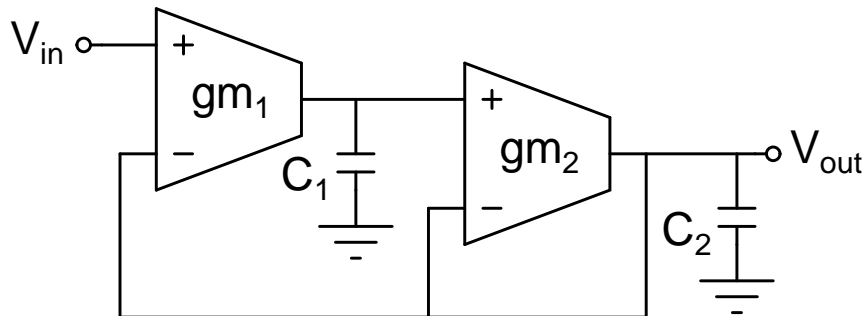
$$S_{n-term} + S_{n-flic} = \frac{4KT\gamma}{gm} + \frac{K}{C_{ox}WL} \cdot \frac{1}{f} \quad (1.61)$$

Para que el circuito funcione como se quiere en esta tesis, es decir que la diferencia de corriente escape por un solo pin, la salida debe estar conectada a algún dispositivo por donde pueda circular dicha corriente, en este caso tal dispositivo será un condensador ya que se busca el diseño de un filtro.

## 2 Diseño del filtro pasa-bajo

De acuerdo con los objetivos de esta tesis, el filtro debe tener una frecuencia de corte de  $150\text{ Hz}$ , pues por debajo de esa frecuencia se encuentra la información más importante del ECG para la mayoría de aplicaciones (AKSENOV et al., 2002).

En la figura 2.1 se muestra la arquitectura del filtro, la cual fue elegida debido a la facilidad para calibrar la frecuencia de corte manteniendo el factor de calidad constante (URBAS; OSIWSKI, 1982), (GEIGER; FERRELL, 1983).



**Figura 2.1:** Filtro continuo GM-C de segundo orden

Los transconductores del filtro poseen un par diferencial linealizado por degeneración de fuente y presentan la estructura de división de corriente. De acuerdo con las especificaciones de este trabajo, la transconductancia de cada transconductor debe ser  $10\text{ nS}$  mientras que el coeficiente de linealidad debe ser  $\alpha < 1\% @ \pm 300\text{ mV}$ . Antes de mostrar el diseño del transconductor, y con el fin de servir de guía para futuros trabajos, se detallará paso a paso el procedimiento de diseño de un par diferencial simple, un transconductor simétrico y un transconductor simétrico linealizado. Para cada caso, se utilizarán especificaciones coherentes con las especificaciones de los transconductores del filtro.

Aunque el ruido y el *offset* referido a la entrada no están contemplados en los



objetivos de este trabajo, serán considerados de tal forma que sean minimizados sin comprometer las especificaciones principales ( $GM$  y  $\alpha$ ). Dados que el ruido y el *offset* dependen del área de los dispositivos, la estrategia a seguir para minimizarlos considerará un límite máximo para esa área, pues de lo contrario se podría alcanzar niveles muy bajos de ruido y *offset* simplemente aumentando el área lo cual puede ser perjudicial en cuanto a capacitancias parásitas y costo del circuito.

Los parámetros del proceso de fabricación escogido son los siguientes:

- $KPP = 58\mu A/V^2$
- $KPN = 170\mu A/V^2$
- $C_{ox} = 4,558 \cdot 10^{-3}$
- $K_{fn} = 2,03 \cdot 10^{-25}$
- $K_{fp} = 2,03 \cdot 10^{-26}$
- $V_{tn} = 0,46V$
- $V_{tp} = -0,68V$

## 2.1. Diseño de un par diferencial

A continuación se presenta el procedimiento de diseño de un par diferencial PMOS partiendo de especificaciones de transconductancia y coeficiente de linealidad. El objetivo es obtener las dimensiones de los transistores del par ( $W_{par}$ ,  $L_{par}$ ) y la corriente de polarización ( $I_b$ ).

Tal como se mostró en el capítulo anterior, el coeficiente de linealidad correspondiente a un rango lineal de  $\pm V_{in}$  es:

$$\alpha @ \pm V_{in} = \frac{1}{8} \cdot \frac{V_{in}^2}{V_{ov}^2} \quad (2.1)$$

donde  $V_{ov}$  es la tensión de *overdrive* y puede ser calculada mediante cualquiera

de las siguientes ecuaciones:

$$V_{ov} = V_{sg} - |V_{tp}| \quad (2.2)$$

$$V_{ov} = \frac{I_b}{gm_{par}} \quad (2.3)$$

Conociendo el valor de  $\alpha$ , de la ecuación (2.1) se calcula el valor de  $V_{ov}$ . Substituyendo dicho valor en la ecuación (2.3) se puede despejar el valor de  $I_b$ , pues  $gm_{par}$  es una especificación. El factor de forma de los transistores del par se calcula así:

$$\left(\frac{W}{L}\right)_{par} = \frac{gm_{par}}{KPP \cdot V_{ov}} \quad (2.4)$$

El área de los transistores influirá en el desempeño del circuito en relación a ruido y *offset*. Sin embargo, es importante establecer un límite superior a esa área en función de la máxima capacitancia parásita de entrada o en función del área disponible en el sistema en el cual el circuito estará incluso.

## 2.2. Diseño de un OTA simple

A continuación se describe el procedimiento de diseño de un OTA simple con un par diferencial PMOS. Se iniciará hallando el ruido *flicker* integrado a la salida de un filtro GM-C:

$$\overline{V_{rms, \frac{1}{f}}^2} = \frac{2}{C_{ox}} \left[ \frac{Kf_p}{W_{par}L_{par}} + \frac{Kf_n}{W_{load}L_{load}} \left( \frac{gm_{load}}{gm_{par}} \right)^2 \right] \cdot \ln \left( \frac{\pi/2 \cdot f_c}{f_1} \right) \quad (2.5)$$

Reemplazando los valores, y considerando la especificación de área máxima ( $W_{par} \cdot L_{par}$ ) se obtiene el ruido *flicker* rms. Como se tiene el ruido total como especificación, se calcula el ruido blanco integrado:

$$\overline{V_{rms, th}^2} = \overline{V_{rms, Total}^2} - \overline{V_{rms, \frac{1}{f}}^2} \quad (2.6)$$

Conocido el valor del ruido térmico se calcula la transconductancia del par diferencial a partir de la siguiente ecuación:

$$\overline{V_{rms, th}^2} = 4KT \cdot \frac{1}{gm_{par}} \left[ 1 + \left( \frac{gm_{load}}{gm_{par}} \right)^2 \right] \cdot \frac{gm_{par}}{4C} \quad (2.7)$$

Teniendo en cuenta de que  $gm_{par}/C = 2\pi f_c$ :

$$gm_{par} = \frac{2KT}{V_{rms,th}^2} \cdot \pi f_c \left[ 1 + \left( \frac{gm_{load}}{gm_{par}} \right)^2 \right] \quad (2.8)$$

Ahora, se puede hallar el  $V_{ov,par}$  a partir de la especificación del  $\alpha = 5\% @ 50mV$ :

$$\alpha = \frac{V_{in}^2}{8 \cdot V_{ov}^2} \quad (2.9)$$

$$V_{ov} = \sqrt{\frac{V_{in}^2}{8 \cdot \alpha}} \quad (2.10)$$

Ya calculado el  $V_{ov}$  y teniendo la especificación del  $gm_{par}$ , se calcula el factor de forma del par diferencial:

$$gm_{par} = KPP \left( \frac{W}{L} \right)_{par} \cdot V_{ov,par} \quad (2.11)$$

$$\Rightarrow \left( \frac{W}{L} \right)_{par} = \frac{gm_{par}}{KPP \cdot V_{ov,par}} \quad (2.12)$$

Como se tiene la especificación de área máxima que nos indica el producto de  $W$  y  $L$ , se puede obtener las dimensiones para el par diferencial:

$$W_{par} = \sqrt{400 \cdot \left( \frac{W}{L} \right)_{par}} \quad (2.13)$$

$$L_{par} = \sqrt{\frac{400}{\left( \frac{W}{L} \right)_{par}}} \quad (2.14)$$

Conocidos los valores de  $(W/L)_{par}$  y  $gm_{par}$  se calcula  $I_{bias}$ :

$$gm_{par} = \sqrt{2 \cdot KPP \cdot \frac{W}{L} \cdot \frac{I_{bias}}{2}} \quad (2.15)$$

$$I_{bias} = \frac{gm_{par}^2}{KPP \cdot \frac{W}{L}} \quad (2.16)$$

$$(2.17)$$

Con respecto al diseño de la carga activa formada por dos transistores NMOS, se realiza a partir de las relaciones de transconductancias de (2.18), despejando  $gm_{load}$  podemos hallar su factor de forma.

$$\frac{gm_{load}}{gm_{par}} = \frac{V_{ovpar}}{V_{ovload}} \quad (2.18)$$

$$gm_{load} = KPN \cdot \left(\frac{W}{L}\right)_{load} \cdot V_{ovload} \quad (2.19)$$

$$\left(\frac{W}{L}\right)_{load} = \frac{gm_{load}}{KPN \cdot V_{ovload}} \quad (2.20)$$

### 2.3. Diseño de un OTA simétrico

Hallamos el  $V_{ov}$  del par diferencial a partir de la especificación de la linealidad, mediante (2.9) y (2.10). Conocemos el  $V_{ov}$  de la carga y del espejo por especificación del diseñador, ahora analizamos (2.18) y :

$$\frac{gm_{mirror}}{gm_{par}} = \frac{V_{ovpar}}{V_{ovmirror}} \quad (2.21)$$

$$(2.22)$$

El proceso de diseño es análogo al del OTA simple. Empezamos calculando el ruido flicker a la salida.

$$\overline{V_{rms, \frac{1}{f}}^2} = \frac{2}{C_{ox}} \left[ \frac{K_{fp}}{W_{par}L_{par}} + K_{fn} \cdot \left( \left( \frac{gm_{load}}{gm_{par}} \right)^2 + K_{fp} \cdot \left( \frac{gm_{mirror}}{gm_{par}} \right)^2 \right) \cdot \frac{1}{W_{load}L_{load}} \right] \ln \frac{\pi/2 \cdot f_c}{f_1} \quad (2.23)$$

Hallamos el ruido térmico a partir de la especificación del ruido total con (2.6), luego podemos obtener  $gm_{par}$  .

$$\overline{V_{rms,th}^2} = \frac{8KT\gamma}{gm_{par}} \left( 1 + \frac{gm_{load}}{gm_{par}} + \frac{gm_{mirror}}{gm_{par}} \right) \frac{gm_{par}}{4C}$$

$$gm_{par} = \frac{8KT\gamma}{\overline{V_{rms\acute{e}rmico}^2}} \left( 1 + \frac{gm_{load}}{gm_{par}} + \frac{gm_{mirror}}{gm_{par}} \right) \frac{gm_{par}}{4C}$$

Conociendo el  $gm_{par}$  y el  $V_{ovpar}$ , calculamos su factor de forma como en (2.11) y (2.12).

Calculado el factor de forma y conociendo la especificación del área máxima de los transistores, podemos hallar el ancho  $W$  y el largo  $L$  del transistor a partir de (2.13) y (2.14).

$$\left( \frac{W}{L} \right)_{load} = \frac{gm_{load}}{KPN \cdot V_{ovload}} \quad (2.24)$$

Podemos hallar el factor de forma y a partir de ello las dimensiones de los transistores que forman el espejo.

$$gm_{mirror} = KPP \left( \frac{W}{L} \right)_{mirror} \cdot V_{ovmirror} \quad (2.25)$$

$$\left( \frac{W}{L} \right)_{mirror} = \frac{gm_{mirror}}{KPN \cdot V_{ovmirror}} \quad (2.26)$$

## 2.4. Diseño de un OTA lineal

Se presenta el diseño de un OTA simétrico con resistencia de degeneración, el cual permitirá linealizar el transconductor.

Como una de las especificaciones se tiene a la relación de la transconductancia linealizada del sistema con respecto a la transconductancia del par diferencial ( $gm_{lin}/gm_{par} = 1/\xi$ ).

Para este procedimiento de diseño se considera lo siguiente:

$$\frac{gm_{load}}{gm_{par}} = \frac{V_{ovpar}}{V_{ovload}} \quad (2.27)$$

$$\frac{gm_{mirror}}{gm_{par}} = \frac{V_{ovpar}}{V_{ovmirror}} \quad (2.28)$$

A partir de la ecuación de la linealidad (2.29) hallamos el  $V_{ovpar}$ .

$$\alpha = \frac{1}{8} \cdot \left( \frac{gm_{lin}}{gm_{par}} \right)^3 \cdot \left( \frac{V_{in}}{V_{ovpar}} \right)^2 \quad (2.29)$$

$$V_{ovpar} = \sqrt{\frac{1}{8} \cdot \left( \frac{gm_{lin}}{gm_{par}} \right)^3 \cdot V_{in}^2} \quad (2.30)$$

Con las especificaciones del voltaje de salida del transconductor se calcula el límite del rango de  $V_{ovmirror}$  y  $V_{ovload}$ .

$$\frac{\frac{gm_{load}}{gm_{par}}}{\frac{gm_{lin}}{gm_{par}}} = \frac{gm_{lin}}{gm_{load}} \quad (2.31)$$

De la misma manera en que se diseñaron los otros OTAs, aquí también se analiza el ruido flicker del OTA lineal.

$$\begin{aligned} \overline{V_{rms, \frac{1}{f}}^2} &= \frac{2}{C_{ox}} \left[ \frac{K_{fp}}{W_{par}L_{par}} + 2 \cdot \frac{K_{fn}}{W_{load}L_{load}} \left( \frac{gm_{load}}{gm_{lin}} \right)^2 \right] \ln \left( \frac{\pi/2f_c}{f_1} \right) \\ &+ 2 \cdot \frac{2}{C_{ox}} \cdot \frac{K_{fp}}{W_{mirror}L_{mirror}} \left( \frac{gm_{mirror}}{gm_{lin}} \right)^2 \cdot \ln \left( \frac{\pi/2f_c}{f_1} \right) \end{aligned} \quad (2.32)$$

De (2.6) hallamos el ruido térmico, partiendo de la expresión de esta última calculamos  $gm_{par}$ .

$$\overline{V_{rms, th}^2} = 8KT \left[ R + \frac{\gamma}{gm_{par}} + 2 \cdot \frac{\gamma \cdot gm_{load}}{gm_{lin}^2} + \frac{\gamma \cdot gm_{mirror}}{gm_{lin}^2} \right] \cdot \frac{gm_{lin}}{4C}$$

Por teoría, sabemos que en un OTA linealizado se cumple lo siguiente:

$$gm_{lin} = \frac{gm_{par}}{1 + R \cdot gm_{par}}$$

despejando R

$$R = \frac{\left(\frac{gm_{par}}{gm_{lin}}\right) - 1}{gm_{par}}$$

Conociendo el valor del ruido térmico, reemplazamos los valores de área, la expresión de R , las relaciones  $gm_{load}/gm_{lin}$  y  $gm_{mirror}/gm_{lin}$ . Hallamos  $gm_{par}$ .

Ya hallada  $gm_{par}$  y  $V_{ovpar}$  pasamos a calcular su factor de forma partiendo de (2.11) y (2.12); conociendo el área como especificación obtenemos las dimensiones.

Ahora pasamos a hallar la fuente de corriente ( $I_{bias}$ ) de (2.15) e (2.16).

Ya que conocemos  $gm_{par}$ , podemos calcular la transconductancia linealizada.

$$\begin{aligned}\frac{gm_{lin}}{gm_{par}} &= \frac{1}{\xi} \\ gm_{lin} &= \frac{gm_{par}}{\xi}\end{aligned}$$

Ya conocido  $gm_{lin}$  puedo calcular la capacitancia (C) y la resistencia (R).

$$\begin{aligned}C &= \frac{gm_{lin}}{2 \cdot \pi \cdot f_c} \\ R &= \frac{\left(\frac{gm_{par}}{gm_{lin}}\right) - 1}{gm_{par}}\end{aligned}$$

Pasamos a calcular la transconductancia del espejo ( $gm_{mirror}$ ) y a partir de ello se hallan sus dimensiones.

$$\frac{gm_{mirror}}{gm_{par}} = \frac{V_{ovpar}}{V_{ovmirror}}$$

$$\begin{aligned}
gm_{mirror} &= gm_{par} \cdot \left( \frac{V_{ovpar}}{V_{ovmirror}} \right) \\
gm_{mirror} &= KPP \left( \frac{W}{L} \right)_{mirror} \cdot V_{ovmirror} \\
\left( \frac{W}{L} \right)_{mirror} &= \frac{gm_{mirror}}{KPP \cdot V_{ovmirror}}
\end{aligned}$$

En este documento de tesis los resistores R serán reemplazados con transistores operando en la región óhmica.

## 2.5. Diseño de un OTA lineal con división de corriente

Esta técnica consiste en pasar a la salida solamente una fracción de la corriente de salida del par diferencial. El objetivo es que la transconductancia del transconductor sea una fracción de la transconductancia del par diferencial.

Los transistores del par están divididos en  $(m+1)$  transistores unitarios y la salida de uno de ellos es la corriente que aporta a la corriente de salida. Otra corriente que aporta a la salida es la que proviene de uno de los  $n$  transistores que forma el transistor de la carga.

Se deben tener en cuenta los siguientes conceptos:

- $GM_{OTA}$ : Transconductancia del OTA.
- $gm_{lin}$ : Transconductancia del par linealizado.

$$GM_{ota} = \frac{gm_{lin}}{64} \quad (2.33)$$

- $gm_{par}$ : Transconductancia del par diferencial, el cual está formado por dos grupos de  $(m+1)$  transistores a la derecha y a la izquierda.
- $gm_{dev}$ : Transconductancia de cada uno de los transistores individuales del par diferencial.

$$gm_{dev} = \frac{gm_{par}}{8} \quad (2.34)$$



- Por cada transistor compuesto del par diferencial circula  $I_{bias}/2$  de corriente, entonces por cada transistor individual circula  $I_{bias}/(2.(m+1))$  de corriente.
- Por cada transistor individual que forma la carga circula una corriente de  $I_{bias}/(2.(m+1).n)$

A continuación el procedimiento a seguir para el diseño de este OTA. Podemos hallar el  $V_{ovpar}$  con las especificaciones del cliente a partir de (2.9) y (2.10). Anteriormente se mencionaron algunos conceptos, mediante ellos podemos deducir algunas relaciones:

$$\begin{aligned}\frac{gm_{par}}{gm_{load}} &= \frac{(m+1)V_{ovload}}{V_{ovpar}} \\ \frac{gm_{par}}{gm_{mirror}} &= \frac{(m+1)n.V_{ovmirror}}{V_{ovpar}}\end{aligned}$$

Buscamos una forma de relacionar  $gm_{lin}$  con las transconductancias  $gm_{load}$  y  $gm_{mirror}$ ,

$$\frac{gm_{lin}}{gm_{par}} = \frac{gm_{lin}}{gm_{load}} \quad (2.35)$$

$$\frac{gm_{lin}}{gm_{par}} = \frac{gm_{lin}}{gm_{mirror}} \quad (2.36)$$

Podemos hallar el ruido flicker integrado en el filtro GM-C:

$$\begin{aligned}\overline{V_{rms, \frac{1}{f}}^2} &= \frac{2}{C_{ox}} \left[ \frac{K_{fp}}{W_{par}L_{par}} + \frac{K_{fn}}{W_{load}L_{load}} \left( \frac{gm_{load}}{gm_{lin}} \right)^2 \right] \ln \left( \frac{\pi/2f_c}{f_1} \right) + \frac{2}{C_{ox}} \cdot \left[ \frac{K_{fn}}{8 \cdot W_{load}L_{load}} \cdot \right. \\ &\quad \left. \left( \frac{gm_{load}}{gm_{lin}} \right)^2 + \frac{K_{fp}}{W_{mirror} \cdot L_{mirror}} \cdot \left( \frac{gm_{mirror}}{gm_{lin}} \right)^2 \right] \ln \left( \frac{\pi \cdot f_c}{2 \cdot f_1} \right)\end{aligned} \quad (2.37)$$

Debido a que conocemos el ruido total por especificación, calculamos el ruido térmico:

$$\overline{V_{rms,th}^2} = 8KT \left[ R + \frac{\gamma}{gm_{par}} + \frac{\gamma \cdot gm_{load}}{gm_{lin}^2} + \frac{\gamma \cdot gm_{mirror}}{gm_{lin}^2} + \frac{\gamma \cdot gm_{load}}{gm_{lin}^2} \right] \frac{GM_{OTA}}{4C} \quad (2.38)$$

con esta expresión podemos obtener el valor de  $gm_{par}$ .

Como ya se ha desarrollado anteriormente, conociendo los valores de  $V_{ovpar}$  y  $gm_{par}$ , podemos calcular el factor de forma de cada transistor que conforma el par diferencial y a partir de ello sus dimensiones.

$$gm_{par} = (m + 1) \cdot KPP \cdot \frac{W}{L} \cdot V_{ovpar} \quad (2.39)$$

$$\frac{W}{L} = \frac{gm_{par}}{(m + 1) \cdot KPP \cdot V_{ovpar}} \quad (2.40)$$

Calculamos la fuente de corriente  $I_{bias}$ :

$$gm_{par} = \sqrt{KPP \cdot (m + 1) \cdot \frac{W}{L} \cdot I_{bias}} \quad (2.41)$$

$$I_{bias} = \frac{(gm_{par})^2}{KPP \cdot (m + 1) \cdot \frac{W}{L}} \quad (2.42)$$

A partir de la relación  $gm_{lin}/gm_{par} = 1/\xi$  obtenemos  $gm_{lin}$ .

De (2.35) y (2.36) hallamos  $gm_{load}$  y  $gm_{mirror}$  respectivamente.

Despejamos la relación de las dimensiones de los transistores que forman el  $gm_{load}$ .

$$gm_{load} = n \cdot KPN \cdot \frac{W}{L} \cdot V_{ovload}$$

$$\left( \frac{W}{L} \right)_{ovload} = \frac{gm_{load}}{n \cdot KPN \cdot V_{ovload}}$$

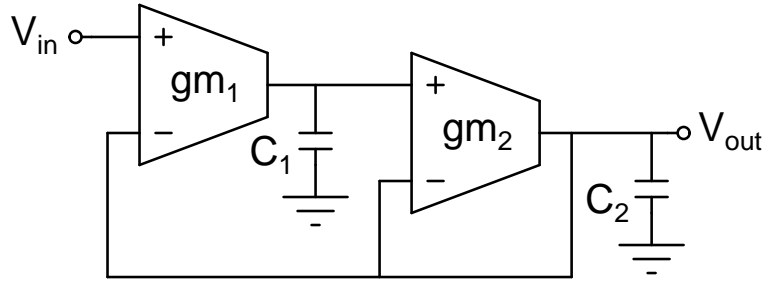
Ahora, podemos calcular el valor de R con (2.33); recordando (2.33) hallamos  $GM_{OTA}$ , y con este último valor puedo obtener la capacitancia C.

$$F_c = \frac{GM_{OTA}}{2 \cdot \pi \cdot C}$$

$$C = \frac{GM_{OTA}}{2 \cdot \pi \cdot F_c}$$

## 2.6. Arquitectura del filtro pasa-bajo

En la figura 2.2 está representado esquemáticamente el filtro pasa-bajo. Este es un filtro continuo de segundo orden del tipo GM-C. A continuación se realiza



**Figura 2.2:** Filtro continuo GM-C de segundo orden

un análisis del circuito para obtener sus principales parámetros. Sean  $i_1$  e  $i_2$  las corrientes de salida de los transconductores y  $V_{o1}$  la tensión en el nodo de salida del transconductor 1, entonces se pueden deducir las siguientes ecuaciones:

$$i_1 = gm_1(V_{in} - V_{out}) \quad (2.43)$$

$$V_{o1} = \frac{i_1}{sC_1} \quad (2.44)$$

$$\Rightarrow V_{o1} = \frac{gm_1(V_{in} - V_{out})}{sC_1} \quad (2.45)$$

$$i_2 = gm_2(V_{o1} - V_{out}) \quad (2.46)$$

$$V_{out} = \frac{i_2}{sC_2} \quad (2.47)$$

$$\Rightarrow V_{out} = \frac{gm_2(V_{o1} - V_{out})}{sC_2} \quad (2.48)$$

Reemplazando (2.45) en (2.48) se obtiene:

$$\begin{aligned} V_{out} &= \frac{gm_2\left(\frac{gm_1(V_{in} - V_{out})}{sC_1} - V_{out}\right)}{sC_2} \\ \Rightarrow \frac{V_{out}}{V_{in}} &= \frac{1}{1 + \frac{C_1}{gm_1}s + \frac{C_1C_2}{gm_1gm_2}s^2} \end{aligned} \quad (2.49)$$

De la ecuación (2.49) se derivan los siguientes parámetros del filtro:

$$\omega_0 = \sqrt{\frac{gm_1gm_2}{C_1C_2}} \quad (2.50)$$

$$Q = \sqrt{\frac{gm_1C_2}{gm_2C_1}} \quad (2.51)$$

Para simplificar el diseño vamos a usar el mismo transconductor. Sea  $gm = gm_1 = gm_2$ . Por otro lado para obtener  $Q = \frac{1}{\sqrt{2}}$  es necesario que  $C_1 = 2C_2$ . Si  $C_2 = C$  tenemos:

$$\omega_0 = \frac{gm}{\sqrt{2C}}$$

Reemplazando en (2.49):

$$\frac{V_{out}}{V_{in}} = \frac{1}{1 + \frac{\sqrt{2}}{\omega_0}s + \frac{1}{\omega_0^2}s^2} \quad (2.52)$$

## 2.7. Análisis de linealidad del filtro pasa-bajo

El objetivo de esta sección es determinar los requisitos de linealidad del transconductor en función del rango lineal especificado para el filtro. En este proyecto el rango lineal del filtro será de  $\pm 200mV$ .

En la figura 2.2 se observa que la entrada diferencial del primer transconductor es  $V_{in} - V_{out}$ . A frecuencias que se encuentran muy por debajo de la frecuencia de corte del filtro esa entrada diferencial será aproximadamente cero, lo cual no impone ninguna restricción severa para el rango lineal del transconductor. A frecuencias mucho mayores que la frecuencia de corte esa entrada diferencial será igual a la senoide de entrada lo cual implica que el transconductor debe soportar como rango lineal por lo menos  $\pm 200mV$ . A frecuencias cercanas a la frecuencia de corte

aparentemente la amplitud de la señal diferencial de entrada del transconductor será menor que la amplitud de la senoide de entrada ya que esa señal diferencial es la diferencia entre la senoide entrada y la salida que es una versión atenuada de esa senoide. Sin embargo esa diferencia no necesariamente es menor que la senoide de entrada ya que la salida además de ser una versión atenuada es una versión desfasada de la senoide de entrada.

Para obtener la amplitud máxima de la señal diferencial del transconductor se analizará la siguiente función de transferencia:

$$\frac{V_{in} - V_{out}}{V_{in}} = 1 - \frac{V_{out}}{V_{in}} = \frac{\frac{\sqrt{2}}{\omega_0}s + \frac{1}{\omega_0^2}s^2}{1 + \frac{\sqrt{2}}{\omega_0}s + \frac{1}{\omega_0^2}s^2} \quad (2.53)$$

A continuación se va a determinar la frecuencia  $\omega$  para la cual la función de transferencia (2.53) tiene magnitud máxima:

$$\left| \frac{V_{in} - V_{out}}{V_{in}} \right| = \frac{\sqrt{2\frac{\omega^2}{\omega_0^2} + \frac{\omega^4}{\omega_0^4}}}{\sqrt{2\frac{\omega^2}{\omega_0^2} + (1 - \frac{\omega^2}{\omega_0^2})^2}}$$

Sea  $x = \frac{\omega^2}{\omega_0^2}$ , entonces:

$$\left| \frac{V_{in} - V_{out}}{V_{in}} \right| = \sqrt{F(x)}$$

donde:

$$F(x) = \frac{2x + x^2}{2x + (1 - x)^2} = \frac{2x + x^2}{1 + x^2}$$

Esta función continua toma el valor de 0 para  $x = 0$ , tiende a 1 cuando  $x$  tiende a infinito y toma el valor de 1 para  $x = \frac{1}{2}$ . Por tanto tiene un máximo en algún  $x > \frac{1}{2}$ . Para obtener el punto de valor máximo de  $F(x)$  resolvemos la ecuación que se obtiene al igualar su derivada a 0:

$$\begin{aligned} x^2 - x - 1 &= 0 \\ \Rightarrow x &= \frac{\sqrt{5} + 1}{2} \end{aligned} \quad (2.54)$$

Con este valor obtenemos que el máximo valor de la entrada diferencial del transconductor es  $1,27V_{in}$  y se da para una frecuencia igual a  $\omega = 1,27\omega_0$ .

## 3 Simulación y Resultados

En la presente sección se mostrarán los resultados del procedimiento de diseño mostrados en el capítulo anterior (2) los cuales se iniciarán para el transconductor simple seguidamente del transconductor simétrico y finalmente el linealizado. Para concluir, se implementará el filtro de segundo orden en base al OTA diseñado.

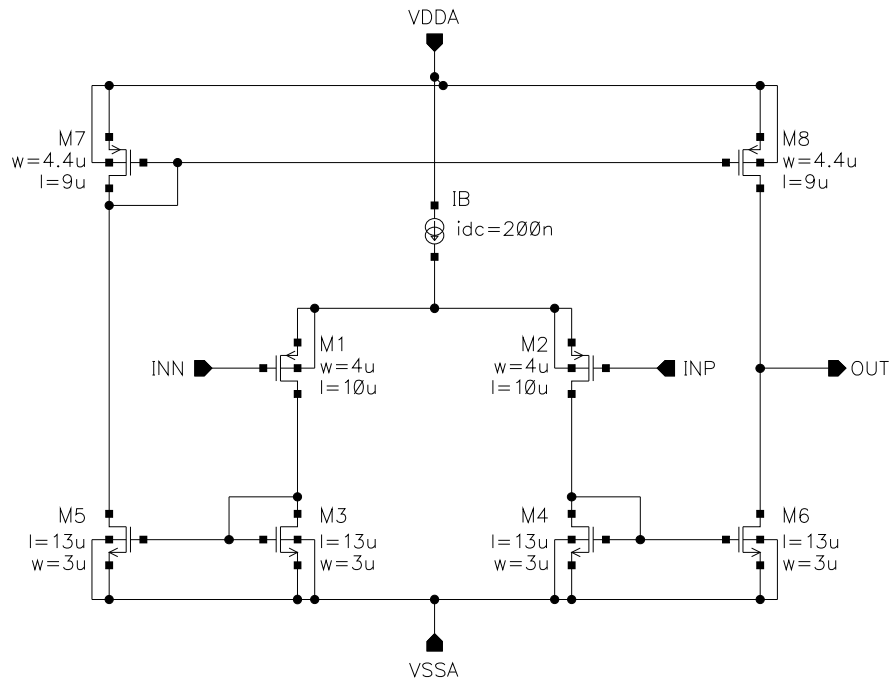
### 3.1. Transconductor Simétrico

En la figura 3.1 se muestra el diagrama esquemático del transconductor simétrico elaborado con la herramienta *Composer Schematic* de CADENCE. Las dimensiones y corriente de polarización mostrados en ese diagrama corresponden a las especificaciones resumidas en el cuadro 3.1. En ese cuadro también se detallan los resultados de simulación. Para medir el ruido del circuito, se simula un filtro OTA-C de primer orden. Dado que la frecuencia de corte objetiva de este trabajo es de  $150Hz$  y considerando que con la técnica de división de corriente se divide la transconductancia entre 64, se escoge como frecuencia de corte para la medida del ruido del transconductor simétrico:  $64 \cdot 150Hz = 9,6kHz$ . La especificación de ruido debe ser cumplida con el menor capacitor posible.

Dado que el ruido flicker puede disminuir aumentando el área de los dispositivos y que el área es un parámetro que influye directamente en el costo del circuito, es necesario establecer un límite para la misma. Para el presente diseño se propone como límite  $40 \mu m^2$ .

**Cuadro 3.1:** Parámetros de desempeño del transconductor simétrico

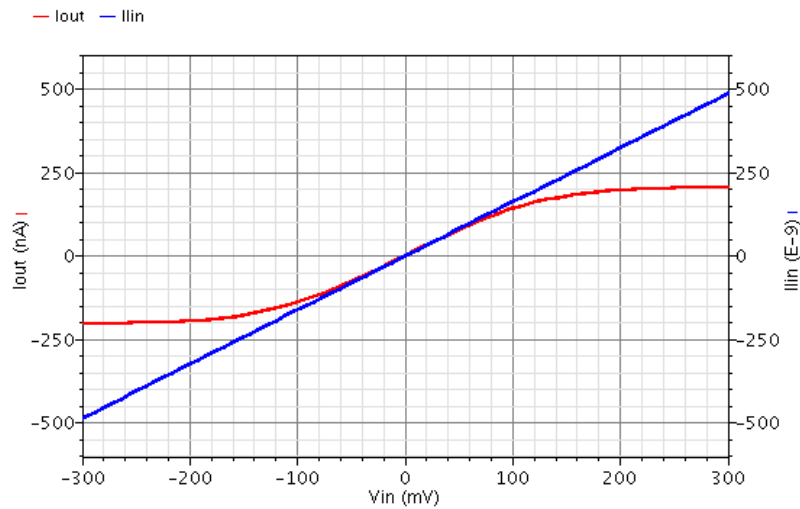
Parámetro	Valor especificado	Valor obtenido por simulación
$\alpha$ @ $50mV$	$< 1,5\%$	$1,23\%$
Voltaje efectivo de M5	$> 50mV$	$52,7mV$
Voltaje efectivo de M8	$> 50mV$	$58,5mV$
Ruido rms	$< 40\mu V$	$35,4\mu V$

**Figura 3.1:** Diagrama esquemático del transconductor simétrico, hecho en CADENCE

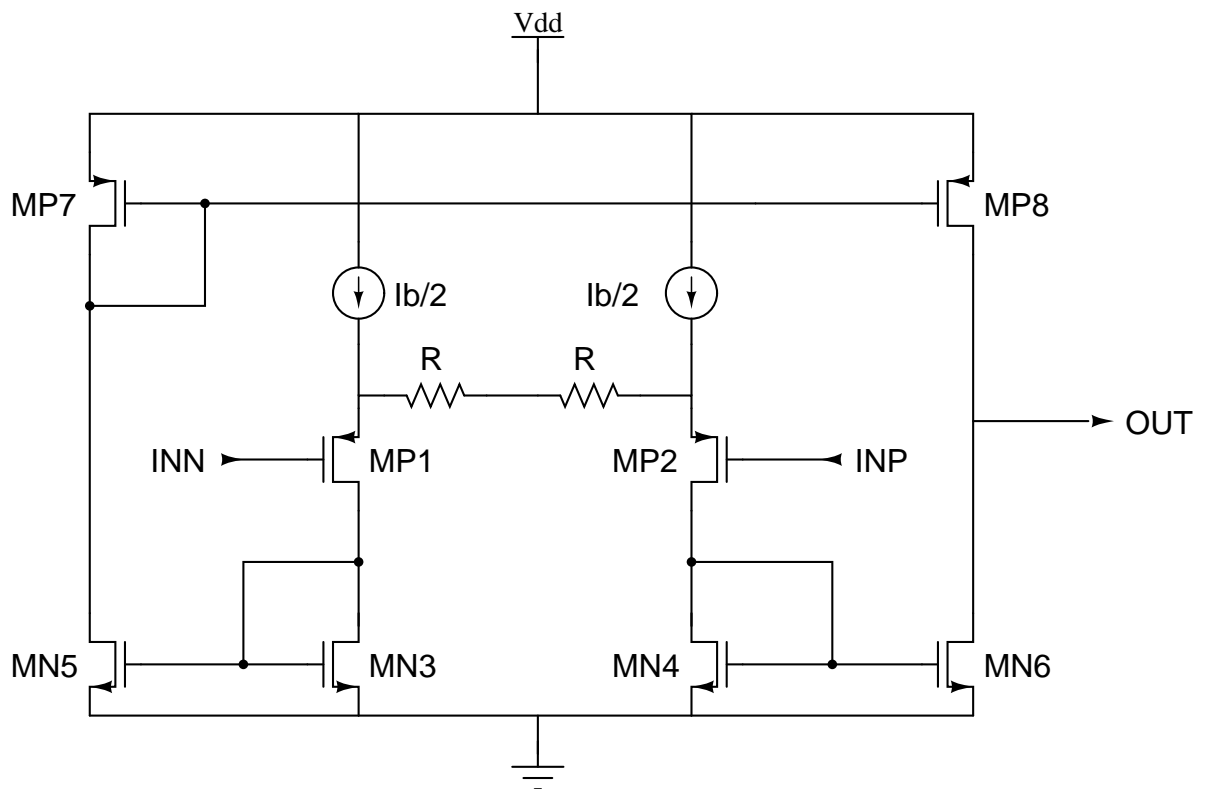
En la figura 3.2 se representa la corriente de salida del transconductor en función del voltaje de entrada, así como también la corriente lineal ideal, que es la recta tangente en el origen a la curva de corriente de salida.

## 3.2. Transconductor Linealizado

En esta sección, se presentan los resultados de la simulación del OTA linealizado. En la figura 3.3 se muestra el circuito esquemático del circuito deseado. Como límite de área para todos los dispositivos, trabajaremos con  $100\mu m^2$  ya que como se explicó anteriormente, depende inversamente del ruido flicker. En cuanto a la linealidad, la especificación será de un  $\alpha$  @  $300mV < 1\%$  y el requerimiento de ruido-rms es de que sea menor a los  $50\mu V$ .



**Figura 3.2:** Corriente de salida y corriente lineal ideal



**Figura 3.3:** Circuito esquemático del OTA linealizado

Como parte del análisis del diseño, se muestra los resultados para 3 OTAs en donde se verá el cociente  $gm_{in}/gm_{par}$  para así llegar a una conclusión respecto a la linealidad enfrentada al voltaje de offset. Así mismo, se incluye la simulación de montecarlo con su respectivo histograma para reforzar el análisis del voltaje

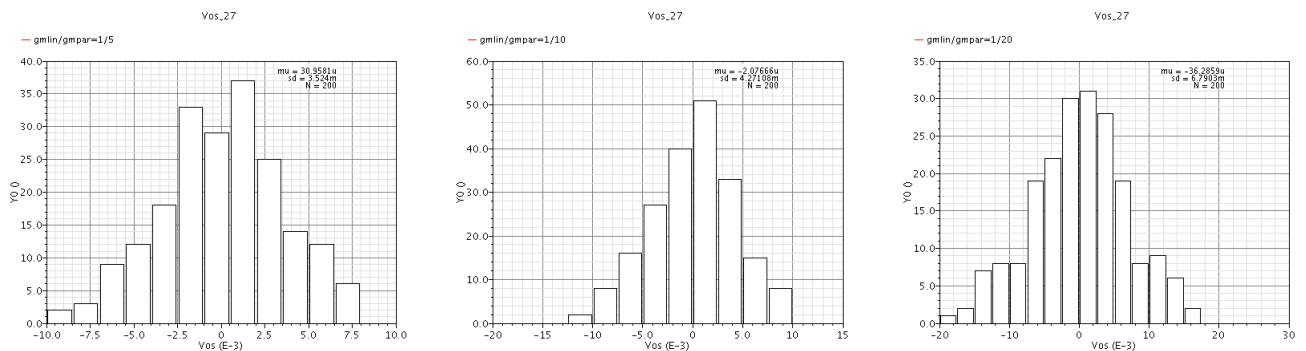


de offset en cada circuito. A continuación, mostramos la tabla con los resultados de simulación:

**Cuadro 3.2:** Parámetros del transconductor linealizado para  $\alpha @ 300mV < 1\%$ , Ruido rms  $< 40\mu V$

Parámetro	$GM_1$	$GM_2$	$GM_3$
	$gm_{lin} = 31,5nS$	$gm_{lin} = 27nS$	$gm_{lin} = 19nS$
	$gm_{par} = 157nS$	$gm_{par} = 270nS$	$gm_{par} = 380nS$
$\alpha @ 300mV$	1%	0,27%	0,27%
$gm_{par}$	157,6nS	270,9nS	375,5nS
$gm_{lin}$	31,94nS	29,7nS	19nS
Ruido rms	43,3 $\mu V$	49,6 $\mu V$	76 $\mu V$
R	25M $\Omega$	30M $\Omega$	50M $\Omega$
CL	30pF	29pF	20pF
Ib	20nA	27nA	30nA
$(W/L)_{par}$	2/50	4/25	14/7
$(W/L)_{load}$	0,5/200	0,5/200	0,5/200
$(W/L)_{par}$	0,5/200	0,5/200	0,5/200

Parte del análisis es ver el compromiso de mejorar la linealidad a costa de incrementar el voltaje de offset. Si queremos mejorar la linealidad, el cociente  $gm_{lin}/gm_{par}$  deberá disminuir, pero veremos que el compromiso será aumentar el voltaje de offset. A continuación mostramos los histogramas generados con una simulación de montecarlo:



**Figura 3.4:** Histograma del análisis de montecarlo para el voltaje del offset

Como podemos visualizar en 3.4, por más que se pretenda disminuir el cociente  $gm_{lin}/gm_{par}$  (para mejorar la linealidad), empeoramos el voltaje de offset ya que nos damos cuenta de que la desviación estándar va aumentando.

### 3.3. Transconductor con degeneración y con división de corriente

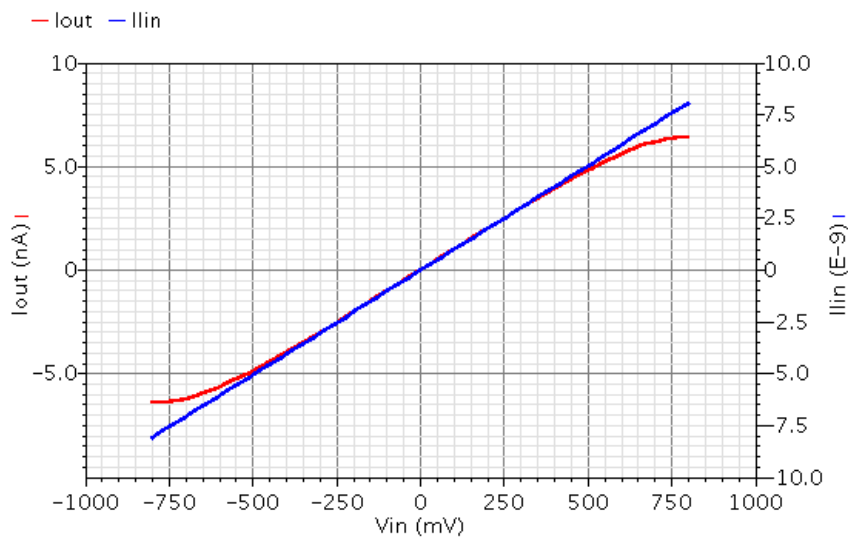
Su estructura está conformada por dos transistores compuestos, los cuales a su vez están formados por  $m+1$  transistores PMOS; cada transistor del par de la carga también está compuesto por dos transistores que representan  $n$  transistores NMOS; el espejo de corriente se mantiene como en el OTA simétrico.

El cuadro 3.3 expone los valores de las características del filtro.

**Cuadro 3.3:** Parámetros de desempeño del transconductor con degeneración y división de corriente

Parámetro	Valor especificado	Valor obtenido por simulación
$\alpha$ @ $300mV$	$< 1,0\%$	$0,8\%$
Transconductancia	$10nS$	$10,05nS$
Offset referido a la entrada	$< 15mV$	$13,6mV$
Ruido rms	$< 100\mu V$	$75\mu V$

En la figura 3.5 se muestra la corriente de salida del transconductor diseñado, así como también la corriente lineal ideal. El diagrama esquemático se muestra



**Figura 3.5:** Corriente de salida y corriente lineal ideal en el transconductor con degeneración y división de corriente

en la figura 3.6.

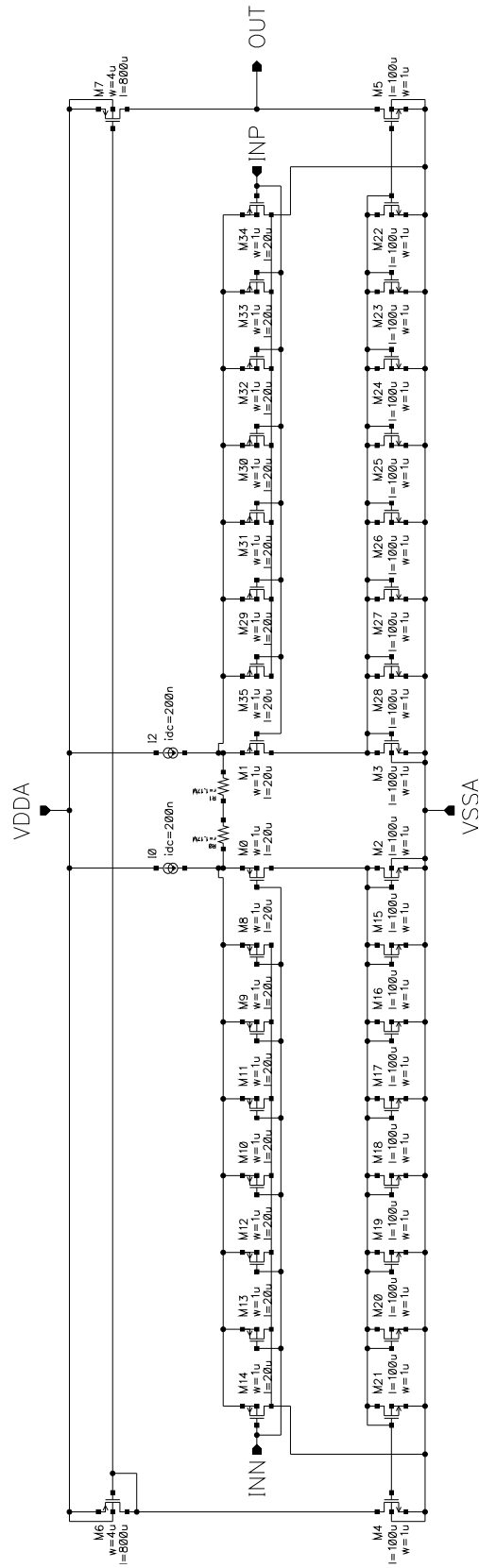
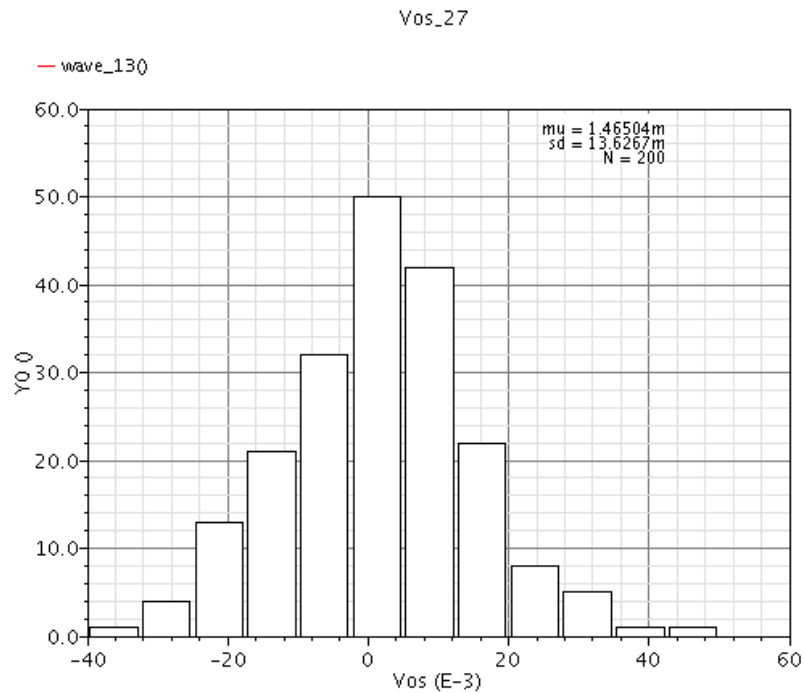


Figura 3.6: Transconductor con degeneración y división de corriente

En la figura 3.7 se muestra el histograma obtenido mediante la simulación de monte-carlo realizada al circuito. De acuerdo a la simulación, la desviación estándar del *offset* referido a la entrada es  $13,6mV$ .



**Figura 3.7:** Histograma del *offset* referido a la entrada del transconductor con degeneración y división de corriente

### 3.4. Filtro de segundo orden

Utilizando el transconductor con degeneración y división de corriente, presentado en la sección anterior, se diseñó el filtro pasa-bajo de segundo orden con frecuencia de corte  $150\text{Hz}$ . En la figura 3.8 se muestra el diagrama esquemático del filtro.

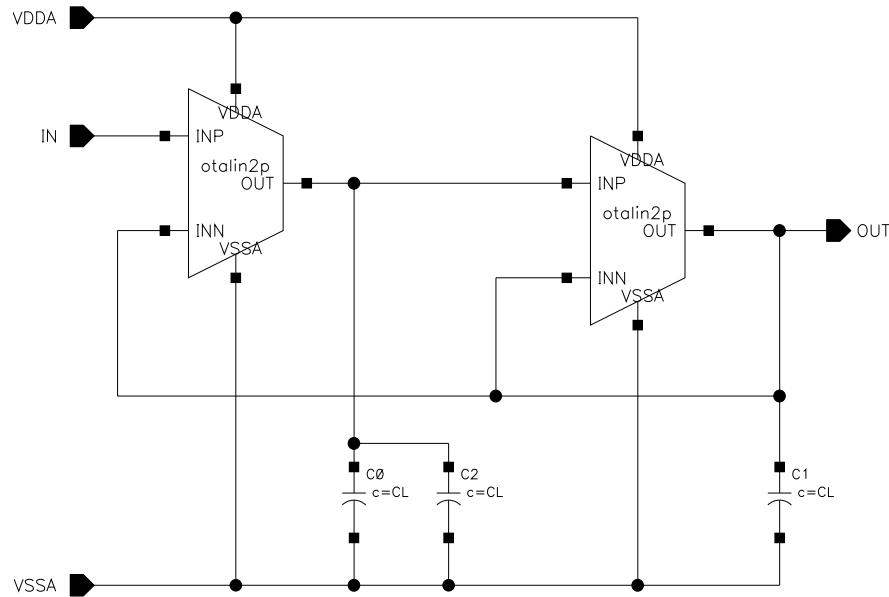


Figura 3.8: Filtro pasa-bajo de segundo orden

En la figura 3.9 se muestra la respuesta en frecuencia del filtro.

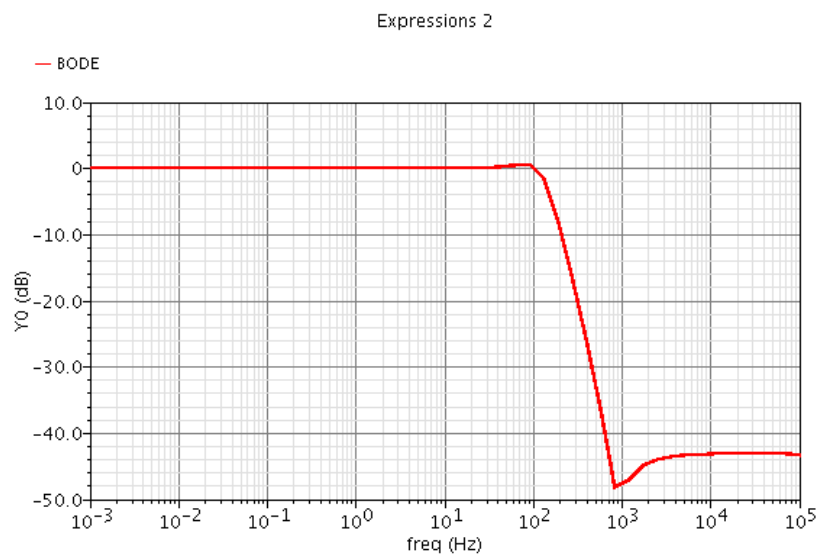
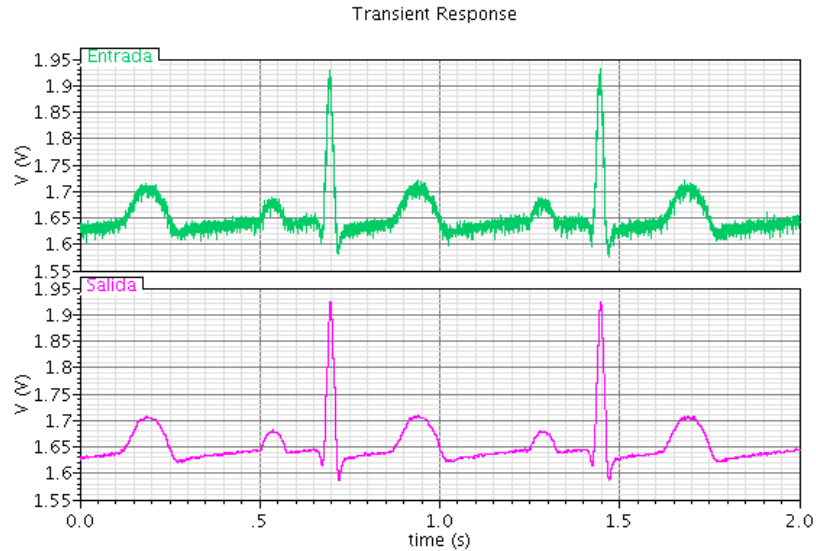


Figura 3.9: Respuesta en frecuencia del filtro pasa-bajo de segundo orden

Finalmente en la figura 3.10 se muestra la respuesta transitoria del filtro para una entrada de ECG con ruido.



**Figura 3.10:** Respuesta transitoria del filtro pasa-bajo de segundo orden a una entrada de ECG

El consumo de corriente del filtro es de  $1 \mu A$  lo cual da un consumo de potencia de  $3,3 \mu W$ .

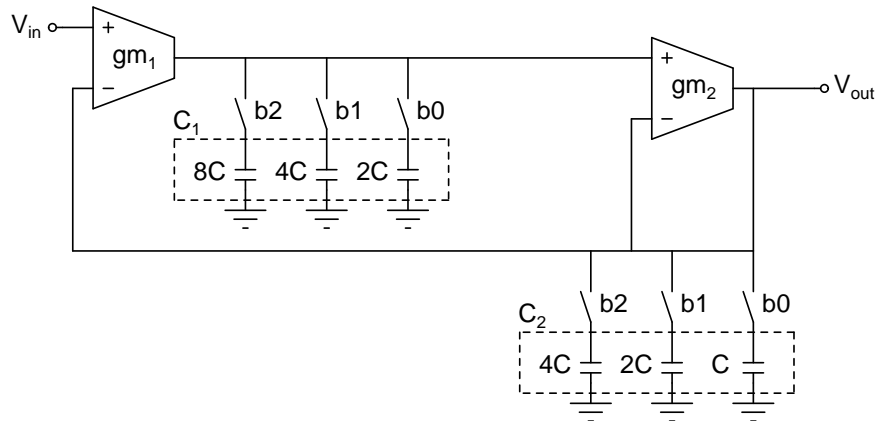
### 3.5. Propuesta para calibrar la frecuencia de corte del filtro

Debido a variaciones en los parámetros del proceso de fabricación, la frecuencia del corte puede variar de *chip* a *chip*. Por ese motivo es importante discutir y proponer alguna estrategia para calibrar la frecuencia de corte.

Dado que la frecuencia de corte depende directamente de los capacitores, una forma de calibrar la frecuencia de corte sería conectar o desconectar varios capacitores pequeños en paralelo, de tal forma que la capacitancia total estará dada por la suma de las capacitancia que quedaron conectadas en paralelo.

En la figura 3.11 se representa la idea propuesta. El capacitor  $C_1$  está formado por la asociación en paralelo de 3 capacitores de valores  $8C$ ,  $4C$  y  $2C$ . Esos capacitores son conectados o desconectados por medio de llaves controladas por los bits  $b_2$ ,  $b_1$

y  $b_0$  respectivamente. Lo mismo ocurre con el capacitor  $C_2$ , excepto que en este caso las capacitancias son las mitades de las correspondientes a  $C_1$ . Esto último se debe a que para obtener la máxima respuesta plana en frecuencia, el capacitor  $C_2$  debe ser el doble de  $C_1$ .



**Figura 3.11:** Esquema de la propuesta para calibración de la frecuencia de corte

# Conclusiones

- Se diseñó un filtro pasa-bajo de segundo orden con frecuencia de corte de 150Hz, el cual cumple el objetivo principal de esta tesis.
- El implementar un filtro en base a un amplificador de transconductancia muy bajo ( $10nS$ ) representa una buena solución para obtener constantes de tiempo elevadas, dado que es difícil integrar un filtro en base a componentes pasivos (caso de las resistencias) que cumpla con filtrar señales por debajo a los 150Hz.
- Como ejemplo de diseño, un transconductor de 10nS en un rango lineal de  $\pm 300mV$  fue diseñado y se comprobó la efectividad de la técnica de degeneración del surtidor para lograr un buen rango lineal sin distorsión.
- El circuito consume  $1\mu A$  y  $3,3\mu W$ .
- Parte del análisis es ver el compromiso de mejorar la linealidad a costa de incrementar el voltaje offset. Al mejorar la linealidad el cociente  $gm_{lin}/gm_{par}$  deberá disminuir pero ello aumentará el voltaje offset. Así mismo se logró estructurar un procedimiento de diseño en donde por medio de simulación se encontró una relación entre linealidad y el offset referido a la entrada
- La técnica de división de corriente permitió una división de la transconductancia permitiendo conseguir el valor esperado en el OTA diseñado demostrando la eficacia de esta técnica.
- Se propuso una técnica para calibrar la frecuencia de corte del filtro. Esto es necesario debido a que las variaciones de los parámetros del proceso de fabricación provocan variaciones en la frecuencia de corte, es decir la frecuencia de corte puede variar de *chip* a *chip*.



# Recomendaciones

- En este trabajo se presentaron análisis de circuitos utilizando un modelo del transistor MOSFET conocido como “modelo *Level 1*”. Se recomienda volver a hacer esos análisis con el modelo ACM (*Advanced Compact MOSFET*), dado que ese modelo es válido en todos los regímenes de inversión de los transistores consiguiendo mayor exactitud y robustez en el diseño. Cabe mencionar de que se trata de un modelo de expresiones sencillas de manejar numéricamente.
- Se recomienda elaborar *scripts* para obtener automáticamente la relación entre el *offset* y el factor  $gm_{in}/gm_{par}$  en los transconductores linealizados. Esa herramienta permitiría escoger un valor óptimo de ese factor y explorar a mayor detalle el espacio de diseño de los transistores.
- Para un próximo trabajo se recomienda profundizar más en el estudio de la técnica de división de corriente aplicado a otros circuitos,

## Referencias

AKSENOV, E. V.; LJASHENKO, Y. M.; PLOTNIKOV, A. V.; PRILUTSKIY, D. A.; SELISHCHEV, S. V.; VETVETSKIY, E. V. Biomedical data acquisition systems based on sigma-delta analogue-to-digital converters. **Engineering in Medicine and Biology Society**, 2001., v. 4, p. 3336–3337, nov. 2002.

AVESTRUZ, A.; SANTA, W.; CARLSON, D.; JENSEN, R.; STANSLASKI, S.; HELFENSTINE, A.; DENISON, T. A  $5\mu\text{W}$ /Channel Spectral Analysis IC for Chronic Bidirectional Brain-Machine Interfaces. **IEEE J. Solid-State Circuits**, v. 43, n. 12, p. 3006–3024, dez. 2008.

FAYN, J.; RUBEL, P. Toward a Personal Health Society in Cardiology. **IEEE Trans. Inf. Technol. Biomed.**, v. 14, n. 2, p. 401–409, mar. 2010.

GEIGER, R. L.; FERRELL, J. Voltage Controlled Filter Design Using Operational Transconductance Amplifiers. In: **Proc. IEEE Int. Symp. Circuits and Systems (ISCAS'83)**. [S.l.: s.n.], 1983. p. 594–597.

GOSSELIN, B.; SAWAN, M.; CHAPMAN, A. A Low-Power Integrated Bioamplifier with Active Low-Frequency Suppression. **IEEE Trans. Biomed. Circuits Syst.**, v. 1, n. 3, p. 184–192, set. 2007.

INSTRUMENT, T. **Low-Power, 8-Channel, 24-Bit Analog Front-End for Biopotential Measurements**. [S.l.], 2010.

KARDOULAKI, E. M.; GLAROS, K.Ñ.; KATSIAMIS, A. G.; DRAKAKIS, E. M. An 8hz,0.1uw, 110+ dbz sinh cmos bessel filter for ecg signals. 2009.

LUCA, G. D.; SURYAPRANATA, H.; OTTERVANGER, J. P.; ANTMAN, E. M. Time delay to treatment and mortality in primary angioplasty for acute myocardial infarction: Every minute of delay counts. **Circulation**, v. 109, n. 10, p. 1223–1225, mar. 2004.

LUEPKER, R. V. Delay in acute myocardial infarction: Why don't they come to the hospital more quickly and what can we do to reduce delay? **Amer. Heart J.**, v. 150, n. 3, p. 368–370, set. 2005.

MCGINN, A. P.; ROSAMOND, W. D.; GOFF, D. C.; TAYLOR, H. A.; MILES, J. S.; CHAMBLESS, L. Trends in prehospital delay time and use of emergency medical services for acute myocardial infarction: Experience in 4 US communities from 1987-2000. **Amer. Heart J.**, v. 150, n. 3, p. 392–400, set. 2005.

- RAZAVI, B. **Design of Analog CMOS Integrated Circuits**. 1. ed. New York, NY: McGraw-Hill, 2001.
- TSIVIDIS, Y. **Operation and Modeling of THE MOS Transistor**. 2. ed. Oxford New York: Oxford University Press, 1999.
- TURICCHIA, L.; VALLE, B. D.; BOHORQUEZ, J. L.; SANCHEZ, W. R.; MISRA, V.; TAVAKOLI, L. F. and M.; SARPESHKAR, R. Ultralow-Power Electronics for Cardiac Monitoring. **IEEE Trans. Circuits Syst.**, v. 57, n. 9, p. 2279–2290, set. 2010.
- URBAS, A.; OSIWSKI, J. High-Frequency Realization of C-OTA Second-Order Active Filters. In: **Proc. IEEE Int. Symp. Circuits and Systems (ISCAS'82)**. [S.l.: s.n.], 1982. p. 1106–1109.
- YAZICIOGLU, R.; KIM, S.; TORFS, T.; MERKEN, P.; HOOF, C. V. A 30  $\mu$ W Analog Signal Processor ASIC for biomedical signal monitoring. In: **Solid-State Circuits Conference Digest of Technical Papers (ISSCC), 2010 IEEE International**. [S.l.: s.n.], 2010. p. 124–125. ISSN 0193-6530.
- YAZICIOGLU, R. F.; MERKEN, P.; PUERS, R.; HOOF, C. V. A 200 $\mu$ W Eight-Channel EEG Acquisition ASIC for Ambulatory EEG Systems. **IEEE J. Solid-State Circuits**, v. 43, n. 12, p. 3025–3038, dez. 2008.
- ZOU, X.; XU, X.; YAO, L.; LIAN, Y. A 1-V 450-nW Fully Integrated Programmable Biomedical Sensor Interface Chip. **IEEE J. Solid-State Circuits**, v. 44, n. 4, p. 1067–1077, abr. 2009.