

PONTIFICIA UNIVERSIDAD CATÓLICA DEL PERÚ
FACULTAD DE CIENCIAS E INGENIERÍA



**Diseño de un filtro de biopotenciales con un voltaje de
alimentación de 1.2 voltios**

Tesis para obtener el título profesional de Ingeniero Electrónico

Autor:

JUAN PABLO VEGA MORON

Asesor:

Julio Cesar Saldaña Pumarica

Lima, setiembre, 2022

Agradecimiento a mi familia por apoyarme en esta dura y difícil travesía y a mi asesor Julio Cesar Saldaña por sus enseñanzas y su paciencia y su cálida acogida. Cada noche que me amanecía, mi fiel amiga Martina me acompañaba a mi costado.



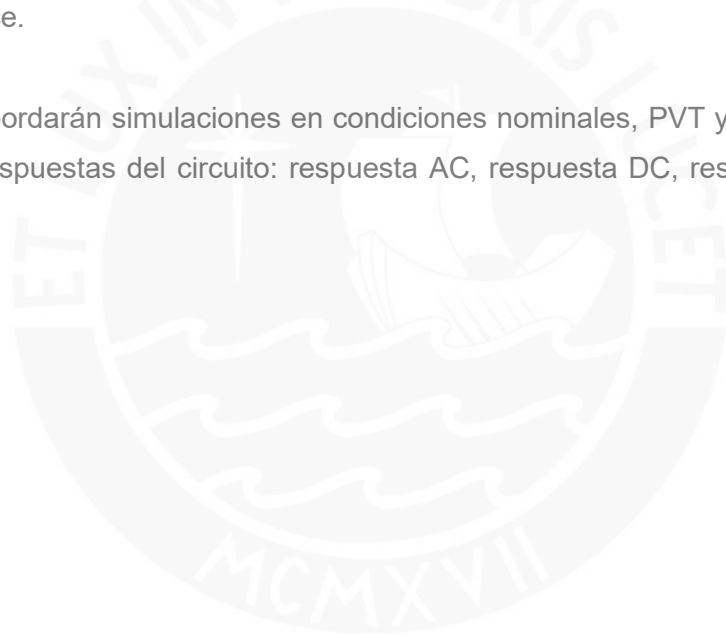
RESUMEN

Los próximos capítulos del presente trabajo tratarán sobre una revisión del estado del arte de los dispositivos “*wearable*”, seguido de una revisión teórica de la tecnología CMOS para empezar una estrategia de diseño y finalizar con el diseño propuesto.

Se inicia con temas relacionados a la problemática y desarrollo de los dispositivos “*wearable*” y La revisión del estado del arte de estos dispositivos y de la tecnología CMOS.

En la revisión teórica se desarrollarán aspectos referidos al filtro que será diseñado para poder empezar una estrategia de diseño mediante las ecuaciones planteadas. Este proceso es salvaguardado por simulaciones realizadas con la herramienta “*Analog Design Enviroment*” de la empresa Cadence.

Para finalizar se abordarán simulaciones en condiciones nominales, PVT y de Montecarlo para cada una de las respuestas del circuito: respuesta AC, respuesta DC, respuesta Transitoria y Ruido.



INDICE

Introducción	1
Capítulo 1	2
• Motivación y justificación	7
• Estado del arte	4
• Objetivos	11
Capítulo 2	12
• Ecuaciones para análisis y diseño con transistores Mosfet	12
• Filtros GM-C	15
• Filtros SF-C	17
• Ruido	21
Capítulo 3	23
• Estrategia de dimensionamiento	23
• Esquema de arquitecturas a diseñar	26
• Calibración	29
Capítulo 4	30
• Respuesta dc	30
• Respuesta ac	32
• Respuesta transitoria	34
• Ruido	38
• Simulación de Montecarlo	39
Conclusiones	41
Recomendaciones y trabajos futuros	42
Bibliografía	43

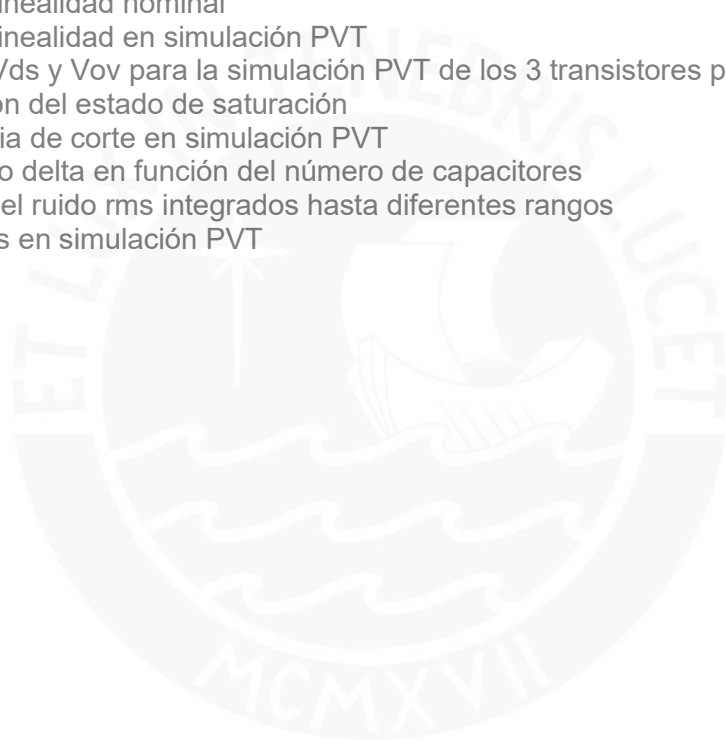
Índice de Figuras

Figura 1.1 Interfaz de un dispositivo de bioseñal	3
Figura 1.2 Tipos de señales biomédicas	3
Figura 1.3 Tecnología de monitoriamiento de parto	4
Figura 1.4 Reconocimiento por EMG	4
Figura 1.5 Muñequera para juegos	5
Figura 1.6 Prótesis de brazo	5
Figura 1.7 Dispositivo para oreja EEG	6
Figura 1.8 Chaleco ECG	6
Figura 1.9 Circuito ECG	7
Figura 1.10 Simbología OTA	8
Figura 1.11 Circuito OTA	9
Figura 1.12 Flujograma Filtro pasabajo	9
Figura 1.13 Tabla comparativa OTA-C	9
Figura 1.14 Diagrama de bloques del filtro pasabajo SF	10
Figura 1.15 Biquad	10
Figura 1.16 Tabla comparativa filtro SF	11
Figura 2.1 Aplicación de semiconductor como canal	12
Figura 2.2 Análisis horizontal y corriente de arrastre	13
Figura 2.3 Inversión	14
Figura 2.4 Tipos de inversión	14
Figura 2.5 Análisis en pequeña señal	15
Figura 2.6.1 RC vs gmC tamaño	16
Figura 2.6.2 RC vs gmC	16
Figura 2.7 Gráfica de transconductancia vs Voltaje de overdrive	16
Figura 2.8 Filtro SF-C	17
Figura 2.9 Filtro SF-C arquitecturas	17
Figura 2.10 Ventaja de SF-C vs CS	18
Figura 2.11 Linealidad	19
Figura 2.12 Análisis en pequeña señal SF-C	19
Figura 2.13 SF-C tipo N y tipo P	20
Figura 2.14 Circuito de ganancia unitaria	20
Figura 2.15 Esquemático del diseño previo	21
Figura 2.16 Corriente en pequeña señal	21
Figura 3.1 OTA	23
Figura 3.2 Resultados previos	24
Figura 3.3 Modificación en la frecuencia de corte	24
Figura 3.4 Gráfica de linealidad	25
Figura 3.5 Elemento del error	25
Figura 3.6 Cambio en parámetros	26
Figura 3.7 Resultado de los cambios filtro de primer orden	26
Figura 3.8 Esquemático final	26

Figura 3.9 Análisis en pequeña señal	27
Figura 3.10 Esquemático en el Cadence	27
Figura 3.11 Resultados de un primer intento	28
Figura 3.12 Relación W/L modificada	28
Figura 3.13 Resultados de los cambios del filtro de segundo orden	28
Figura 3.14 Gráfica de linealidad	29
Figura 3.15 Resultado de análisis lineal	29
Figura 4.1 Transistores principales	30
Figura 4.2 Gráfica de linealidad de respuesta dc en condiciones nominales	31
Figura 4.3 Diagrama de Bode y frecuencia de corte en condiciones nominales	32
Figura 4.4 Gráfica hasta la frecuencia de corte para determinar el delta	34
Figura 4.5 Gráfica del factor delta	33
Figura 4.6 Diagrama de Bode en simulación PVT	33
Figura 4.7 Gráfica de THD en condiciones nominales	34
Figura 4.8 Señal neuronal más una senoide a la entrada y a la salida	35
Figura 4.9 Gráfica de THD vs Proceso Figura	35
Figura 4.10 Gráfica de THD vs frecuencia	36
Figura 4.11 Gráficas de señales neuronales a condiciones PVT	36
Figura 4.12 Gráfica de densidad espectral de potencia del ruido a condiciones nominales	38
Figura 4.13 Gráfica de la densidad espectral de potencia del ruido en condiciones PVT	39
Figura 4.14 Histograma de los diferentes puntos de la respuesta ac en simulación de Montecarlo	39
Figura 4.15 Histograma de los diferentes puntos del delta en simulación de Montecarlo	40
Figura 4.16 Histograma de los diferentes puntos del ruido en simulación de Montecarlo	40

Índice de tablas

Tabla 4.1 Error de linealidad nominal	31
Tabla 4.2 Error de linealidad en simulación PVT	31
Tabla 4.3 Voltajes V_{ds} y V_{ov} para la simulación PVT de los 3 transistores principales	32
Tabla 4.4 Evaluación del estado de saturación	32
Tabla 4.5 Frecuencia de corte en simulación PVT	34
Tabla 4.6 Parámetro delta en función del número de capacitores	34
Tabla 4.7 Valores del ruido rms integrados hasta diferentes rangos	38
Tabla 4.8 Ruido rms en simulación PVT	38



INTRODUCCIÓN

A lo largo de la historia, el hombre ha buscado miniaturizar los dispositivos electrónicos. Desde sus inicios, los resonadores de cristal de cuarzo han servido en casi todas las plataformas electrónicas. El expandir los usos de estos dispositivos a base de cuarzo en áreas ajenas al campo de la electrónica, como por ejemplo la medicina, fomentó aún más la miniaturización de estos sistemas. La integración de este componente a escalas micrométricas, llámese microelectrónica, fue reemplazada por la tecnología CMOS.

Los estudios médicos muchas veces requieren un control y vigilancia constante en el paciente. La vigilancia y el control del paciente se efectúa por medio de la toma de información de sus señales biológicas. La impracticidad de que el paciente se lleve un electrocardiógrafo o un electroencefalógrafo a su domicilio, trabajo o servicios higiénicos generó que este muestreo, que es realizado fuera de las instalaciones de salud, se efectuara mediante el uso de dispositivos médicos “*wearable*”. Estos sistemas microelectrónicos son prácticos y no alteran la cotidianidad del paciente.

En el estudio del estado del arte cada vez hay más aplicaciones de bajo consumo, bajo voltaje para este tipo de soluciones “*wearable*”. Entre ellos se destacan los amplificadores de biopotenciales que tienen una etapa de filtrado. Recientemente para la etapa de filtrado se han propuesto arquitecturas más simples que usan transconductores simples [1] [8].

En este trabajo, se ha propuesto una modificación de los trabajos [1] [8] introduciendo un “*level shifting*” apoyado en un control a modo común.

CAPÍTULO 1: Problemática y estado del arte de dispositivos médicos “wearable”

En presente capítulo 1, se abordarán temas relacionados a la problemática y desarrollo de los dispositivos “wearable”. Se acomete con un resumen sobre la problemática de minimizar los mecanismos electrónicos. Luego, lo útil que es acoplar estos aparatos en el ámbito médico para hacerlos portátiles. Finalmente, un compendio del estado del arte de dispositivos médicos “wearable” y estado del arte de la tecnología CMOS.

1.1 Tecnología CMOS

1.1.1 Historia

Desde hace más de 50 años el hombre ha buscado fabricar dispositivos de control cada vez más pequeños. Los resonadores de cristal de cuarzo y los osciladores sirven en casi todas las plataformas electrónicas. Sin embargo, el cuarzo no se puede integrar en forma microelectrónica.

Como consecuencia, los esfuerzos para reemplazar el cuarzo con una tecnología más flexible, con menor costo y por supuesto más pequeña se remontan a 1960. En 1980, el silicio se presentó como un material viable. A partir de la década de 1990 hasta el presente, se han puesto esfuerzos suficientes para desarrollar tecnologías que aprovechen los sistemas micro electromecánicos del silicio. Es aquí, donde nace la tecnología del Semiconductor Complementario de Oxido Metálico (CMOS) [5].

1.1.2 Estado actual

Hoy en día, la investigación aplicada sobre la tecnología CMOS la ha puesto a la disponibilidad de ser usados en el ámbito médico. En el caso de aplicaciones portátiles, además de reducir su tamaño a escalas micrométricas, los sistemas electrónicos biomédicos necesitan tener durabilidad de energía, es decir necesitan ser sistemas de baja potencia. Cuando se hace referencia a baja potencia el nivel es alrededor de los nW [1].

Estos microsistemas electrónicos pueden implementarse en un circuito integrado monolítico: componentes que se fabrican como un ente único.

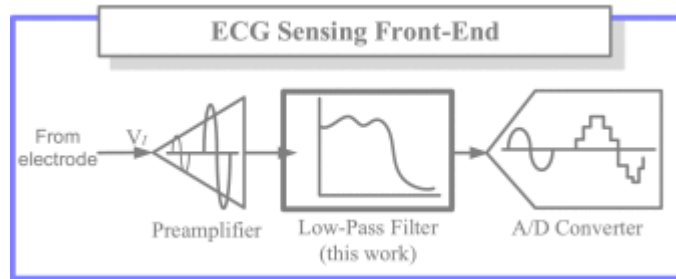


Figura 1.1 Interfaz de un dispositivo de bioseñal [1]

La figura 1.1 muestra el diagrama de bloques de un sistema en chip de detección de bioseñales para un sistema de salud remoto. La señal que se recibe proviene de un electrocardiograma por lo que se requiere un sensor de bioseñal bien diseñado para obtener los datos biológicos digitales de alta precisión del cuerpo humano. De manera general, está compuesto por un preamplificador, un filtro y un conversor A/D.

En el ámbito de la biomédica existen diversos tipos de señales biológicas que el ser humano puede emitir. Cada tipo varía tanto en amplitud como en frecuencia. La siguiente tabla ilustra este punto.

Type of signal	Frequency range	Amplitude
EEG	0.5–60 Hz	15–100 μ V
EMG	10–200 Hz	0.1–5 mV
ECG	0.05–250 Hz	100 μ V (child) 5 mV (adult)
IEGM	0.7–70 Hz	Peak: 10.5 mV (mean) Worst: 2 mV; 1.2 mA SR: 9 mV/ms
ENG	250–5,000 Hz	0–100 μ V

Figura 1.2 Tipos de señales biomédicas [1]

Donde EEG es electroencefalograma; EMG, electromiografía; ECG, electrocardiograma; IEGM, electrograma intracardiaco; ENG, electroneurografía.

Del mismo modo, también se diseñan dispositivos médicos implantables y portátiles. Debido al consumo de energía, el espacio físico y la vida útil de la batería son las principales preocupaciones al momento de diseñar en la actualidad [6].

1.1.4 Señales biomédicas y dispositivos wearable

Hoy en día, existen diferentes maneras de obtener los bioseñales que el cuerpo emite y, además, los dispositivos que usan para medirlas suelen ser de tamaño considerable. En este sentido, los dispositivos wearables forman parte de un sistema que se incorporan a alguna parte del cuerpo y brindan información continua a los dispositivos portátiles [7].

Como se mencionó anteriormente, existen diversos tipos de señales biológicas que emite el ser humano. La EMG es una prueba que mide la actividad eléctrica en los músculos y nervios y sirve para evaluar la salud de estos. Las aplicaciones para las que esta prueba puede servir son varias, entre ellas están el monitoreo de partos prematuros [2].

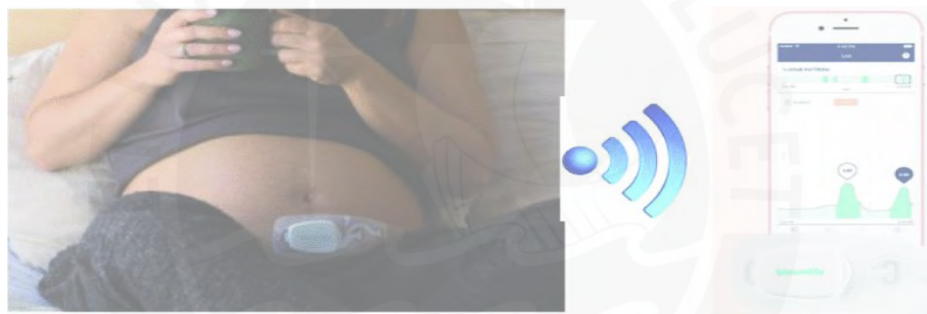


Figura 1.3 Tecnología de monitoreo de parto [2]

En la figura 1.3 está el parche uterino EMG, que extrae las señales bioeléctricas del área abdominal humana y mediante la extracción de características puede predecir si el parto será prematuro [2].

También se encuentran sistemas de medición de biopotenciales en aplicaciones robóticas de control o prótesis biónicas, interacción con videojuegos en realidad virtual y también como sistema de autenticación.

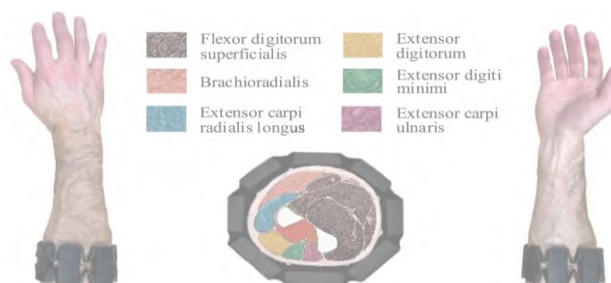


Figura 1.4 Reconocimiento por EMG [3]

La figura 1.6 muestra un sistema de reconocimiento biométrico basado en señales EMG del antebrazo [8]. El sistema alberga 8 sensores colocados aleatoriamente de forma circular en el brazo. Se extraen diversas características relacionadas con la pose del brazo para poder diferenciar al usuario.



Figura 1.5 Muñequera para juegos [4]

Los dispositivos EMG usados para la interacción con videojuegos de realidad virtual a través de dispositivos como los guantes Optitrack.

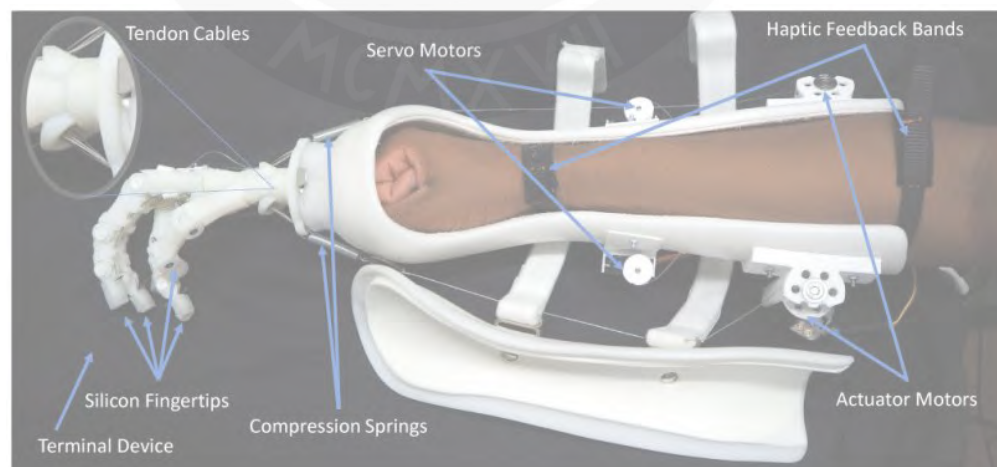


Figura 1.6 Prótesis de brazo [5]

Una prótesis en la figura 1.6 de un portátil de un antebrazo basado en el registro de señales EMG.



Figura 1.7 Dispositivo para oreja EEG [6]

Cada vez son más las técnicas no invasivas para registrar la actividad eléctrica del cerebro. Clínicamente, el EEG se utiliza para monitorear desórdenes neurológicos relacionados a la epilepsia, sueño y accidentes cerebrovasculares. En la figura 1.7 se presenta un dispositivo portátil capaz de monitorear la actividad cerebral para los propósitos mencionados, además es capaz de registrar el parpadeo del usuario lo que permitiría en un futuro usarlo como una interfaz computadora cerebro.

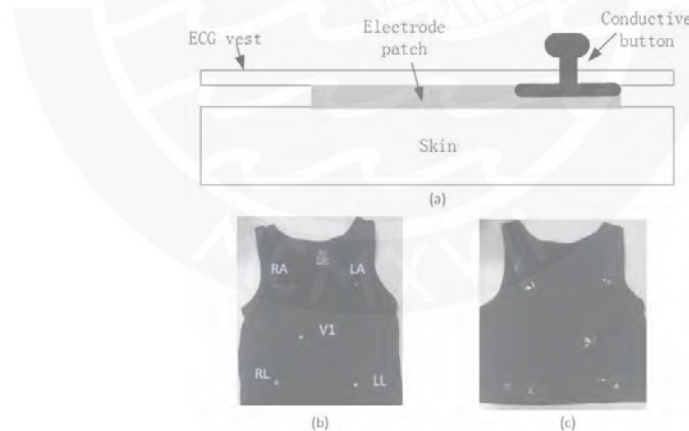


Figura 1.8 Chaleco ECG [7]

Los dispositivos médicos portátiles suelen combinar terminales de información de uso diario como equipos de muñequeras, cinturones, pectorales y cascos. Estos suelen controlar o monitorear señales fisiológicas humanas como la frecuencia cardíaca, respiratoria, temperatura o movimiento. En la figura 1.8, se muestra el dispositivo ECG portátil que recopila información de 3 electrodos al mismo tiempo para permitir el

diagnóstico de más enfermedades cardiovasculares. Toda la información es procesada en el circuito integrado de la figura 1.9.

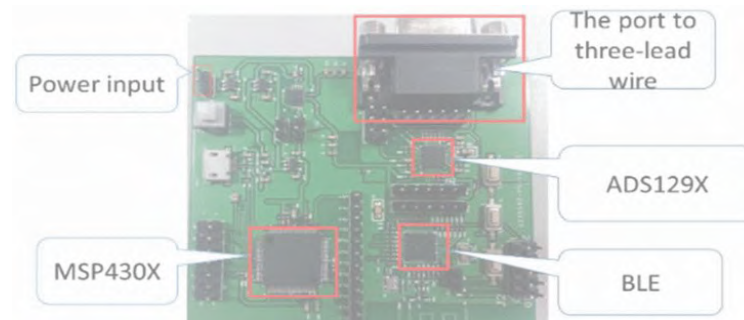


Figura 1.9 Circuito ECG [7]

En la revisión de los diversos dispositivos portátiles y *wearables* que adquieren y procesan señales biomédicas se ha notado la importancia de minimizar el tamaño y el consumo de energía. En esta tesis se va a desarrollar un filtro para este tipo de aplicaciones que cumpla con las características de bajo consumo de energía y, además, tamaño reducido.

1.2 Motivación y justificación del estudio

1.2.1 Motivación

Los sistemas en chip (SoC) cada vez son más populares en los sistemas portátiles de monitoreo continuo de señales fisiológicas. Las diversas etapas de SoC requieren cada vez un bajo consumo de energía: los recolectores de energía (por ejemplo, térmica), generan un voltaje de salida bajo y si se elige un suministro de alto voltaje se necesitará un convertor CC-CC, lo cual tiene una eficiencia de entre 40%-75% por lo que la corriente se sacrificaría para obtener un voltaje de salida alto. El uso de un voltaje más bajo es un método importante para mejorar la eficiencia, en general del preamplificador, el filtro y el convertidor Análogo-Digital.

1.2.2 Justificación

La optimización de cada etapa de un SoC es muy importante, es por esto que el diseño de cada una de ellas está arraigado a diversas áreas de investigación. Desde principios del desarrollo del SoC, los voltajes de alimentación han ido disminuyendo. Esto es debido a que se requiere en esencia que el dispositivo sea portátil, que opere con baterías más pequeñas, es decir, que el consumo de energía sea muy bajo, específicamente del orden de nW. En la presente tesis se desarrollará un filtro pasa

bajo que tenga como voltaje máximo de alimentación 1.2 voltios minimizando el ruido producido en la banda de interés.

1.3 Estado del arte

A lo largo de la historia, los circuitos portátiles para aplicaciones médicas han requerido un suministro de bajo voltaje para que el consumo de energía se mantenga al mínimo. Una parte importante del sistema en chip es el filtro pasa-bajos. De igual modo, a lo largo de la historia este componente ha ido evolucionando. El filtro RC fue uno de los primeros en implementarse. El problema estaba en que para poder trabajar con las señales biológicas del cuerpo se necesitaba un filtro pasa-bajos que tenga una frecuencia de corte menor a 500 Hz. Por ejemplo, si la frecuencia de corte debía estar alrededor de los 250 Hz, se necesitarían capacitores de 32 pF y la resistencia requerida debía ser 32MΩ. Esto por su parte ocuparía un área considerable, y además la potencia disipada por la resistencia haría que la batería se agotará más rápido.

Para poder lograr un área de chip aceptable, se empezaron a usar los filtros GM-C los cuales a su vez están implementados con amplificadores operacionales de transconductancia (OTA), como en la figura 1.10.

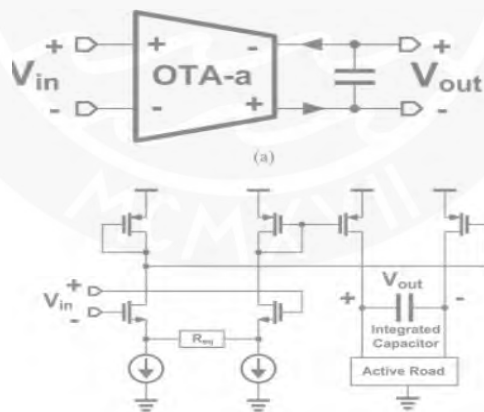


Figura 1.10 Simbología OTA [1]

Existen infinidad de formas de agrupar los OTA, así como también hay un sin límite de arquitecturas. Por ejemplo, la siguiente figura 1.11 muestra un diseño de un OTA que disipa 41nW.

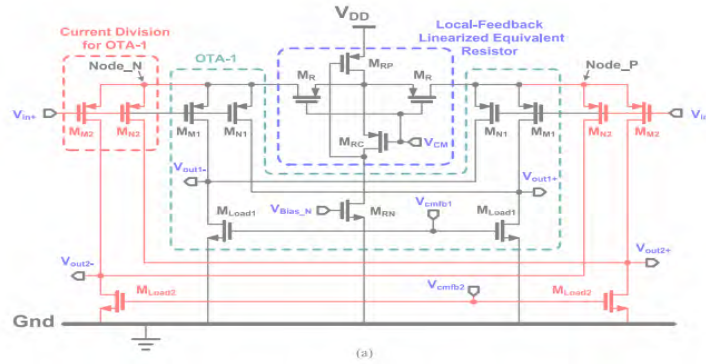


Figura 1.11 Circuito OTA [1]

Este circuito está agrupado junto a otros diferentes elementos para poder obtener el filtro pasa-bajos. En la figura 1.12 podemos ver el gráfico del flujo de la señal del filtro OTA y, además, el filtro equivalente al gráfico del flujo de la señal.

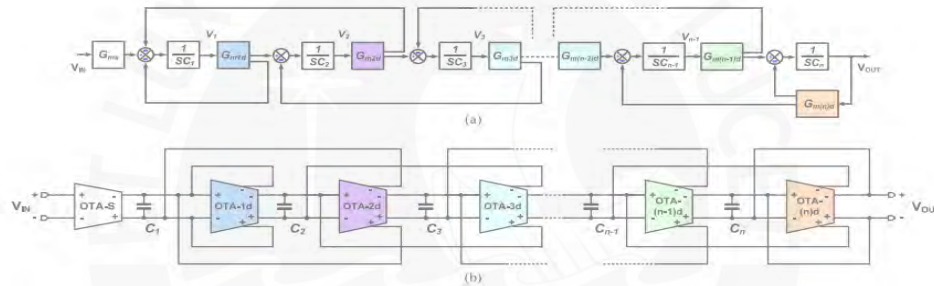


Figura 1.12 Flujograma Filtro pasabajo [1]

Respecto a diferentes arquitecturas se hizo una comparativa que se muestra en la figura 1.13.

	2007 [11]	2010 [12]	2013 [26]	2009 [23]	2010 [30]	2018 [22]	This work
V_{DD}	1 V	1 V	3 V	1 V	1.8 V	1 V	1V
$Tech$	CMOS 0.35 μm	CMOS 0.18 μm	CMOS 0.35 μm	CMOS 0.18 μm	CMOS 0.18 μm	CMOS 0.18 μm	CMOS 0.18 μm
V_{th}	0.6 V	0.4 V	0.6 V	0.4 V	0.4 V	0.4 V	0.4 V
$Order(N)$	6	4	4	5	9	5	5
BW	670 Hz ⁵⁵	732 Hz ⁵⁵	100 Hz	250 Hz	5400 Hz	50 Hz	250 Hz
IRN	NA	50 μV_{rms}	36 μV_{rms}	340 μV_{rms}	300 μV_{rms}	100 μV_{rms}	134 μV_{rms}
DR	49 dB	55 dB	66.7 dB	50 dB	34 dB	49.9 dB	61.2 dB
$Power$	68 nW	14.4 nW	15 nW	453 nW	360 nW	350 nW	41 nW
$Area$	0.23 mm ²	0.13 mm ²	0.11 mm ²	0.13 mm ²	0.03 mm ²	0.12 mm ²	0.24 mm ²
NP^{*1}	85×10^{-9}	12×10^{-9}	1.04×10^{-9}	377.5×10^{-9}	71.4×10^{-9}	292×10^{-9}	34.2×10^{-9}
NA^{*2}	1.88	4.01	0.90	4.01	0.93	3.7	7.4
$FoM1^{*3}$	0.05×10^{-9}	0.0053×10^{-9}	0.00012×10^{-9}	0.239×10^{-9}	0.158×10^{-9}	0.187×10^{-9}	0.006×10^{-9}
$FoM2^{*4}$	50.7×10^{-9}	18.8×10^{-9}	0.156×10^{-9}	287×10^{-9}	4003×10^{-9}	41.4×10^{-9}	13.21×10^{-9}

*1 Normalized Power: $NP = Power \times (0.5(V_{DD} - V_{th})) \times (1/V_{DD})$.

*2 Normalized Area (mm²/μm²): $NA = Area/Tech$.

*3 $FoM1 = NP/(Order \times DR)$.

*4 $FoM2 = (Power \times BW \times NA)/(Order \times DR)$.

*5 Measured center frequency of bandpass filter.

Figura 1.13 Tabla comparativa OTA-C [1]

Respecto a trabajos de anteriores años ¿Por qué este trabajo debe ser tomado en cuenta? La tabla caracteriza los diversos aspectos de los filtros, ya sea el ancho de banda, el orden, la potencia que consume, el área que ocupa, entre otros, usando una figura de mérito (FoM). La figura de mérito caracteriza el desempeño de cualquier dispositivo en relación con sus características.

El rango dinámico se define como $DR = V_{max}/V_{min}$ es decir el V_{max} dividido en porciones V_{min} mientras más grande sea tendremos más valores de la señal original para pasarlo al A/D en otras palabras mientras más grande es mejor.

El FoM1 es un indicador, el cual mientras adopte un valor bajo es mejor. Para el FoM2 tomaremos los filtros que tienen el mismo orden: 2009, 2018 y 2019. Solo observando la potencia disipada, se puede deducir que el del 2019 tiene un mejor FoM2.

Este método propuesto por el autor es adecuado para la aplicación en EEG y además este prototipo desarrollado puede reducir efectivamente el costo de hardware y el consumo de energía [3].

Otro circuito de un filtro pasabajo de tiempo continuo, baja tensión y baja potencia para sistemas biomédicos es el propuesto en el diagrama de bloques de la figura 1.14.

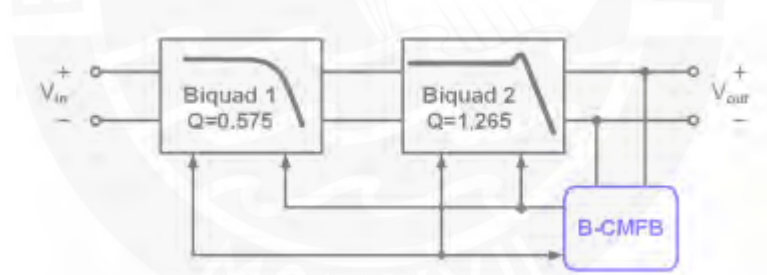


Figura 1.14 Diagrama de bloques del filtro pasabajo SF [8]

En la figura se mencionan biquads, los biquads son agrupaciones de dos OTAs cómo se ilustra en la figura 1.15.

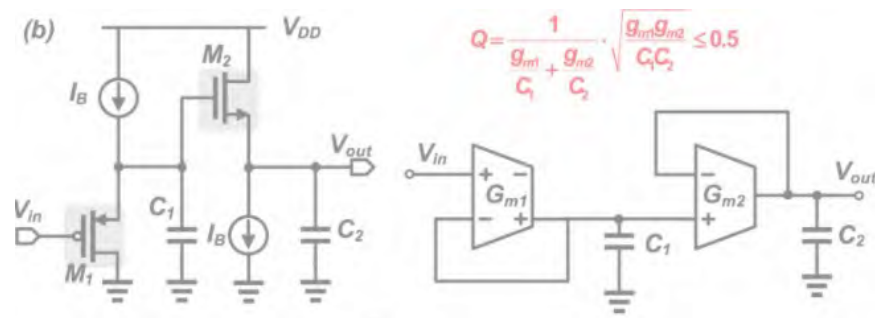


Figura 1.15 Biquad [8]

Así como el trabajo mencionado anteriormente, se muestra la comparativa respecto a otros filtros de otros años.

TABLE III
PERFORMANCE SUMMARY AND COMPARISON

Reference	This work	2019	2019	2018	2018		2018	2013	2010	2009
		TBioCAS[23]	TCASI[24]	TCASI[22]	TCASI[17]		TCASII[25]	TBioCAS[26]	TBioCAS[27]	TBioCAS[28]
Topology	C SF-C with B-CMFB	OTA-C	SF-C	Buffer-C	OTA-C		OTA-C	SF-C	OTA-C	OTA-C
Order	4	5	4	4	2		5	4	9	5
DC gain (dB)	-5.6	-8*	-0.09	-0.05	0		-6	0	0	-10.5
Bandwidth (Hz)	200	250	100	100	2000	20000	50	100	50	250
IRN (μV_{rms})	91.9	134	39.38	80.5	86.3	84.26	564	29	194	340
IIP3 (dBV)	-8	N/A	-10.87	-11.02	-2.22	0.39	N/A	N/A	N/A	-4.58
DR (dB)	48.5	61.2	56.9	48.2	52.7	54.58	49.9	64.8	34	43.19
Power (nW)	3.69	41	5.25	4.26	107.19	1310	350	15	360	453
V_{DD} (V)	0.5	1	1.5	0.9	1.8	1.8	1	3	1.8	1
FOM ($10^{-13} J$)	0.17	0.29	0.19	0.41	0.62	0.61	44.78	0.22	1.48	25.1
Constant CM voltage?	Yes	Yes	No	Yes**	Yes		Yes	No	Yes	Yes
Area (mm^2)	0.074	0.24	0.1	0.11	0.12		0.12	0.08	0.03	0.13
Technology (μm)	0.18	0.18	0.35	0.35	0.35		0.18	0.35	0.18	0.18

Figura 1.16 Tabla comparativa filtro SF [8]

Usando el indicador FoM2 de la figura 1.13 obtenemos un valor de 8.67×10^{-9} . Comparando ambas tecnologías, ambas son igual de válidas ya que obtienen resultados muy similares en cuanto al indicador.

Este filtro culminó su etapa de prueba con señales biológicas reales, demostrando su aplicabilidad en el para señales de un ECG.

1.4 Objetivos

Objetivo general

-Diseñar en tecnología CMOS un filtro pasabajo que tenga una alimentación menor o igual a 1.2V, nivel de ruido menor a 150 μV_{rms} y disipación de potencia menor a 400 nW.

Objetivos específicos

-Realizar un análisis y modelamiento de arquitecturas CMOS para filtros pasabajo con la finalidad de encontrar ecuaciones para parámetros de desempeño.

-Deducir ecuaciones entre distintos parámetros a partir de las ecuaciones definidas anteriormente para localizar puntos de optimización para las especificaciones.

-Realizar una simulación del esquemático que nos permita comprobar el correcto funcionamiento del circuito.

CAPÍTULO 2: Revisión teórica y análisis del circuito a ser diseñado

En el capítulo 2 del presente trabajo, se desarrollarán aspectos teóricos referidos al filtro que será diseñado. Se parte de una revisión de los fundamentos que llevan a las ecuaciones del transistor MOSFET. Una vez finalizada la revisión, se presentan las expresiones asociadas a los filtros GM-C, el cual considera al elemento transconductor como una caja negra. La estructura agrupada de cajas negras se conoce como “*biquad*”. En la mencionada agrupación se muestran expresiones para el factor de calidad y la frecuencia central. Para finalizar la sección, se analiza la estructura conocida como SF-C (SF: Source Follower) y se propone el filtro de biopotenciales basado en la estructura mencionada anteriormente.

2.1 Ecuaciones para análisis y diseño con transistores MOSFET

El modelamiento y desarrollo de los semiconductores ha mejorado en los últimos años, esto se comprueba con los trabajos de estos últimos años, algunos de estos colocados en el capítulo 1. En el presente capítulo se desarrollará el marco teórico de semiconductores.

2.1.1 Aplicación

La aplicación más común de semiconductores hoy en día es como canal, el cual es controlado por un voltaje en el terminal de puerta (G) y mediante la generación de un campo eléctrico producido por un voltaje en el drenador (D) y surtidor (S) la intensidad de la corriente variará: tecnología MOS y CMOS. La estructura general se presenta en la figura 2.1.

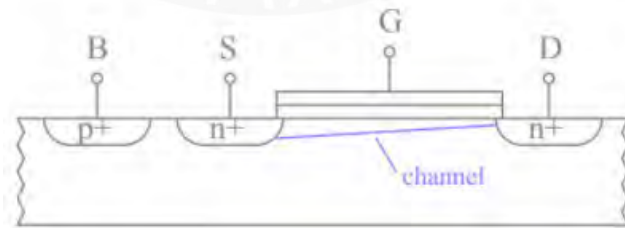


Figura 2.1 Aplicación de semiconductor como canal [9]

Como lo anterior mencionado, es común u obligatorio usar un semiconductor como canal. Los tipos de canales pueden ser N o P. Estos tipos de canales indican que se han modificado sus propiedades eléctricas. El tipo N significa, de manera general, que se han generado electrones libres los cuales son los portadores mayoritarios: los que se van a mover en el canal generando corriente son los electrones. Del mismo modo, el tipo P indica que se han generado huecos y estos son los portadores mayoritarios.

2.1.2 Corriente del canal

Para obtener una ecuación que describa el comportamiento de la corriente en el canal, se realizó un análisis vertical y otro horizontal. El propósito de un análisis vertical es encontrar una función Q'_I (carga de los portadores minoritarios) en función del voltaje V_{GB} . En el otro tipo de análisis, el propósito es encontrar la corriente I_{ds} (corriente drenador surtidor) en función de Q'_I .

En el análisis horizontal, existen la corriente de arrastre y la corriente de difusión. La corriente de arrastre es la intensidad de corriente relacionada al movimiento aleatorio de los electrones producido por un campo eléctrico.

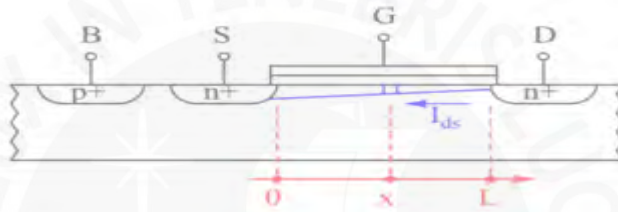


Figura 2.2 Análisis horizontal y corriente de arrastre [9]-[10]

Con la corriente I_{ds} definida como $I_{ds, drift} = -\mu_n * W * Q'_I(x) * \frac{d\psi}{dx}$. La variable W representa el ancho del canal; Q' la carga por unidad de área; μ la movilidad de los electrones; ψ representa el voltaje debido al contacto de materiales diferentes.

La corriente de difusión es el resultado del movimiento de los portadores en regiones de alta concentración que se mueven a regiones de baja concentración y la expresión es

$I_{ds, diff} = \mu_n * \phi_t * W * \frac{dQ'_I(x)}{dx}$. La variable ϕ_t representa la constante de Boltzmann.

En el análisis vertical, para la corriente de arrastre ("drift") se obtiene la siguiente función $Q'_I = -C'_{ox} * (V_{GB} - V_{FB} - \psi_S - \gamma\sqrt{\psi_S})$ donde C_{ox} es la capacitancia del óxido e γ una constante. Finalmente, integrando las expresiones se obtienen los siguientes resultados.

1. $I_{DS} = I_1 + I_2$
2. $I_1 = \mu_n * C'_{ox} * \frac{W}{L} * [(V_G - V_{FB}) * (\psi_{SL} - \psi_{S0}) - \frac{1}{2} * (\psi_{SL}^2 - \psi_{S0}^2) - \frac{2}{3} * \gamma(\psi_{SL}^{\frac{3}{2}} - \psi_{S0}^{\frac{3}{2}})]$
3. $I_2 = \mu_n * C'_{ox} * \frac{W}{L} * [(\psi_{SL} - \psi_{S0}) + \gamma * (\psi_{SL}^{0.5} - \psi_{S0}^{0.5})]$

Estas ecuaciones modelan la corriente en canal del semiconductor; sin embargo, a la hora de diseñar, este modelo no depende plenamente de los voltajes de la puerta,

surtidor y drenador. Los voltajes de contacto requieren otro tipo de análisis, más que el que se le da a la hora de diseñar.

2.1.3 Inversión

La inversión es cuando el funcionamiento de un semiconductor de tipo N o P se vuelve un de tipo P o N.

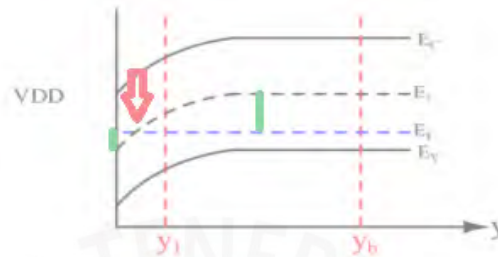


Figura 2.3 Inversión [9]

El curvamiento del nivel de Fermín intrínseco es debido a la existencia de un campo eléctrico generado por un voltaje en el drenador y surtidor. A medida que este aumenta el curvamiento es mayor y se observará el fenómeno de inversión señalado con la flecha roja.

Existen 3 tipos de inversión. La inversión débil, la moderada y la fuerte. Esta inversión como ya se ha mencionado depende de que tan fuerte es el campo eléctrico.

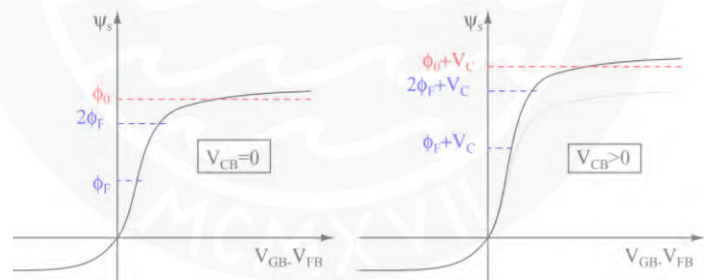


Figura 2.4 Tipos de inversión [9]

Si el voltaje del canal es 0, para inversión débil el voltaje de contacto debe ser mayor a ϕ_F pero menor a $2\phi_F$. La inversión moderada es mayor a $2\phi_F$ pero menor a ϕ_0 . Finalmente, la inversión fuerte es mayor a ϕ_0 . Cuando el voltaje del canal es mayor a 0, cada uno de estos límites aumenta en una cantidad V_C , la cual está relacionada con el voltaje de alimentación.

El overdrive es cuanto sobrepasamos el umbral y está dado por $V_{ov} = V_{GS} - V_{th}$.

Si cumplimos esta condición $V_{DS} < (V_{GS} - V_{TH})/\alpha$, se puede usar Q'_I en todos los puntos del canal.

Finalmente, podremos reducir la expresión de la corriente en el canal a lo siguiente

$$I_D = \frac{1 * \mu_n * C_{ox}}{2} * \frac{W}{L} * (V_{GS} - V_{TH})^2 * \left(1 + \frac{V_{DS} - V_{DS,sat}}{V_A}\right).$$

V_A indica el voltaje de Early.

2.1.4 Pequeña señal

Son modelos que representan pequeños incrementos de las señales AC. Una aproximación de la corriente del canal en pequeña señal son las ecuaciones siguientes.

1. $\Delta I_d = \frac{dI_d}{dV_{GS}} \Delta V_{GS} + \frac{dI_d}{dV_{DS}} \Delta V_{DS} + \frac{dI_d}{dV_{SB}} \Delta V_{SB}$
2. $gm = \frac{dI_d}{dV_{GS}}, gds = \frac{dI_d}{dV_{DS}}$ y $gmb = -\frac{dI_d}{dV_{SB}}$
3. $\Delta I_d = gm * \Delta V_{GS} + gds * \Delta V_{DS} - gmb * \Delta V_{SB}$

La transconductancia en saturación es representada por g_m , el efecto de modulación del canal por g_{ds} y la transconductancia del *bulk* depende del efecto cuerpo representado por γ .

1. $gmb = gm * \frac{\gamma}{2 * \sqrt{2 * \phi_F + V_{SB}}}$
2. $r_o = \frac{1}{gds}$
3. $gm = \frac{2 * I_D}{V_{GS} - V_{TH}}$

Cada uno de estos parámetros sirve para poder modelar un transistor en pequeña señal. Existen diferentes formas de realizarlo mostradas en la figura 2.9.

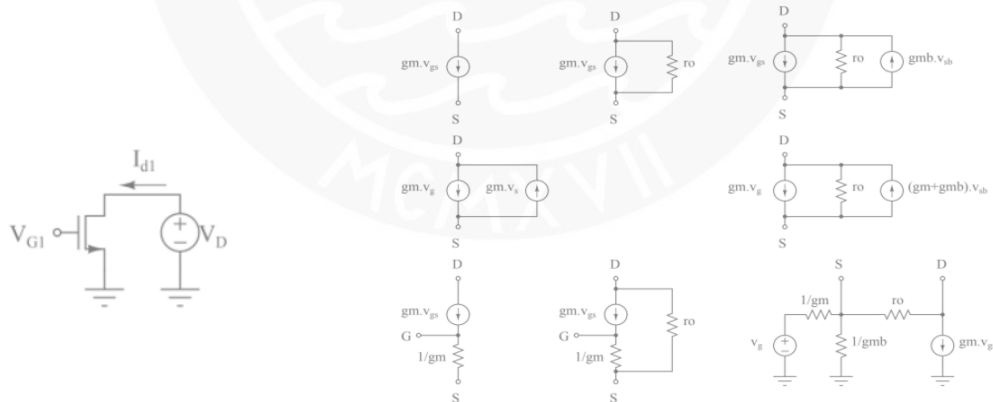


Figura 2.5 Análisis en pequeña señal [9]

En cada uno de estos modelos está a decisión del diseñador si decide ignorar los efectos de modulación de canal o cuerpo para un primer análisis.

2.2 Filtros GM-C

Un filtro GM-C es un tipo de filtro de tiempo continuo que necesita que el amplificador de transconductancia operacional (OTA) sea un componente esencial[12]. La principal ventaja de usar un OTA es debido a su tamaño. En la figura 2.6 se puede observar que

la relación de área es cercana a 60 veces menor que cuando se usan filtros con resistencias.

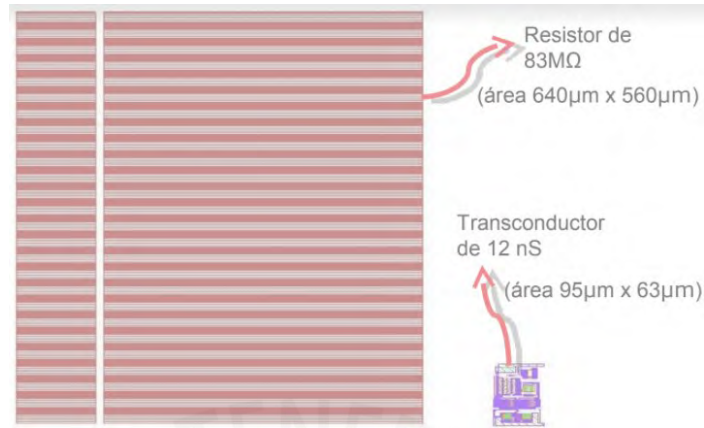


Figura 2.6.1 RC vs gmC en tamaño [11]

Mientras que su mayor desventaja es que su curva, a diferencia de un circuito RC, no es completamente lineal. Por esto, se debe trabajar en un rango de operación caso contrario la señal se empezaría a distorsionar.

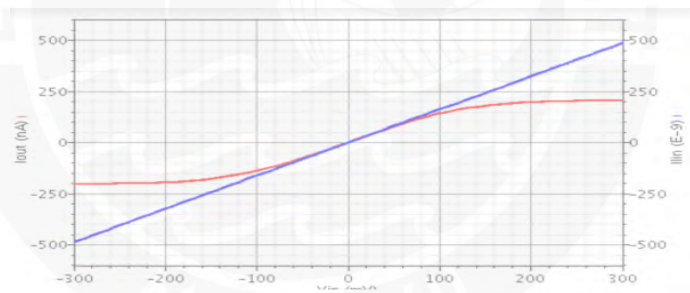


Figura 2.6.2 RC vs gmC [11]

2.2.1 Transconductancia

La transconductancia como propiedad transforma voltaje en corriente y como parámetro es la relación entre la corriente de salida y el voltaje de entrada.

En los OTAS o en general se busca lograr que este parámetro sea pequeño del orden de los μS .

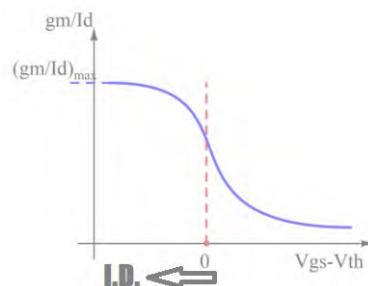


Figura 2.7 Gráfica de transconductancia vs Voltaje de overdrive [9]

El trabajar con una transconductancia pequeña implica entrar en la zona de inversión débil. En inversión débil se requiere un voltaje V_{GS} menor a V_{TH} , lo cual trae como consecuencia una disminución en la corriente y por ende en la transconductancia.

2.3 Filtros SF-C

Los OTAs o por sus siglas en español Amplificador de Transconductancia Operacional definen su ganancia como $gm = \frac{I_{salida}}{V_{in+} - V_{in-}}$. La siguiente figura 2.8 muestra al OTA usado como filtro.

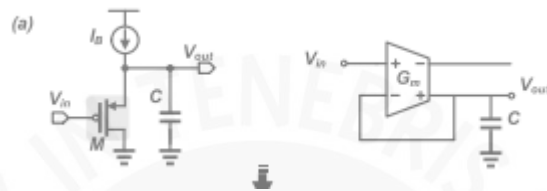


Figura 2.8 Filtro SF-C [8]

A lo largo de los años se ha buscado que el OTA funcione con un único transistor, por ejemplo, en la figura 2.9 las arquitecturas usadas requieren una cantidad considerable de transistores mientras que en la otra es lo opuesto.

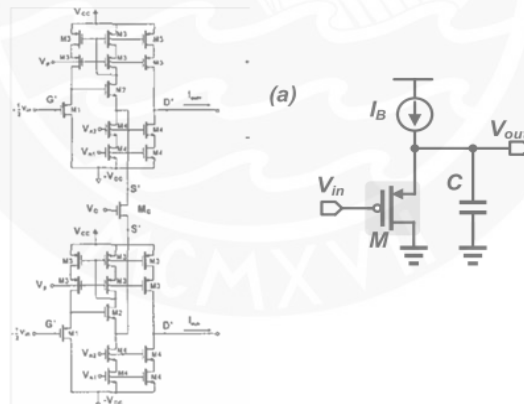


Figura 2.9 Filtro SF-C arquitecturas [12]

Los filtros SF-C tienen la topología de drenador común. La implementación se hace de esta manera ya que, a diferencia del surtidor común, permite un rango más amplio en el cual la transconductancia es constante.

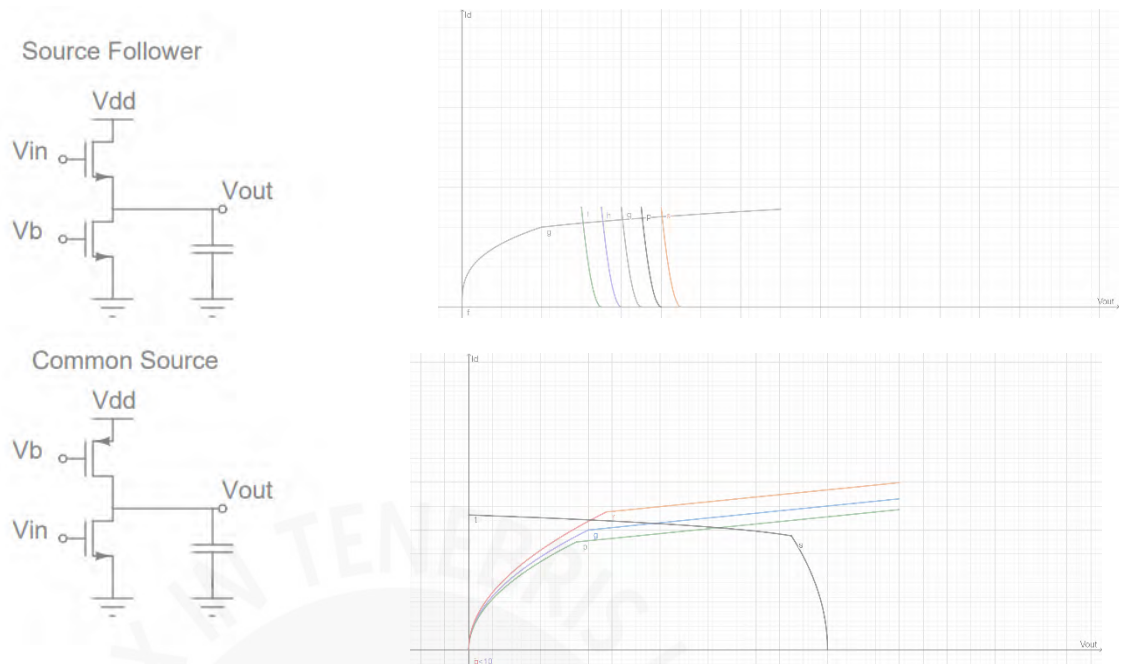


Figura 2.10 Ventaja de SF-C vs CS

Las gráficas corresponden a la corriente del canal y voltaje de salida. Para cada caso las ecuaciones son $I_D = \frac{1 \cdot \mu_n \cdot C_{ox}}{2} * \frac{W}{L} * (V_{GS} - V_{TH})^2 * \left(1 + \frac{V_{DS} - V_{DS,sat}}{V_A}\right)$ para el CS y para el caso de SF $I_D = \frac{1 \cdot \mu_n \cdot C_{ox}}{2} * \frac{W}{L} * (V_{GS} - V_{TH})^2$. La señal V_{out} y la señal de entrada V_{in} van a estar montadas sobre una señal DC llamada voltaje estable V_{Qout} y V_{Qin} .

Adicionalmente a la ventaja descrita líneas arriba, nótese que a partir del esquemático se obtiene $V_{OUT} = V_{in} - V_{GS}$, $V_{GS} = V_{TH} + V_{OV}$ y el voltaje de $V_{OV} = \sqrt{\frac{2I_S}{C_{ox} \cdot \frac{W}{L}}}$. El voltaje de overdrive es de naturaleza constante, por lo que la salida en estado estable es V_{gs} menos que la entrada V_{in} . A partir de esto, la modificación del voltaje de overdrive implica también un cambio en el voltaje estable V_{Qout} (“*Level Shifting*”).

La linealidad para filtro SF-C se define como un Alpha siendo su ecuación $\alpha = \frac{|\text{valor}_{ideal} - \text{valor}_{real}|}{\text{valor}_{ideal}}$. Estos valores hacen referencia a la grafica V_{out} vs V_{in} de la figura 2.11.

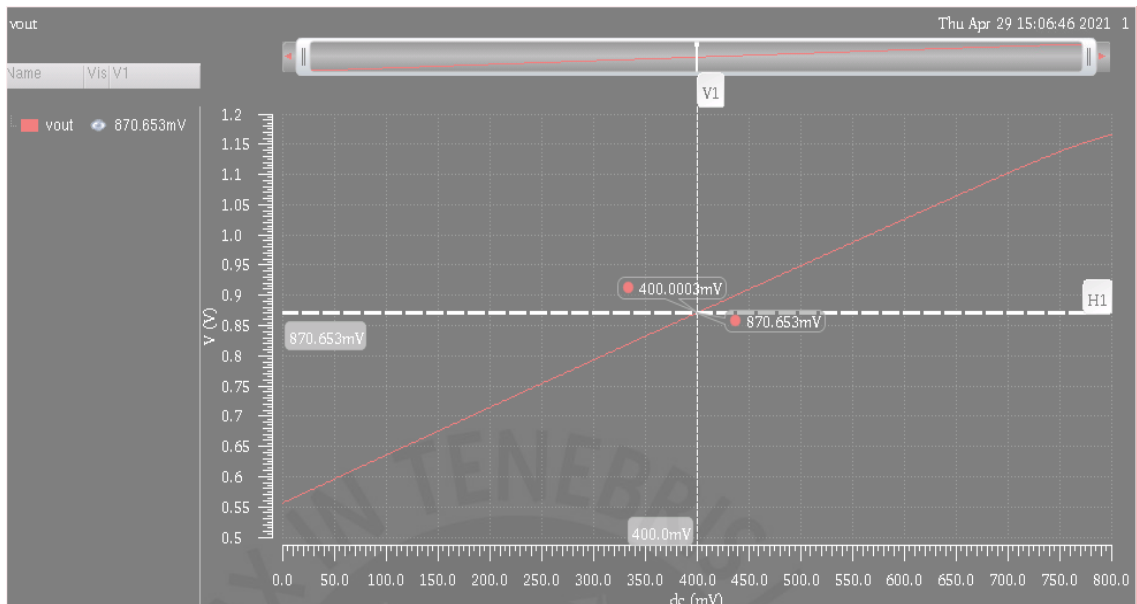


Figura 2.11 Linealidad

En el eje de las abscisas está V_{in} y en el eje de las ordenadas V_{out} . Se obtiene la pendiente en el punto V_Q . El valor ideal es la variación del voltaje de salida usando como referencia V_Q . Este se calcula $\Delta V_{out_{ideal}} = pendiente * \Delta V_{in_{ideal}}$. Para el valor real se usan los puntos de la gráfica real, es decir de la curva roja de la figura 2.11. Este se calcula $\Delta V_{out_{real}} = V_{out}(V_{Q_{in}} + \Delta V_{in}) - V_{Q_{out}}$.

El modelo en pequeña señal del SF-C es el mostrado en la figura 2.12.

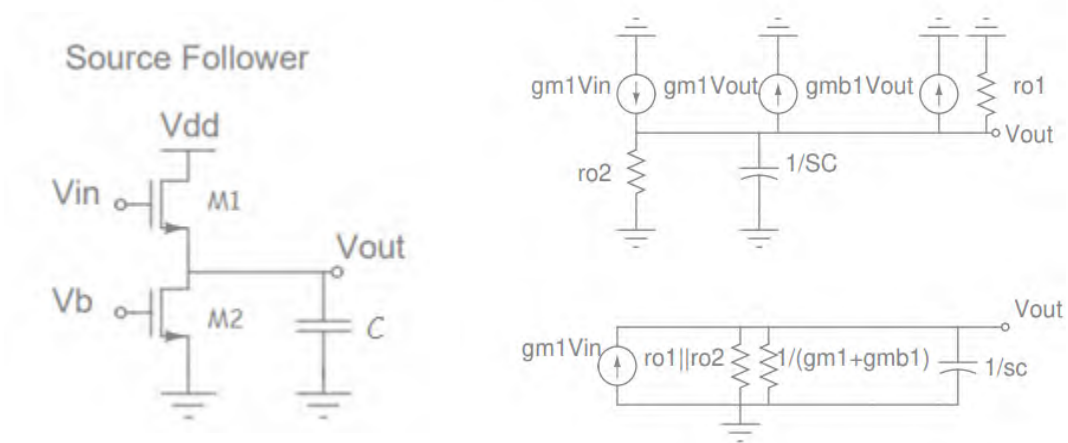


Figura 2.12 Análisis en pequeña señal SF-C

Para este caso se ha considerado el efecto cuerpo y los valores que se obtuvieron para hallar la expresión de la frecuencia de corte son $A = (r_{o1} || r_{o2}) * (g_{m1} + g_{mb1})$, $D = \frac{A}{A+1}$ y finalmente $f_c = \frac{g_{m1} + g_{mb1}}{2\pi DC}$.

Los voltajes de salida en estado estable se pueden controlar por medio del V_{ov} .

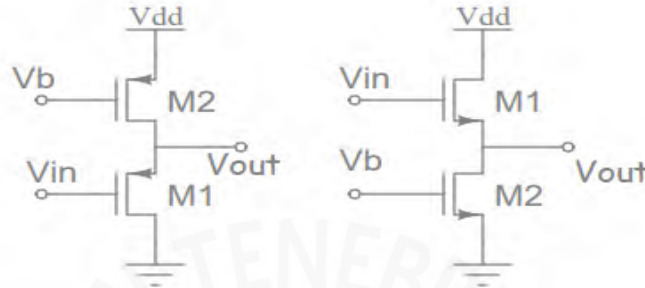


Figura 2.13 SF-C tipo N y tipo P

Para una configuración PMOS el voltaje a la salida este dado por $V_{out} = V_{in} + (V_{th} + V_{ov})$, lo que supone un aumento en el voltaje de salida en estado estable. De la misma manera para el NMOS, el voltaje de salida este dado por $V_{out} = V_{in} - (V_{th} + V_{ov})$, lo que indica una disminución en el VQ.

2.4 Ganancia unitaria

Un circuito de ganancia unitaria es aquel que copia la señal de entrada en la salida como en la figura 2.14.

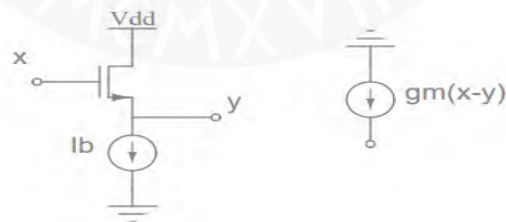


Figura 2.14 Circuito de ganancia unitaria

En el modelo en pequeña señal la corriente es nula por lo que la expresión queda así $g_m(x - y) = 0$ de lo cual se deduce que $x = y$.

2.5 Condición para el diseño final

Un factor de calidad alto indica una mejor respuesta en frecuencia, por eso se trabajará a partir del diseño con la siguiente función de transferencia.

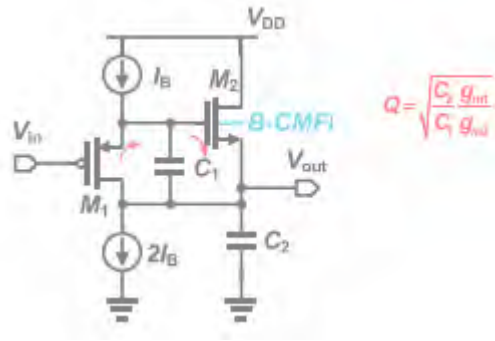


Figura 2.15 Esquemático del diseño previo [8]

El factor de calidad depende de las capacitancias al ser las transconductancias de igual valor. Su función de transferencia es $H(s) = \frac{g_{m1} * g_{m2}}{s^2 C_1 * C_2 + S * C_2 * g_{m1} + g_{m1} * g_{m2}}$.

Una de las características de este circuito es que no le llega corriente al surtidor de M2 desde el condensador y que el transistor M2 está desacoplado de M1 en pequeña señal. Para poder mantener la función de transferencia estas son algunas de las características que se deben mantener.

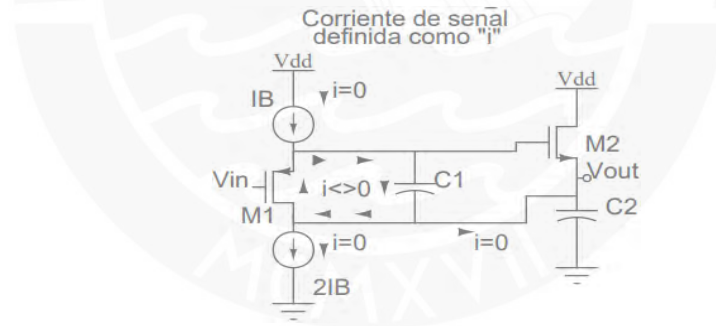


Figura 2.16 Corriente en pequeña señal

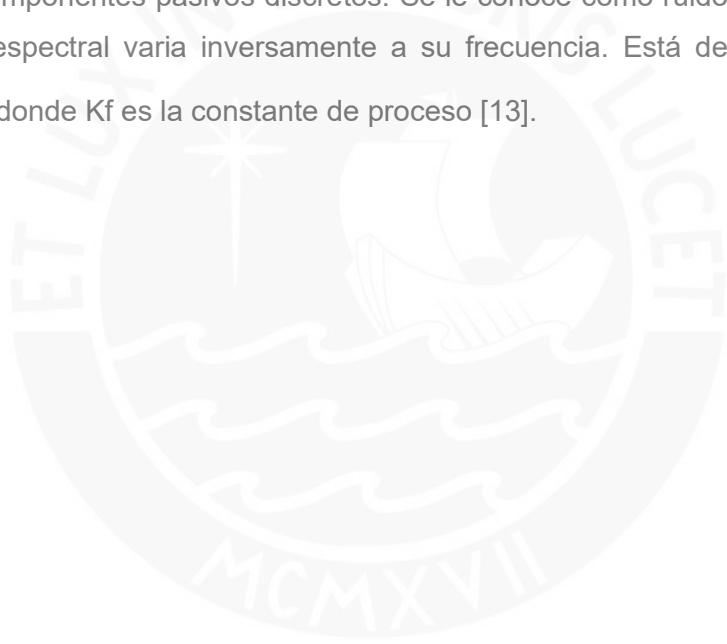
2.6 Ruido

El cálculo la potencia promedio disipada de una señal de amplitud $V(t)$ en un resistor R_L en el intervalo $[-T/2, T/2]$ está definido como $P_{av} = \frac{1}{T} \int_{-T/2}^{T/2} \frac{x^2(t)}{R_L} dt$. El uso del resistor es para medir de manera indirecta el efecto del ruido. Como ese componente no es la fuente del ruido, un parámetro más específico de la fuente del ruido es $P_{av} = \frac{1}{T} \int_{-T/2}^{T/2} x^2(t) dt$. Las unidades son V^2 y el voltaje RMS del ruido es raíz cuadrada de la potencia promedio. El concepto de potencia se vuelve más versátil si se define con respecto al contenido de ruido en la frecuencia. El ruido producido por hombres contiene componentes de alta frecuencia más débiles que el de las mujeres. Es aquí cuando se observa una diferencia de espectro observable llamado también Densidad Espectral de

Potencia. De manera más específica, la DEP se define como la potencia media transportada por una señal $x(t)$ en un ancho de banda de un Hertz alrededor la frecuencia central. Las unidades son $\frac{V^2}{Hz}$.

El ruido térmico es debido a los portadores de carga en resistencias o en los canales de los transistores y se calcula mediante $DSP_r = 4kTR$ en el resistor y en el Mosfet $DSP_r = 4kT \frac{\gamma}{gm}$. El valor de k es la constante de Boltzmann, T es la temperatura en kelvin y el parámetro γ asume el valor $2/3$ cuando el transistor opera en saturación y el valor de 1 cuando es óhmica.

El ruido “*flicker*” se presenta en todos los dispositivos que pueden controlar el flujo de corriente como transistores, tubos de vacío y ciertos componentes semiconductores y algunos componentes pasivos discretos. Se le conoce como ruido $1/f$ debido a que su densidad espectral varía inversamente a su frecuencia. Está definida como $DSP_f = \frac{K_f}{C_{ox} * W * L} * \frac{1}{f}$ donde K_f es la constante de proceso [13].



Capítulo 3: Diseño del circuito

En el presente capítulo, se presenta el procedimiento de diseño: el uso de las ecuaciones planteadas en el capítulo 2 para determinar las dimensiones de los transistores y las corrientes de polarización. Este proceso es salvaguardado por simulaciones realizadas con la herramienta “*Analog Design Enviroment*” de la empresa Cadence. En primera instancia, se presentan una serie de pasos para el diseño de filtros de primer orden del tipo SF-C y posteriormente el diseño del circuito final.

3.1 Estrategia de dimensionamiento

Para definir las dimensiones, ancho y largo de canal de cada transistor, se realiza un cálculo aproximado mediante las ecuaciones definidas en el capítulo 2. Posteriormente, se realiza un ajuste fino mediante simulaciones tomando en cuenta las relaciones de dependencia observadas en dichas ecuaciones. En esta sección se presenta un ejemplo de dicha estrategia aplicada a filtros de primer orden del tipo SF-C.

Se supondrá como ejemplo el diseño de un filtro de primer orden con frecuencia de corte en 5 KHz y un capacitor de 10pF.

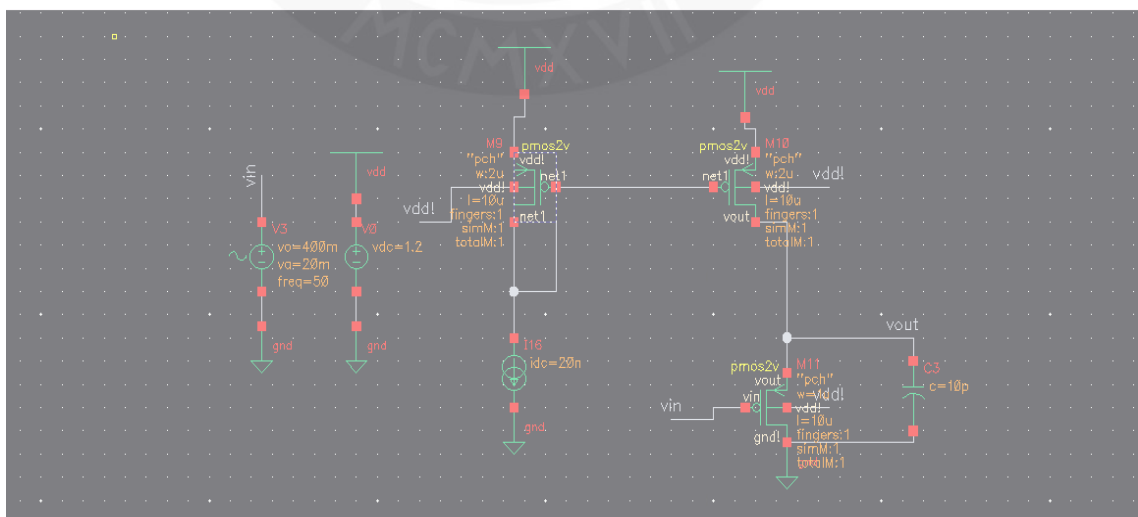


Figura 3.1 OTA

La figura 3.1 representa un OTA como filtro pasabajo de primer orden. Los valores teóricos a partir de los datos de diseño serán mostrados a continuación. Usando las relaciones $f_c = \frac{1.3gm}{2\pi C}$, $I_{d_{min}} = \frac{gm}{30}$ se obtiene una transconductancia de 241 nS y una

corriente mínima de 8 nA y una relación de $\frac{W}{L} = 0.1$ para el transistor principal y $\frac{W}{L} = \frac{1}{15}$ para las fuentes de corriente de 20 nA.

2	ov_m11	83.0939m	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
3	ov_m10	63.8753m	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
4	gm_m11	326.859n	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
5	fc	6.72585K	<input checked="" type="checkbox"/>	<input type="checkbox"/>	

I (M)	10u M
w (M)	1u M

Figura 3.2 Resultados previos

La figura 3.2 muestra los resultados obtenidos luego de la simulación entre ellos los voltajes de overdrive (Vov, "ov_m11"), la frecuencia de corte (fc) y la transconductancia. Aumentando el Vov disminuye gm y por tanto fc. Para disminuir el Vov de la siguiente ecuación $I_d = 0.5 * u * C_{ox} * \frac{W}{L} * V_{ov}^2$ hay que disminuir la relación $\frac{W}{L}$.

2	ov_m11	96.0888m	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
3	ov_m10	63.8753m	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
4	gm_m11	285.389n	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
5	fc	5.87483K	<input checked="" type="checkbox"/>	<input type="checkbox"/>	

I (M)	15.0u M
w (M)	1u M

Figura 3.3 Modificación en la frecuencia de corte

Como se observa en la figura 3.3 se logró disminuir la frecuencia de corte. Se podría pensar que con solo disminuyendo la relación $\frac{W}{L}$ se llegaría a la frecuencia de corte, pero no sucede así. El Vov afecta al rango de operación que trae consecuencias en la linealidad del diseño. Mientras mayor sea el Vov menor será el rango de operación para trabajar. De igual forma si el rango es menor debido a un bajo Vov, se puede caer en región óhmica. De la figura se observa que el "ov_m11" aumentó de 88 a 96 mV.

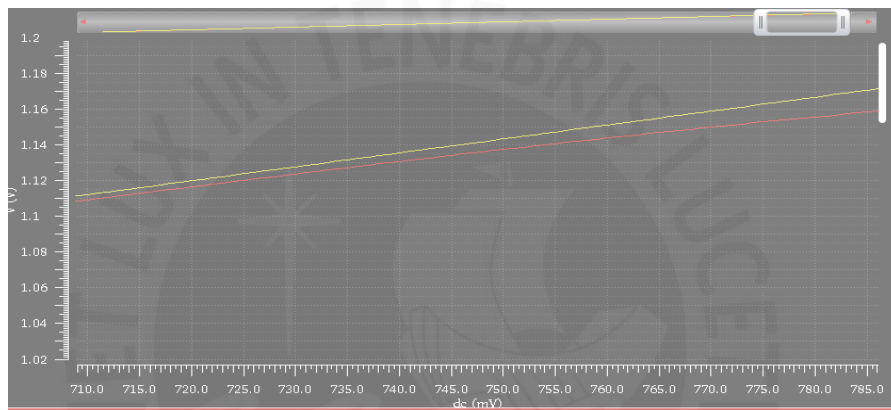
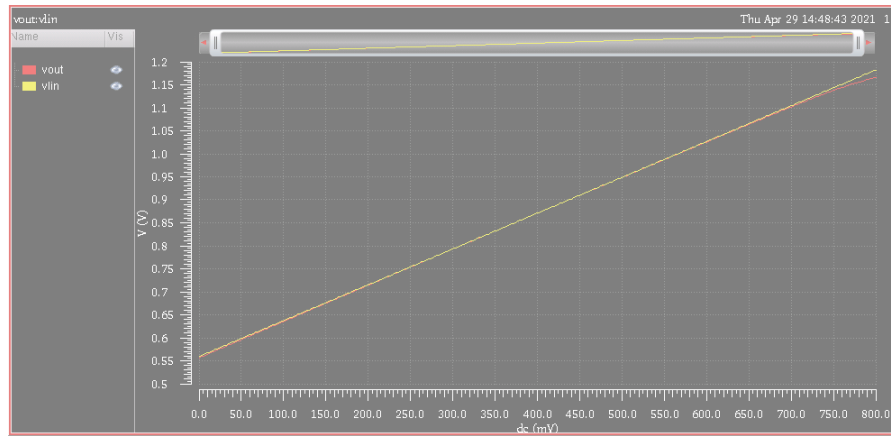


Figura 3.4 Gráfica de linealidad

En la presente figura, la gráfica amarilla representa lo que es una línea recta perfecta a partir del punto de estabilidad VQ mientras que la recta roja representa lo que sucede realmente debido al rango de operación. Se produce un error que definiremos como Alpha en la simulación de la figura 3.5

	Name/Signal/Expr	Value	Plot	Save	Save Options
1	alpha_p	17.8785	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
2	ov_m11	88.697m	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
3	ov_m10	60.0639m	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
4	gm_m11	246.19n	<input checked="" type="checkbox"/>	<input type="checkbox"/>	

Figura 3.5 Elemento del error

Para disminuir el error se debe aumentar el rango de operación y para lograr aumentar el rango se debe disminuir el Vov ("ov_m11"). Disminuirá la corriente y se aumentará la relación $\frac{W}{L}$ mostrados en la figura 3.6.

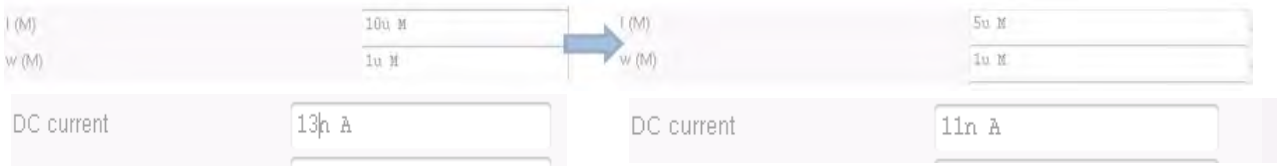


Figura 3.6 Cambio en parámetros

Los resultados obtenidos están en la figura 3.7. Se observa que el error disminuyó, se llegó a la frecuencia requerida.

1	alpha_p	5.63976	<input checked="" type="checkbox"/>	<input type="checkbox"/>
2	ov_m11	54.7289m	<input checked="" type="checkbox"/>	<input type="checkbox"/>
3	ov_m10	66.1622m	<input checked="" type="checkbox"/>	<input type="checkbox"/>
4	gm_m11	239.393n	<input checked="" type="checkbox"/>	<input type="checkbox"/>
5	fc	4.91227K	<input checked="" type="checkbox"/>	<input type="checkbox"/>

Figura 3.7 Resultado de los cambios filtro de primer orden

3.2 Esquemas de arquitecturas a diseñar

3.2.1 Circuito

La solución propuesta es la mostrada en la figura 2.24, a partir de la corriente que circula por el transistor NMOS se puede controlar el V_{ov} a la salida, la frecuencia de corte, la transconductancia.

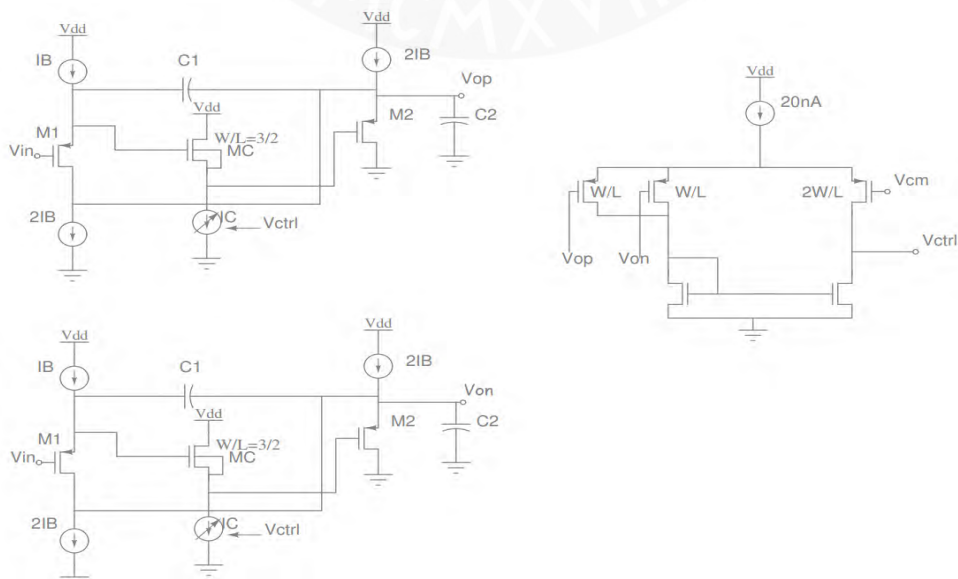


Figura 3.8 Esquemático final

De manera simplificada el circuito original presentado en pequeña señal está en la figura 3.9 y el propuesto en la figura 3.8.

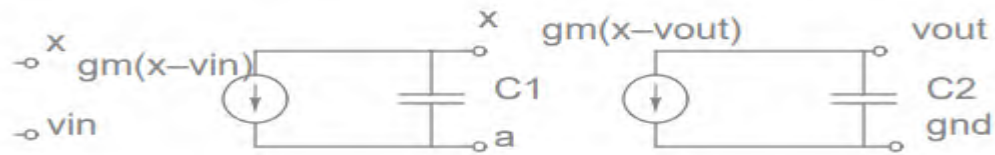


Figura 3.8

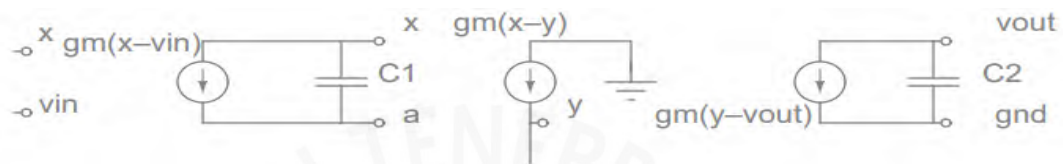


Figura 3.9 Análisis en pequeña señal

El circuito correspondiente a MC es de ganancia unitaria por lo que en la etapa final la corriente sería $gm(x - v_{vout})$. Se consigue mantener la función de transferencia usando un control por corriente IC.

3.2.2 Diseño del circuito final

Los parámetros de diseño son $f_c = 5 \text{ KHz}$, $g_{m1} = g_{m2}$, $Q = \frac{1}{\sqrt{2}}$ y las capacitancias a usar son $C1=10 \text{ pF}$ y $C2= 20 \text{ pF}$.

A 5 KHz se requiere de una transconductancia aproximada de 241 nS y una corriente mínima de 8 nA.

Con los valores mostrados en la figura 3.6 se obtienen los siguientes resultados.

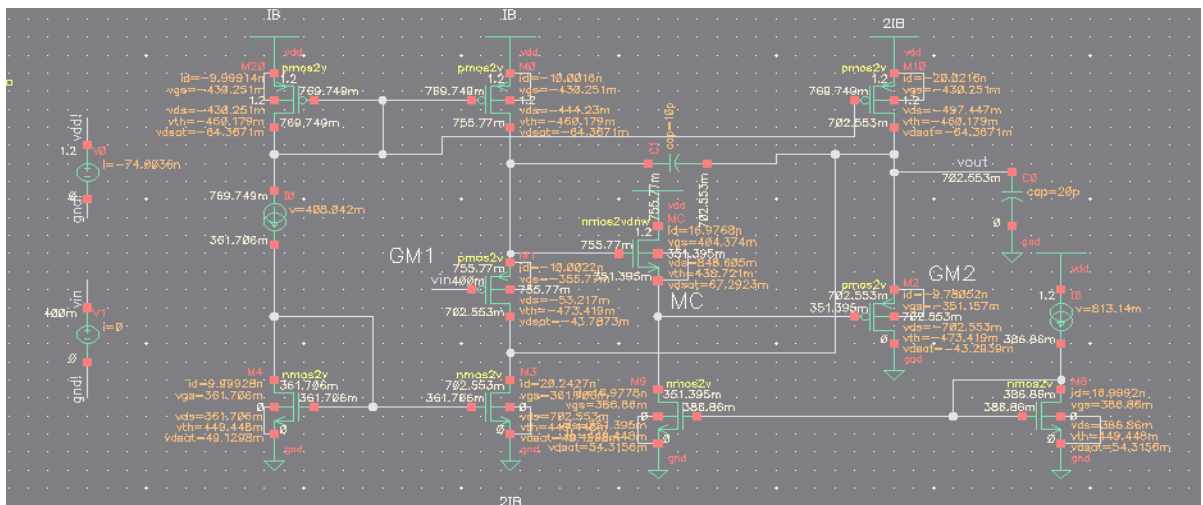


Figura 3.10 Esquemático en el Cadence

gm_M1	20.912n	<input checked="" type="checkbox"/>	<input type="checkbox"/>
gm_M2	49.4712n	<input checked="" type="checkbox"/>	<input type="checkbox"/>
gm_MC	374.471n	<input checked="" type="checkbox"/>	<input type="checkbox"/>

I (M)	10u M
w (M)	1u M
I (M)	10u M
w (M)	1u M
I (M)	5u M
w (M)	1u M

2	m1_vov	266.458m	<input checked="" type="checkbox"/>	<input type="checkbox"/>
3	m1_vsd	3.00279m	<input checked="" type="checkbox"/>	<input type="checkbox"/>
4	m2_vsd	1.16128	<input checked="" type="checkbox"/>	<input type="checkbox"/>
5	m2_vov	45.9605m	<input checked="" type="checkbox"/>	<input type="checkbox"/>
6	mc_vds	397.552m	<input checked="" type="checkbox"/>	<input type="checkbox"/>
7	mc_vov	48.4015m	<input checked="" type="checkbox"/>	<input type="checkbox"/>

Figura 3.11 Resultado de un primer intento

El transistor M1 no está saturado por lo que se debe disminuir el m1_vov. Esto también se puede lograr disminuyendo el Vov de M2 y aumentado el Vov de MC. Disminuir el voltaje de drenador para que Vsd aumente se logra disminuyendo el voltaje del surtidor de M2 o de manera general disminuyendo Vov_m2. Del mismo modo para aumentar el voltaje del drenador de M1 y lograr que Vsd aumente se logra aumentando el Vov_mc.

I (M)	2u M
w (M)	1.5u M
I (M)	10u M
w (M)	500n M
I (M)	2u M
w (M)	1.5u M

Figura 3.12 Relación W/L modificada

Cada variación de la figura 2.27 corresponde a M1, MC Y M2, respectivamente. Como ya se mencionó se disminuye Vov_m1 aumentando $\frac{w}{L}$, se aumenta Vov_mc disminuyendo $\frac{w}{L}$ y se disminuye Vov_m2 aumentando $\frac{w}{L}$.

	Name/Signal/Expr	Value	Plot	Save	Save Options
1	mc_gm	309.181n	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
2	m1_gm	254.021n	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
3	m2_gm	251.87n	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
4	m1_vov	43.7873m	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
5	m1_vsd	53.217m	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
6	m2_vsd	702.553m	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
7	m2_vov	43.2939m	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
8	mc_vds	848.605m	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
9	mc_vov	67.2923m	<input checked="" type="checkbox"/>	<input type="checkbox"/>	

Figura 3.13 Resultado de los cambios filtro de segundo orden

Con esos valores se obtiene una frecuencia de corte de 2.5 KHz, entonces lo que se procede a modificar es el valor de los capacitores. Se dividirá entre 2 y se obtiene la frecuencia deseada.

La linealidad del circuito con un rango de 300 mV con un VQ en 450 mV es mostrado a continuación.

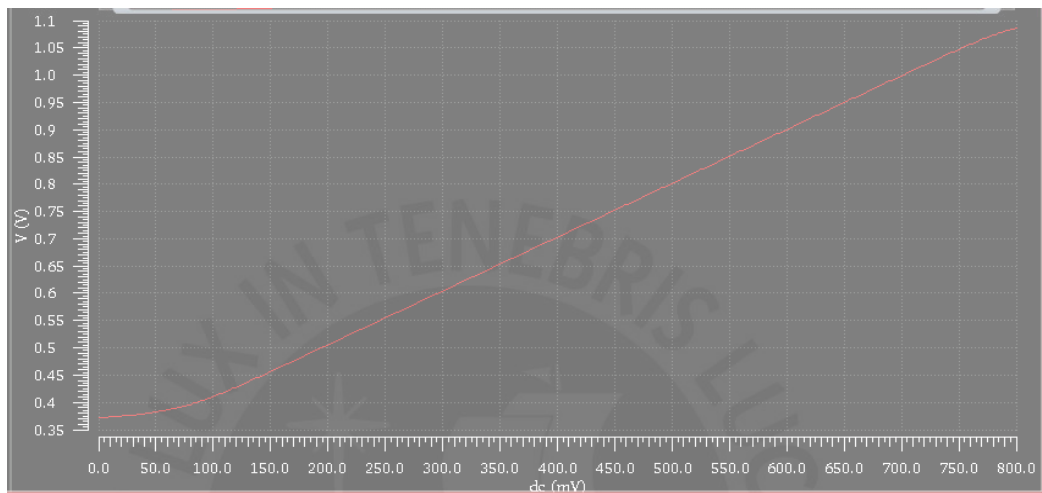


Figura 3.14 Gráfica de linealidad

14	m	987.367m	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
15	vamp_p_i	296.21m	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
16	vamp_p_r	294.973m	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
17	vamp_n_r	295.717m	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
18	alpha_n	166.578m	<input checked="" type="checkbox"/>	<input type="checkbox"/>	
19	alpha_p	417.517m	<input checked="" type="checkbox"/>	<input type="checkbox"/>	

Figura 3.15 Resultado de análisis lineal

Los errores tanto para cuando el voltaje es mayor a VQ como menor a este son 0.417% y 0.166%, respectivamente.

En esta tesis, usaremos el siguiente parámetro llamado delta definido de la siguiente manera. Mide la relación del valor máximo y mínimo de la gráfica tomada a partir de 1 Hz hasta la frecuencia de corte.

3.3 Calibración

Entre los parámetros de diseño con características invariables después de la fabricación del circuito integrado están el ancho y largo del canal. Por otro lado, la corriente de polarización puede ser modificada después de la fabricación y de esta manera calibrar parámetros de desempeño del filtro: frecuencia de corte y factor de calidad.

Capítulo 4: Simulaciones y discusión de resultados

En el actual capítulo se abordarán simulaciones en condiciones nominales, PVT y de Montecarlo para cada una de las respuestas del circuito: respuesta AC, respuesta DC, respuesta Transitoria y Ruido.

La simulación en condiciones nominales consiste en un voltaje de alimentación de 1.2 V, temperatura de 27°C y elementos del circuito con características típicas. Así mismo, las simulaciones PVT evalúan el sistema bajo variaciones de proceso, voltaje y temperatura. Del mismo modo, las simulaciones de Montecarlo permiten hacer variaciones aleatorias de los parámetros de proceso dentro de los límites especificados por el fabricante y de acuerdo a los modelos estadísticos proporcionados por el mismo. Para el caso de las simulaciones PVT se consideran 2 condiciones adicionales a nominal:

- Fast: parámetros de proceso para mayor velocidad, temperatura mínima (-40°C) y tensión de alimentación máxima (1.3 V).
- Slow: parámetros de proceso para menor velocidad, temperatura (85°C) y tensión de alimentación mínima (1.1 V).

Al finalizar todas las simulaciones se procederá a la discusión de estos resultados.

4.1 Respuesta DC: punto de operación y linealidad

Una primera aproximación para la obtención del punto de operación y la linealidad es la simulación bajo condiciones nominales. Se verifica que $V_{SD} > Abs(V_{dsat})$ para un pmos y para un nmos $V_{DS} > V_{dsat}$ en la figura 4.1.

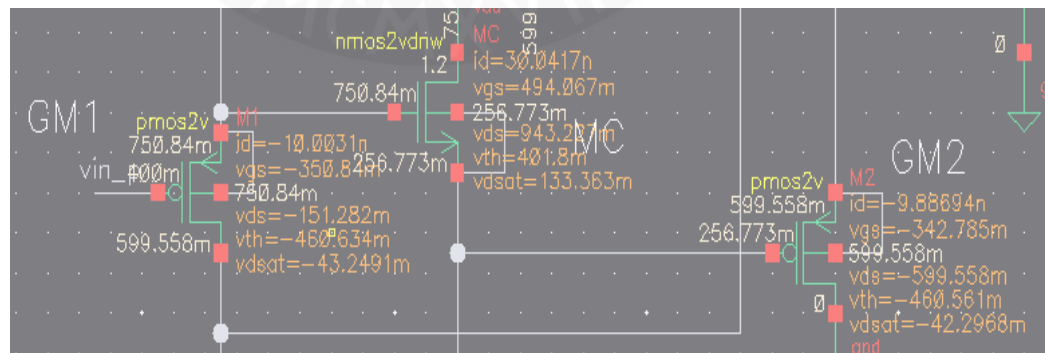


Figura 4.1 Transistores principales

Para la linealidad se obtuvo un error de 0.056 %, 0.283 % y 1.06, respectivamente, ilustradas en la tabla 4.1.

Tabla 4.1 Error de linealidad nominal

	Error (%)
alpha_0	0.053
alpha_100	0.259
alpha_250	1.069

Del mismo modo, los parámetros anteriormente mencionados se simulan también bajo condiciones PVT. La curva de linealidad roja en condiciones PVT se reduce su rango lineal.

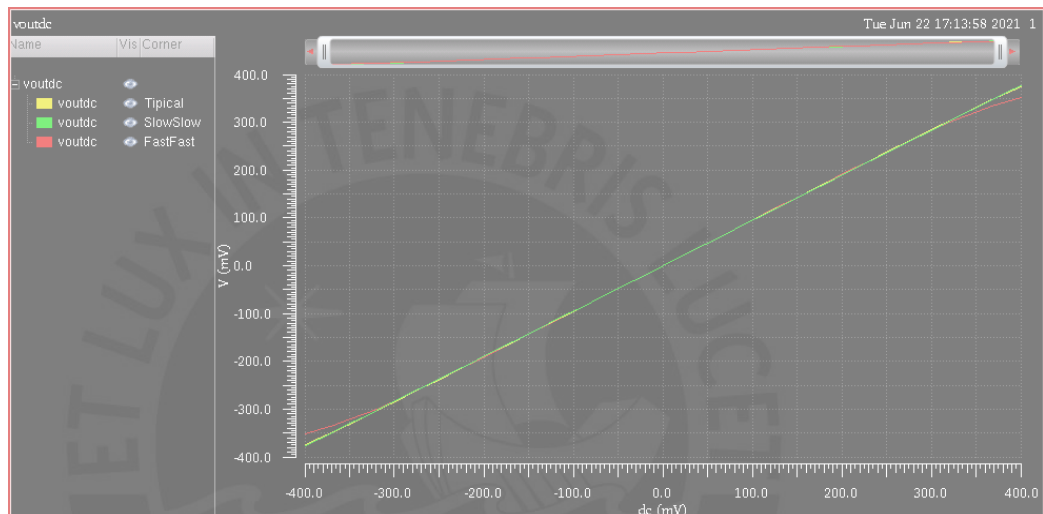


Figura 4.2 Gráfica de linealidad de respuesta dc en condiciones nominales. De la misma manera la linealidad llegando a presentar un error de cerca del 10 % para un VQ de 250 mV de entrada mientras que para los otros valores se mantiene por debajo del 2 % usando un desplazamiento de 200 mV para los 2 primeros casos y 100 mV para el último .

Tabla 4.2 Error de linealidad en simulación PVT

	Error (%)		
	Typical	Slow	Fast
alpha_0	0.053	0.033	0.169
alpha_100	0.259	0.116	1.6
alpha_250	1.069	0.253	9.91

Así mismo, la potencia presenta un rango de aproximadamente 300 nW a 456 nW, siendo la potencia nominal de 344.9 nW. Del mismo modo, la potencia sin considerar el CMFB es 73.36 nW.

Para el estado de saturación de los transistores en la simulación PVT se obtuvieron los valores mostrados en la tabla 4.3.

Tabla 4.3 Voltajes V_{ds} y V_{ov} para la simulación PVT de los 3 transistores principales

	V_{ds} (mV)	V_{ov} (mV)
MC típico	942.9	133.2
MC _{ss}	913.1	113.2
MC _{ff}	981.2	156.4
M1 típico	150.9	43.25
M1 _{ss}	122.7	50.72
M1 _{ff}	187.6	34.47
M2 típico	599.9	42.3
M2 _{ss}	599.8	49.68
M2 _{ff}	600.1	33.61

La verificación del estado saturado en la tabla 4.4.

Tabla 4.4 Evaluación del estado de saturación

	Saturado
MC típico	SI
MC _{ss}	SI
MC _{ff}	SI
M1 típico	SI
M1 _{ss}	SI
M1 _{ff}	SI
M2 típico	SI
M2 _{ss}	SI
M2 _{ff}	SI

4.2 Respuesta AC: diagrama de Bode y frecuencia de corte

La aproximación del diagrama de bode y la frecuencia de corte del filtro bajo condiciones nominales son 5 KHz y la siguiente figura 4.3.

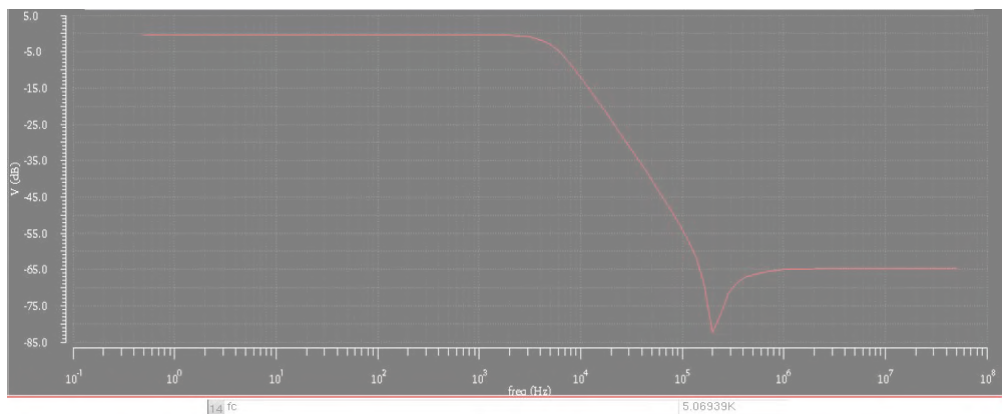


Figura 4.3 Diagrama de Bode y frecuencia de corte en condiciones nominales

Del mismo modo, la caída de la curva debe ser suave como la de la figura 4.4. Esta suavidad se puede cuantificar mediante la diferencia entre los valores mínimo y máximo de la parte de la gráfica anterior a la frecuencia de corte. A esa diferencia se la llamará “delta”. El capacitor C1 de la figura 3.8 consiste en un arreglo de 21 capacitores en paralelo y el capacitor C2 consiste en un arreglo de 40. Dicho parámetro depende de la relación entre los condensadores C1 y C2 la cual se puede ajustar mediante el número de condensadores en paralelo. En la figura 4.5 se muestra la gráfica de delta en función del número de condensadores en paralelo que constituyen a C2.

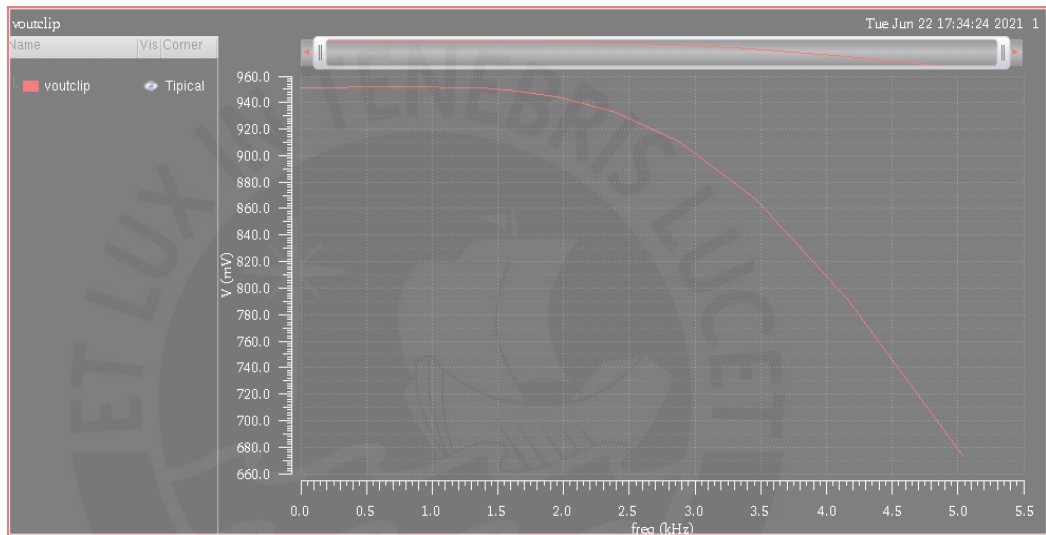


Figura 4.4 Gráfica hasta la frecuencia de corte para determinar el delta

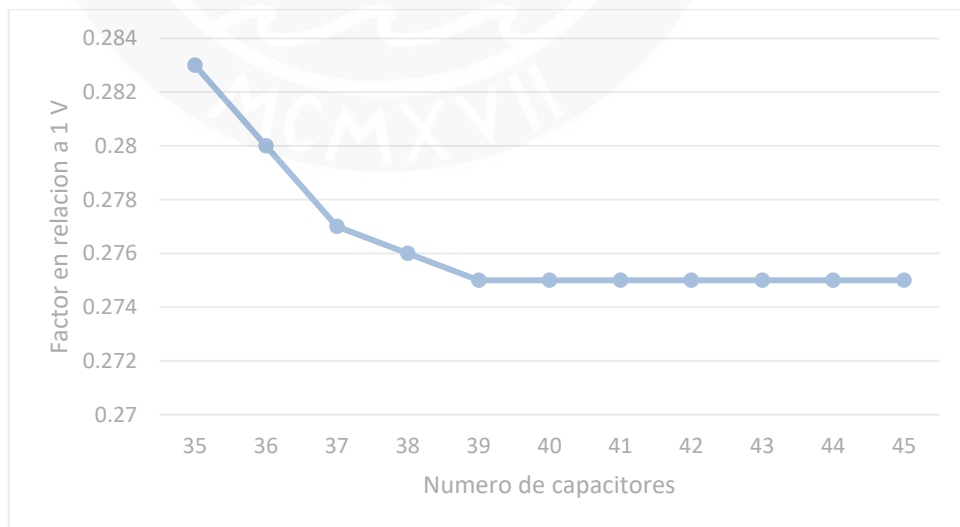


Figura 4.5 Gráfica del factor delta

De la misma manera, bajo condiciones PVT los diagramas de bode correspondientes a las 3 condiciones especificadas al inicio del capítulo se muestran en la figura 4.6.

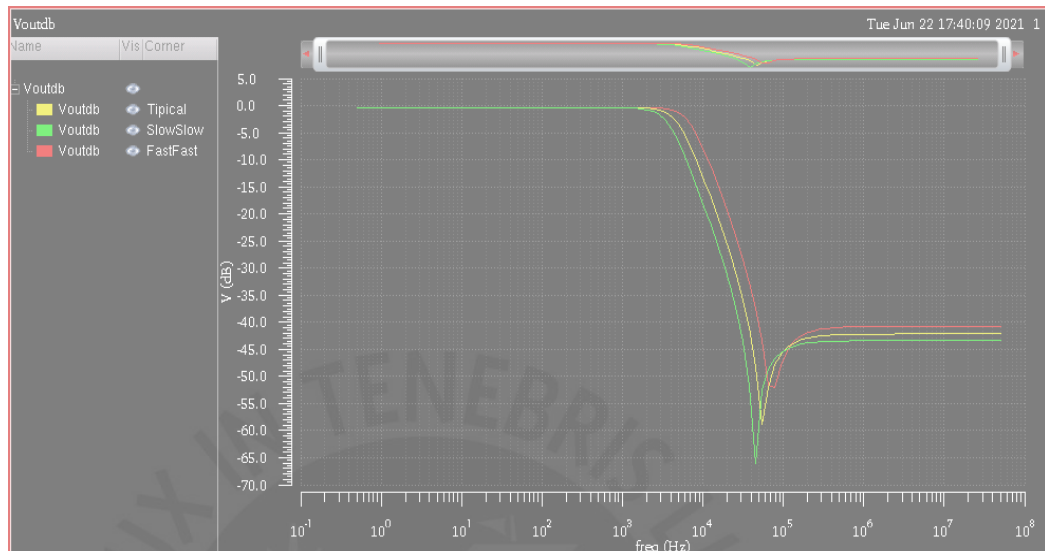


Figura 4.6 Diagrama de Bode en simulación PVT

La frecuencia de corte varía en un rango de 3.8 KHz y 6.8 KHz variando respecto a la frecuencia nominal un +/- 30.08 %.

Tabla 4.5 Frecuencia de corte en simulación PVT

	Typical	Slow	Fast	Max	Min
Frecuencia de corte (KHz)	5.053	3.828	6.868	6.868	3.828

Con respecto al delta, este varía de 263.4 mV a 276 mV. Acortando esa diferencia el rango es de 266.3 mV a 284.8 mV y aumentado esa diferencia el rango es 263.4 mV a 275.4 mV.

Tabla 4.6 Parámetro delta en función de los capacitores

N° de capacitores		Typical	Slow	Fast
Arreglo C1	Arreglo C2			
21	40	275.6	276	263.4
	35	283.5	284.8	266.3
	45	275.4	275.5	263.4

4.3 Respuesta transitoria: linealidad (THD) y respuesta a una señal neuronal

Para el cálculo de la distorsión armónica total en condiciones normales se usa una fuente de alimentación a distintas frecuencias: 1.2 V y 1 KHz, 2KHz, 3 KHz,

4KHz y 5 KHz. Se usó el programa Matlab, Simulink y Excel para la elaboración de los resultados de la figura 4.7.

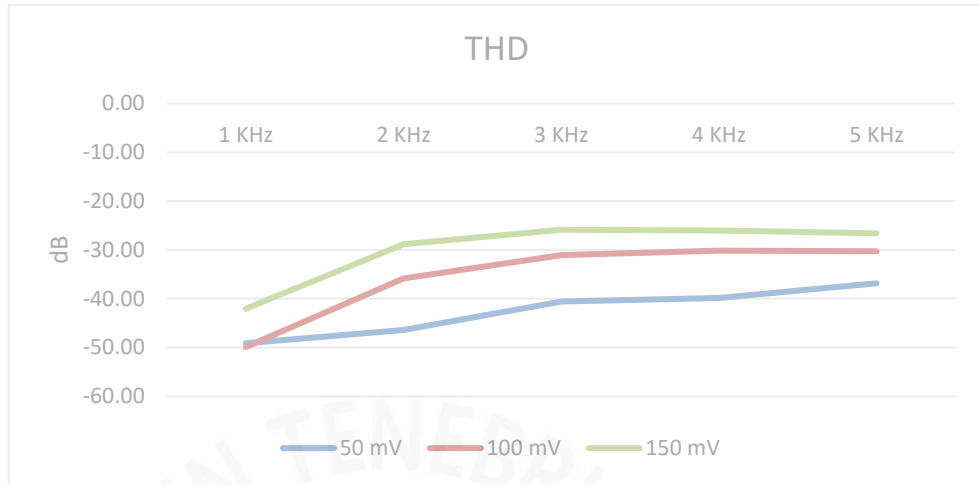


Figura 4.7 Gráfica de THD en condiciones nominales

El filtro ayuda a eliminar todas las señales que se encuentran fuera de la banda de interés. La respuesta a una señal neuronal sumada a una senoide de frecuencia 20 KHz y amplitud 20 mV se observa en la figura 4.8. (1ro ruido 2do filtrada)

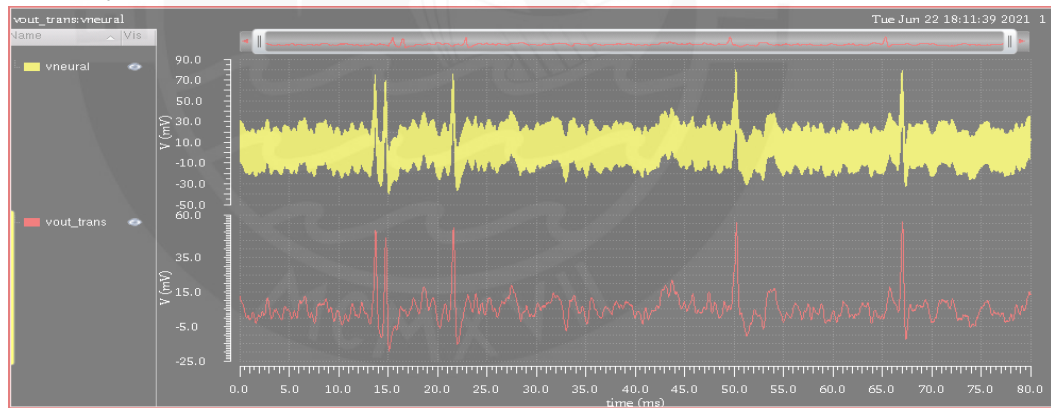


Figura 4.8 Señal neuronal más una senoide a la entrada y a la salida

Para el cálculo de la distorsión armónica frente a las condiciones PVT se evaluó de la misma manera a diferentes frecuencias. Se elaboraron 2 gráficas para ilustrar cómo varía el THD de cada proceso y otro gráfico para observar cómo es la variación del THD a cada frecuencia.

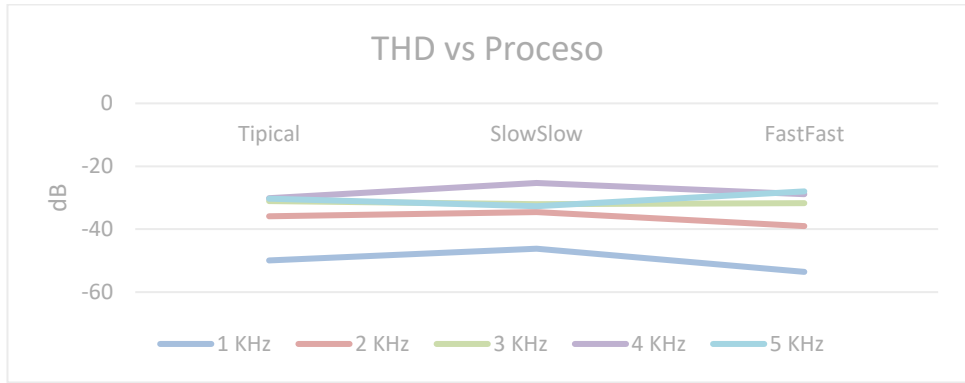


Figura 4.9 Gráfica de THD vs Proceso

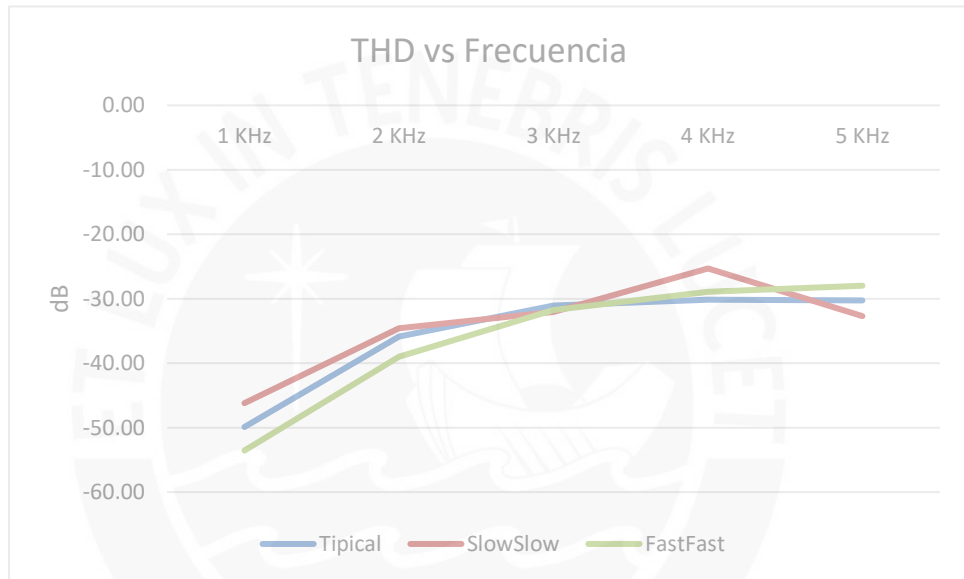


Figura 4.10 Gráfica de THD vs frecuencia

También la respuesta a una señal neuronal bajo las condiciones PVT.



Figura 4.11 Gráficas de señales neuronales a condiciones PVT

4.4 Simulación de ruido

A condiciones nominales la densidad espectral de potencia del ruido para una frecuencia dada está en la gráfica de la figura 4.12. Se calculó el nivel de ruido rms para distintas frecuencias: 5 KHz, 50 KHz y 5 MHz.

Tabla 4.7 Valores del ruido rms integrados hasta diferentes rangos

	Valor RMS (uV)
noise_output_5K	106.255
noise_output_50K	128.584
noise_output_5M	129.704

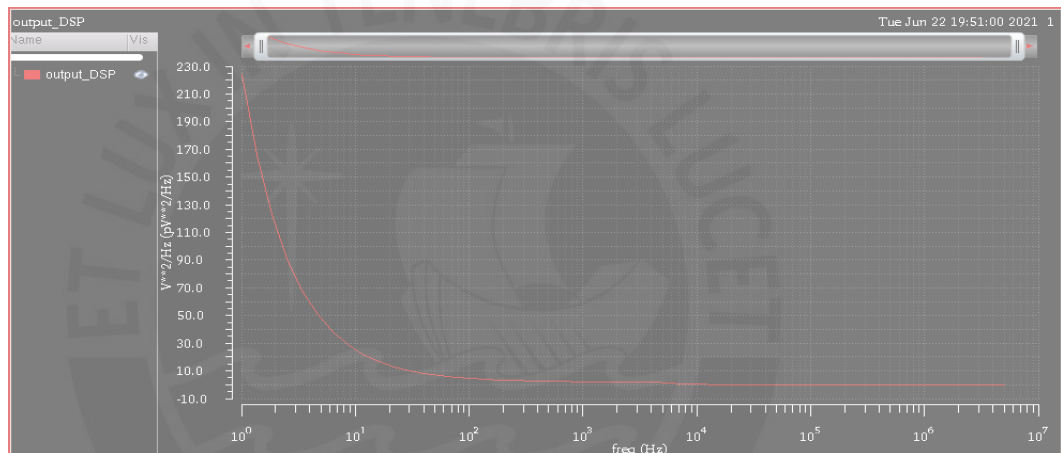


Figura 4.12 Gráfica de densidad espectral de potencia del ruido a condiciones nominales

La densidad espectral de potencia del ruido en las condiciones PVT y el ruido rms son mostrados a continuación.

Tabla 4.8 Ruido rms en simulación PVT

Rango de integración	Typical	Slow	Fast
De 1 a 5 KHz	106.2 uV	124 uV	82 uV
De 1 a 50 KHz	128.5 uV	139.7 uV	108.7 uV
De 1 a 5 MHz	129.7 uV	141.4 uV	110.4 uV

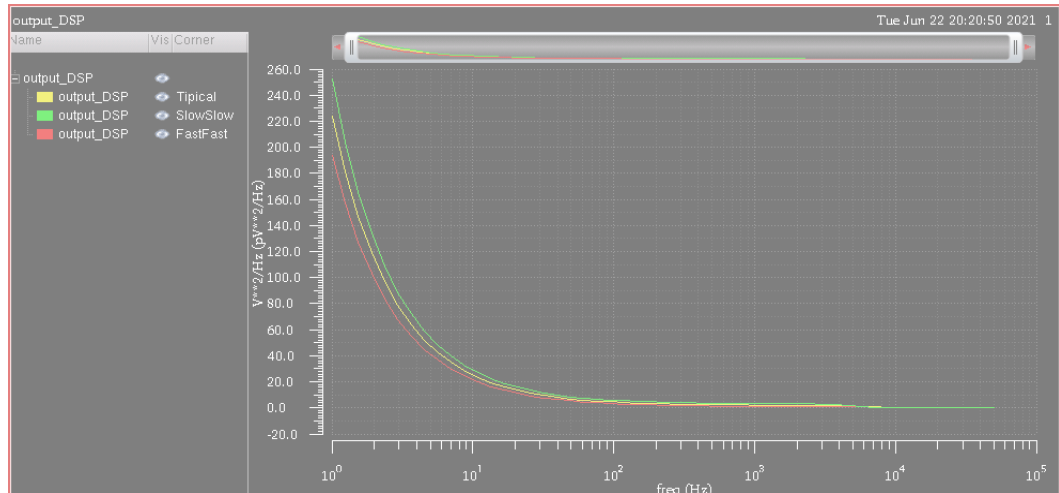


Figura 4.13 Gráfica de la densidad espectral de potencia del ruido en condiciones PVT

4.5 Simulación de Montecarlo

A través de la simulación de Montecarlo solo se evaluarán las respuestas ac y ruido. Para poder obtener la estadística del parámetro correspondiente se realizaron 100 simulaciones.

Para la respuesta ac, la frecuencia de corte promedio es 5.12 KHz.

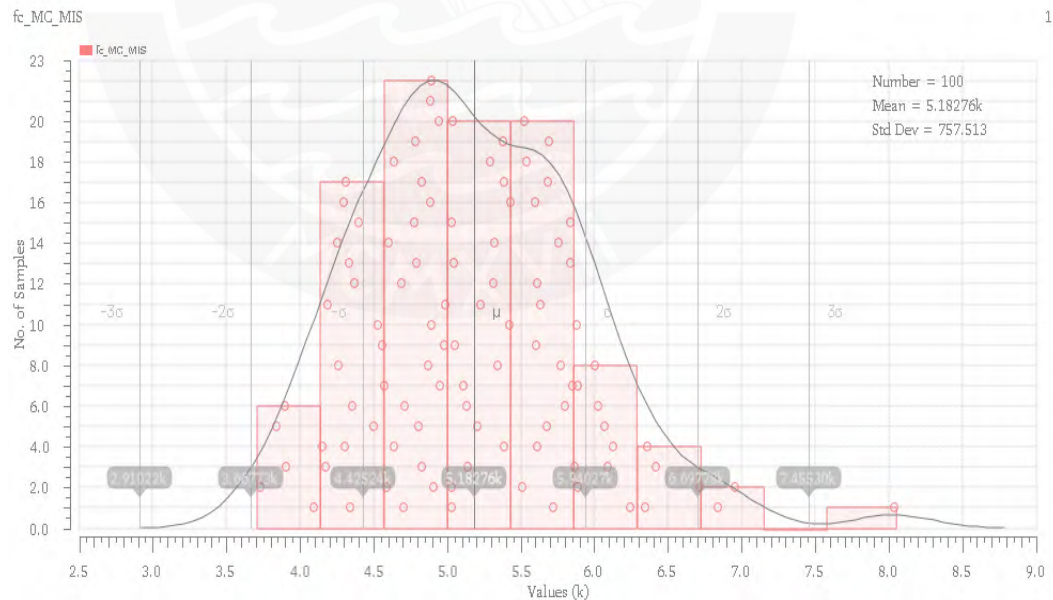


Figura 4.14 Histograma de los diferentes puntos de la respuesta ac en simulación de Montecarlo

Mientras que para el delta el promedio es de 284.1 mV.

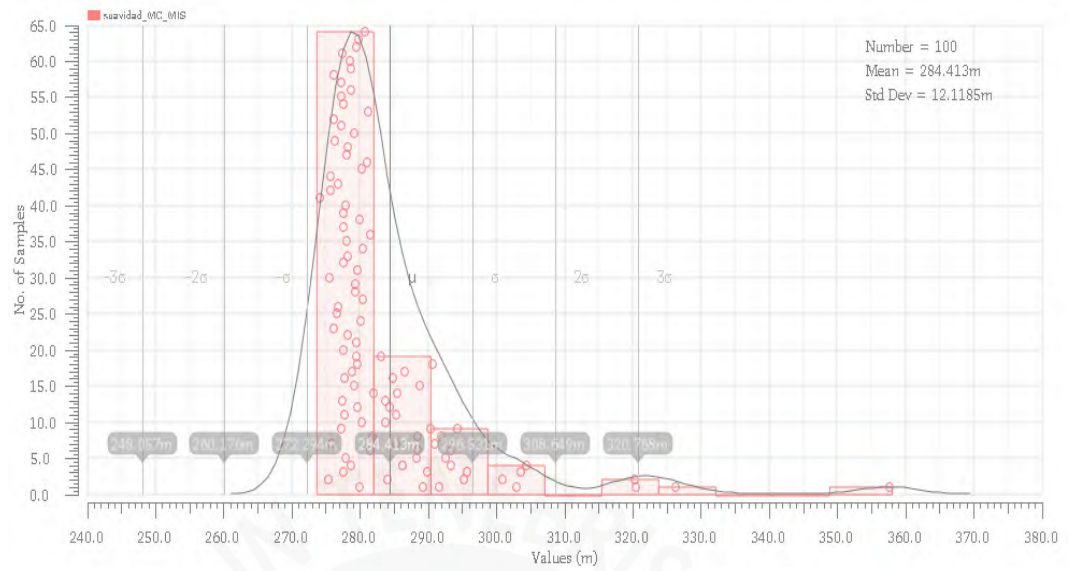


Figura 4.15 Histograma de los diferentes puntos del delta en simulación de Montecarlo

De igual manera, para el ruido el voltaje rms promedio de la gráfica es 131.4 mV.

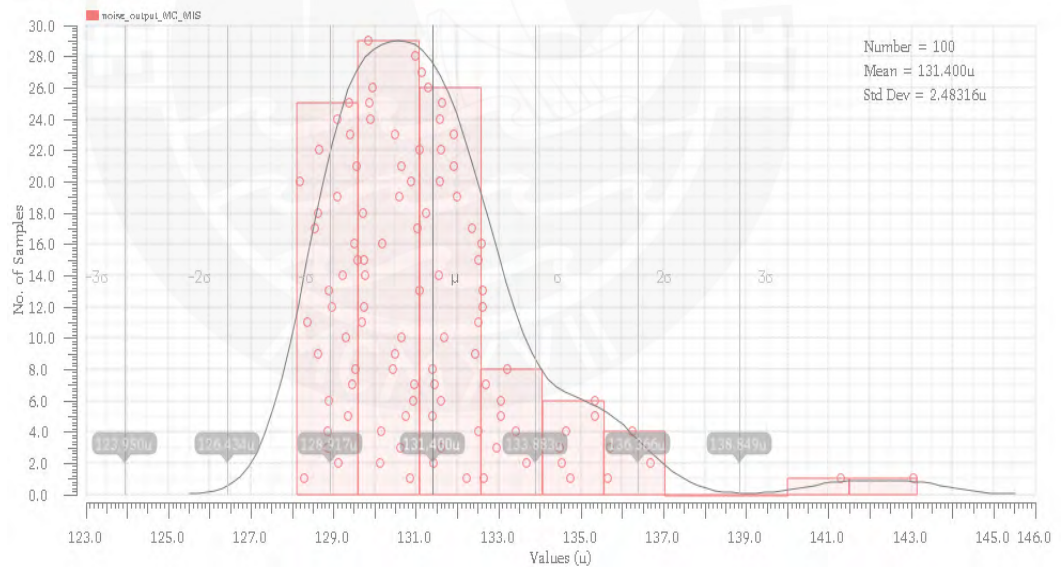


Figura 4.16 Histograma de los diferentes puntos del ruido en simulación de Montecarlo

Conclusiones

-La estrategia propuesta para el control del voltaje a modo común, que consiste en la adición de una etapa Source Follower intermediaria, se mostró efectiva para una mejor definición de la frecuencia de corte y del factor de calidad.

-Los resultados de la medición en la simulación transitoria muestran que, si una componente de alta frecuencia de 20 KHz es agregada a la señal ENG, bajo diferentes condiciones PVT, esta es filtrada.

-Con un voltaje de entrada diferencial en el rango de 0 a 200 mV con una variación de 200 mV, el error de linealidad es menor al 2 %.

-Los transistores principales se encuentran en saturación bajo condiciones PVT.

- El factor de calidad deseado es de 0.707 con un parámetro delta de 0.293. Este parámetro muestra una tendencia al valor 0.275, lo cual es un valor cercano al parámetro delta que presentaría el factor de calidad deseado.

Recomendaciones y trabajos futuros

- Para fijar el voltaje del modo común se empleó un circuito auxiliar de control de voltaje de modo común conocido como CMFB. Este circuito censa el valor de modo común de salida a través de un divisor resistivo. En esta tesis se realizaron simulaciones considerando resistencias genéricas de la librería analogLib. Se recomienda que en trabajos futuros se investigue el impacto de las características de resistencias disponibles en el proceso de fabricación.
- En el contexto del punto de anterior se recomienda estudiar otras estructuras para la estimación del voltaje de modo común de salida, como por ejemplo transistores que operan como pseudo resistencias.
- Realizar el diseño de un control digital para el control de las capacitancias en paralelo mediante arreglos de bits.



Bibliografía

- [1] S. Y. Lee, C. P. Wang, and Y. S. Chu, "Low-Voltage OTA-C Filter with an Area- and Power-Efficient OTA for Biosignal Sensor Applications," *IEEE Trans. Biomed. Circuits Syst.*, vol. 13, no. 1, pp. 56–67, 2019, doi: 10.1109/TBCAS.2018.2882521.
- [2] Y. C. Jo, H. Na Kim, W. H. Hwang, H. Ki Hong, Y. S. Choi, and S. Won Jung, "Wearable Patch Device for Uterine EMG and Preterm Birth Monitoring Applications," *IEEE Reg. 10 Annu. Int. Conf. Proceedings/TENCON*, vol. 2018-Octob, no. October, pp. 1127–1130, 2019, doi: 10.1109/TENCON.2018.8650268.
- [3] S. A. Raurale, J. McAllister, and J. M. Del Rincon, "EMG Biometric Systems Based on Different Wrist-Hand Movements," *IEEE Access*, vol. 9, pp. 12256–12266, 2021, doi: 10.1109/ACCESS.2021.3050704.
- [4] "Prime II Motion Capture Gloves." <https://www.manus-vr.com/mocap-gloves>.
- [5] E. Miller, I. Amanze, and J. Brown, "A Wearable Anthropomorphically-Driven Prosthesis with a Built-In Haptic Feedback System," *2020 Int. Symp. Med. Robot. ISMR 2020*, pp. 125–131, 2020, doi: 10.1109/ISMR48331.2020.9312933.
- [6] R. Kaveh *et al.*, "Wireless user-generic ear EEG," *arXiv*, vol. 14, no. 4, pp. 727–737, 2020.
- [7] W. Zhang and L. H. Wang, "A wearable multi-lead ECG signal acquisition device," *2019 IEEE Int. Conf. Consum. Electron. - Taiwan, ICCE-TW 2019*, pp. 2–3, 2019, doi: 10.1109/ICCE-TW46550.2019.8991936.
- [8] Z. Liu, S. Member, Y. Tan, S. Member, H. Li, and S. Member, "Source-Follower-C Based Low-Pass Filter for Wearable Biomedical Applications," vol. 67, no. 12, pp. 4370–4381, 2020.
- [9] J. C. Saldaña, "Design of Analog Integrated circuits, presentado como preparación para la realización de tesis en el área de microelectrónica analógica (2020-2021)." .
- [10] Y. Tsvividis, *Operation and modeling of the mos transistor*.
- [11] V. Marcelo and F. Vanesa, "Diseño en CMOS de un filtro pasa-bajo con frecuencia de corte de 150Hz para la adquisición de señales del electrocardiograma," 2011.
- [12] P. A. M. B. Calvo, M T. Sam, S. Celma, "A CMOS DIGITALLY TUNABLE TRANSDUCTOR FOR VIDEO FREQUENCY OPERATION," 2000, doi: 10.1109/ISCAS.2003.1205624.
- [13] B. Razavi, *Design of Analog CMOS Integrated Circuits*. 2005.