

PONTIFICIA UNIVERSIDAD CATÓLICA DEL PERÚ

FACULTAD DE CIENCIAS E INGENIERÍA



PONTIFICIA
UNIVERSIDAD
CATÓLICA
DEL PERÚ

SISTEMA DE ADQUISICIÓN DE SEÑALES BIOMÉDICAS SOBRE FPGA

Tesis para optar el Título de Ingeniero Electrónico, que presenta el bachiller:

Catherine Nathalie Mesía Benito

ASESORES:

Msc. Rocío Liliana Callupe Pérez
Ing. José Daniel Alcántara Zapata

Lima, agosto del 2011

RESUMEN

El sistema de Adquisición de señales es un dispositivo que se encarga de adquirir diferentes señales generadas por el cuerpo humano. Dichas señales representan las diferentes funciones o actividades como la del corazón, musculo o cerebro. En la actualidad diferentes universidades e institutos de investigación utilizan equipos de adquisición, pero estos no ofrecen flexibilidad en su arquitectura.

En el presente trabajo se desarrolla el diseño de un Sistema de Adquisición de señales biomédicas sobre FPGA para adquirir señales ECG, EMG y EEG que tiene una amplitud entre 100uV a 10mV y se encuentran en un rango de frecuencias de 0.01Hz a 10KHz. El diseño abarca desde la digitalización, la transmisión y visualización de los datos en el software diseñado. Además se tiene en cuenta la norma de estándar eléctrico IEC 60601 para equipos médicos. A continuación se describe las partes que conforman este documento:

Capitulo 1 muestra problemática de los dispositivos en el área de investigación. Así mismo se describe las características y las tendencias que existen en la actualidad. Además se menciona cual es la demanda y los usuarios de dichos equipos.

El capítulo 2 presenta el estado de arte de cada etapa del sistema de adquisición, las tecnologías que se desarrollaron dentro de cada etapa y el fundamento teórico que se utiliza en la tesis.

En capitulo 3 se muestra el diseño del Sistema de Adquisición. Se establece los objetivos de la tesis y la metodología que se utilizada para el desarrollo. Después se muestra el diagrama de bloques, la selección de cada componente, los diagramas esquemáticos, descripción del hardware del FPGA y la descripción de cada etapa.

El capitulo 4 presenta los resultados obtenidos en las pruebas de cada bloque descrito en el FPGA, la prueba de software. Cada resultado obtenido dentro de cada etapa, además el presupuesto para la implementación del sistema.

Finalmente se presenta las conclusiones y recomendaciones generadas después de haber realizado el presente trabajo de tesis.



A Dios por la vida y por guiarme en todo momento.

A mi Padre Pedro quién me brindo su apoyo y soporte en todo momento.

A mi madre Janeth por su comprensión y apoyo.

A la profesora Rocío Callupe por el apoyo y consejos brindado.

A José Daniel Alcántara por su amistad, consejo, enseñanzas y paciencia.

A toda mi familia: tíos, primos, abuelos por su apoyo.

“Señor, ayúdame a decir la verdad delante de los fuerte
Y a no decir mentiras para ganarme el aplauso de los débiles.
Si me das fortuna, no me quites la razón.
Si me das éxito, no me quites la humildad.
Si me das humildad, no me quites la dignidad.
Ayúdame siempre a ver la otra cara de la medalla, no me dejes
inculpar de traición a los demás por no pensar igual que yo.
Enséñame a querer a la gente como a ti mismo y
a no juzgarme como a los demás.
No me dejes caer en el orgullo si triunfo, ni en la desesperación si fracaso.
Más bien recuérdame que el fracaso es la experiencia que precede al triunfo.
Enséñame que perdonar es lo más grande del fuerte y
que la venganza es la señal del débil.
Si me quitas el éxito déjame fuerza para triunfar del fracaso.
Si yo faltara a la gente dame valor para disculparme y
si la gente faltara conmigo dame valor para perdonar.
Señor, si yo me olvido de ti, no te olvides de mí.”

Mahatma Gandhi

INDICE

	Pág.
INTRODUCCIÓN	1
<u>CAPITULO 1: PROBLEMÁTICA DEL DESARROLLO DE DISPOSITIVOS DE INVESTIGACIÓN CON SEÑALES BIOMÉDICAS</u>	2
1.1 Entorno General	2
1.1.1 Características generales de los sistemas de adquisición	2
1.1.2 Tendencia tecnológica digital	2
1.2 Entorno específico	2
1.2.1 Demanda	2
1.2.2 Fabricantes	3
1.3 Entorno Organizacional	3
1.3.1 Usuarios	3
1.3.2 Tecnología	3
1.4 Declaración de la problemática	4
<u>CAPITULO 2: FUNDAMENTO TEÓRICO</u>	5
2.1 Estado del arte	5
2.1.1 Presentación del asunto de estudio	5
2.1.2 Estado de la investigación	6
2.1.2.1 Digitalización de señales	6
2.1.2.2 Interfaz	7
2.1.2.3 Comunicación USB	9
2.1.2.4 Software	9
2.1.3 Síntesis sobre el asunto de estudio	10
2.2 Señales biomédicas	11
2.2.1 Características	11
2.2.2 Origen de las señales	12
2.3 Conversor Análogo-Digital	13
2.3.1 Señal Analógica	13
2.3.2 Señal digital	13
2.3.3 Conversores ADC	14
2.3.3.1 Teorema de muestreo	14
2.3.3.2 Efectos de cuantización	15
2.4 Dispositivos lógico programable	15

2.4.1 FPGA	15
2.4.2 Lenguaje de descripción de hardware VHDL	16
2.5 Estándar de Seguridad Eléctrica para equipos médicos IEC 60601	17
<u>CAPÍTULO 3: DISEÑO DE UN SISTEMA DE ADQUISICIÓN DE SEÑALES BIOMÉDICAS SOBRE FPGA</u>	
3.1 Introducción	18
3.2 Objetivos	18
3.2.1 Objetivo General	18
3.2.2 Objetivos Específicos	18
3.3 Metodología de la Investigación	19
3.4 Descripción del sistema	20
3.4.1 Digitalización	21
3.4.2 Interfaz con la PC	21
3.4.3 Interfaz de usuario	21
3.5 Selección de componentes de digitalización	21
3.5.1 Selección de conversor analógico digital	21
3.6 Circuito de control de datos	23
3.6.1 Selección de FPGA	24
3.6.2 Selección de la plataforma flash PROM	25
3.6.3 Selección de memoria SRAM	25
3.6.4 Selección de la memoria NAND FLASH	26
3.6.5 Etapa de aislamiento	26
3.6.6 Selección de controlador de USB	27
3.7 Fuente de Alimentación	27
3.7.1 Selección de Convertidores y reguladores	28
3.7.1.1 Selección de 220VAC/5.1VDC	28
3.7.1.2 Convertidor 5.1VDC/3.3.VDC	29
3.7.1.3 Convertidor 5.1VDC/5VDC	29
3.7.1.4 Reguladores de voltaje	30
3.8 Interfaz de usuario	30
3.8.1 Selección de programa	30
3.9 Diseño de las etapas	31
3.9.1 Digitalización	31
3.9.2 Interfaz con la PC	32
3.9.2.1 FPGA y periférico	32
3.9.2.2 Descripción de Hardware	33

3.9.2.3 Aislamiento entre la PC y Sistema de Adquisición	36
3.9.2.4 Controlador de USB	37
3.9.3 Fuente de Alimentación	38
3.9.4 Interfaz de usuario	40
<u>CAPÍTULO 4: PRUEBAS Y RESULTADO</u>	41
4.1 Introducción	42
4.2 Pruebas de la descripción de Hardware	42
4.3 Prueba de Software	45
4.4 Presupuesto	46
Conclusiones	47
Recomendaciones	48
Bibliografía	49



INDICE DE GRAFICAS

Figura 2.1 Diagrama de un conversor Sigma-Delta	Pág. 7
Figura 2.2 Diagrama de un conversor por aproximaciones sucesiva	Pág. 7
Figura 2.3 Teorema del muestreo	Pág. 14
Figura 2.4 Cuantización	Pág. 14
Figura 3.1 Diagrama de bloques del Sistema de Adquisición	Pág. 19
Figura 3.2 Diagrama de bloques del ADS1294	Pág.22
Figura 3.3 Diagrama de bloques de la plataforma flash PROM	Pág.24
Figura 3.4 Receptor de fibra óptica IFD 91	Pág.25
Figura 3.5 Transmisor de fibra óptica IFE 91	Pág. 26
Figura 3.6 Fuente de alimentación	Pág. 26
Figura 3.7 Convertidor AC/DC	Pág. 28
Figura 3.8 Esquemático del ADC ADS 1294	Pág. 30
Figura 3.9 Esquemático de FPGA y periféricos	Pág. 31
Figura 3.10 Diagrama de tiempo de escritura de registro	Pág. 32
Figura 3.11 Bloque y entidad del bloque escritura	Pág. 32
Figura 3.12 Diagrama de tiempos de lectura de registros	Pág. 33
Figura 3.13 Bloque y entidad de lectura de registro	Pág. 33
Figura 3.14 Diagrama de tiempos de lectura continua de datos	Pág.33
Figura 3.15 Bloque y entidad de lectura de datos	Pág. 34
Figura 3.16 Bloque de UART	Pág. 34
Figura 3.17 Bloque y entidad de control	Pág. 35
Figura 3.18 Recursos usados del FPGA	Pág. 35
Figura 3.19 Diagrama esquemático de receptor	Pág. 36
Figura 3.20 Esquemático de controlador de USB	Pág. 36
Figura 3.21 Esquemático de regulador de 1.2 V	Pág. 37
Figura 3.22 Esquemáticese reguladores de parte analógica	Pág. 38

Figura 3.23 Diagrama de flujo del programa	Pág. 39
Figura 3.24 Interfaz de Usuario	Pág. 40
Figura 4.1 Simulación de escritura de registro	Pág.41
Figura 4.2 Simulación de lectura de Registro	Pág. 42
Figura 4.3 Simulación de lectura de datos	Pág. 43
Figura 4.4 Simulación de transmisión por UART	Pág.44
Figura 4.5 Simulación de Recepción UART	Pág. 44
Figura 4.6 Simulación del Software	Pág.45



INDICE DE TABLAS

Tabla 2.1 Característica de microcontroladores	Pág. 8
Tabla 2.2 Información extraída de National Instruments	Pág. 8
Tabla 2.3 Clasificación de señales biomédicas	Pág. 12
Tabla 2.4 Tipos de FPGA	Pág. 15
Tabla 3.1 Características de señales	Pág. 21
Tabla 3.2 Comparación de ADC	Pág. 21
Tabla 3.3 Opciones de FPGA	Pág. 23
Tabla 3.4 Opciones de SRAM	Pág. 24
Tabla 3.5 Opciones para aislación	Pág. 25
Tabla 3.6 Corrientes máximas de consumo	Pág. 27
Tabla 3.8 Opciones de convertidor AC/DC	Pág. 27
Tabla 3.7 Características de reguladores	Pág. 29
Tabla 4.1 Presupuesto	Pág. 45

INTRODUCCIÓN

Un sistema de adquisición es un dispositivo analógico o digital que se utiliza para obtener información a través de sus canales de entrada de las señales que serán captadas mediante los sensores recomendados y en la actualidad el uso de dichos sistemas se ha incrementado debido al creciente interés en el área de biomédica y la investigación de las señales, ya que por la información que contienen son usadas para diagnósticos o investigaciones científicas.

Debido a la evolución en el área de biomédica y los requerimientos que se exige un equipo médico es necesario aprovechar la tecnología digital que nos ofrece la electrónica para poder cumplir los requerimientos como precisión, velocidad de muestreo, entre otros.

En los años 70s al introducirse la tecnología digital en los equipos médicos como digitalización, control por computadora. Las técnicas de procesamiento digital en comparación a las analógicas han evolucionado ya sea en *software* o *hardware*. Por otro lado uso de de sistemas programables como un FPGA nos introducen el termino de *firmware*.

Actualmente muchos laboratorios de Bioingeniería tienen equipos de adquisición de señales, es dicha razón que en el área de medicina se requiere equipos biomédicos además requieren un equipo flexible en el caso de laboratorios de investigación. Y en este contexto los nuevos estudios un sistema basado dispositivos lógicos programables ofrecen muchos beneficios en un sistema de adquisición.

Por lo tanto en el presente trabajo de tesis se propone diseñar un sistema de adquisición digital de señales médicas, el cual permitirá ser flexible al usuario para el uso en laboratorios de investigación y además contar con una comunicación hacia la PC y visualización de los datos obtenidos.

CAPITULO 1: PROBLEMÁTICA DEL DESARROLLO DE DISPOSITIVOS DE INVESTIGACIÓN CON SEÑALES BIOMÉDICAS

1.1 Entorno General:

1.1.1 Características generales de los sistemas de adquisición

Existen diferentes sistemas de adquisición de biopotenciales ya sean del tipo analógico o digital, el uso de estos tipos de sistemas se ha incrementado considerablemente debido al creciente interés en el área de biomédica y la investigación de las señales biomédicas, ya que estas son usadas para diagnóstico o investigaciones científicas porque contienen importante información referente al cuerpo humano. Las características que poseen estos sistemas son los siguientes:

- Sistemas no invasivos
- Se requiere sistemas con una alta velocidad, resolución, rango dinámico alto.
- El rango de las frecuencias de señales a adquirir se encuentra en el rango de 0.01 Hz y 1KHz.
- Las amplitudes de las señales a adquirir son del orden de 100uV a 1mV.

1.1.2 Tendencia tecnológica digital

En la actualidad la tendencia en el ámbito digital se ha acrecentado, debido a que el procesamiento digital es más eficiente (velocidad de procesamiento e inmunidad al ruido) y flexible (reprogramable) ya sea en *hardware* o *software* debido a que nos brinda una gran ventaja ya que su implementación es fácil (no necesitan mucho componentes) pero permite desarrollar arquitecturas complejas; además los efectos que producen los errores pueden ser predecibles y a la vez controladas, adicionalmente los factores externos no afectan a la señal ya digitalizada [1].

1.2 Entorno específico

1.2.1 Demanda

El uso de estos equipos permite investigar las diferentes señales que emiten nuestro cuerpo y así poder conocer, predecir comportamiento del cuerpo humano o diagnosticar anomalías en este, en la actualidad el área de bioingeniería se está acrecentando por lo tanto la demanda de equipos de adquisición se ha hecho aún mayor. Pero al mismo tiempo se exige equipos con una alta capacidad y que satisfaga todas las necesidades que el usuario requiere para una adecuada investigación en el campo de análisis de señales biomédicas, debido a que estos equipos se encuentran en contacto con el ser humano y por dicha razón se tiene que tener un mayor cuidado.

Esta demanda también se puede considerar en el uso de estos equipos en los animales debido a la similitud que poseen con la fisiología del ser humano.

1.2.2 Fabricantes

Existen diferentes fabricantes de sistemas de adquisición para señales biomédicas, a continuación se mencionara algunos de los fabricantes de dichos dispositivos:

- BIOPAC
- BioSemi
- SIGMA Medizin-Technik
- CleveMed

Estos son algunos de los fabricantes de dispositivos de adquisición ya sea en el ámbito de investigación o para otras áreas.

1.3 Entorno Organizacional

1.3.1 Usuarios

Un sistema de adquisición de señales biomédicas se utiliza por grupos de investigación para realizar estudios sobre las distintas señales que emite el cuerpo humano, también es usado por laboratorios de bioingeniería para el análisis de las señales, por último algunos centros dedicados al cuidado de la salud debido a que estas señales son usada para diagnóstico y tratamiento.

Entre los usuarios a nivel nacional e internacional se tiene las siguientes instituciones: Pontificia Universidad Católica del Perú, Universidad Peruana Cayetano Heredia, Washington University in St. Louis, University Newcastle Upon Tyne, Hospital du Sacré-Coeur de Montréal, Academic Medic Center, Medizintechnik und Informationstechnik, entre otras.

Por ejemplo, en la universidad de Newcastle Upon Tyne en el área de ingeniería biomédica poseen diferentes proyectos en el área de Sensores y Sistemas de diagnóstico, como por ejemplo, el proyecto sobre Señales cardiovasculares: Medidas y análisis, dentro de este proyecto se utiliza sistemas de adquisición [2].

1.3.2 Tecnología

La evolución tecnología en los dispositivos electrónicos usados en estos sistemas de adquisición está evolucionando, ofreciendo mayores ventajas en su utilización además la era digital se está incrementado y dicha tecnología esta siendo utilizada en el área médica. Por otro lado la tecnología a utilizar en el diseño debe ser especializada, es decir, se debe considerar que estos equipos adquieren señales que se encuentran en un rango es pequeño (rango de mV) por lo tanto se utilizan

amplificadores de instrumentación para de esa forma minimizar el ruido que pueda interferir, también se utilizan filtros se incluyen filtros Noch para filtrar la señal de 50 ó 60 HZ; además la tecnología debe ser precisa ya que el rango es pequeño y estas señales poseen información del cuerpo humano por lo tanto se requiere que se conserve la información adquirida.

1.4 Declaración de la problemática

El avance de la tecnología digital ha causado cambios en los sistemas de adquisición digital, actualmente se requiere sistemas a más bajo costo, con una alta resolución, rango dinámico y velocidad de conversores. Por otra lado, actualmente varios laboratorios dedicados a investigación de señales electrofisiológicas para analizar nuevas informaciones que se podría obtener al adquirir señales con toda la información presente necesitan de equipos de adquisición muy costos por la alta exactitud de estos y al mismo tiempo poseen una rigidez en *software* o su *hardware*.

Muchos sistemas actuales son inflexibles para el usuario por lo tanto limitan la investigación clínica o no que se pueda realizar ya que se tienen que adecuar a los productos que posee cada usuario obtenidos por las empresas comerciales actuales. De esta forma, los laboratorios de investigación, en el área de bioingeniería, requieren de equipos de instrumentación de precisión. En el Perú muchas universidades utilizan equipos de este tipo para adquirir señales del cuerpo humano y poder estudiar las señales adquiridas, pero en el mercado local no se obtienen dichos sistemas al alcance ya que tienen que ser exportados y el costo es alto y el tiempo en que llegue es más largo.

Finalmente, el acceder a un sistema de adquisición de señales biomédicas con alta precisión es complicado debido a que tienen que ser exportados y en caso que exista una falla el personal se encuentra inhabilitado para el mantenimiento de dichos equipos. Por lo tanto el equipo ingresa a una etapa de inactividad, cuando es un laboratorio con profesionales clínicos; y solo se podría resolver este tipo de problemas en laboratorios con personal en el área clínica e ingeniería especializada.

CAPITULO 2: FUNDAMENTO TEÓRICO

2.1 Estado del arte

2.1.1 Presentación del asunto de estudio

El cuerpo humano emite diferentes tipos de señales eléctricas debido a las actividades funcionales; entre las cuales podemos encontrar señales electroencefalográficas (EEGs), electrocardiográficas (ECGs), electromiográficas (EMGs), entre otras, estas señales contiene información importante las cuales son utilizadas para diagnósticos y tratamientos, por tal razón su estudio se ha ido incrementando actualmente.

Durante los años de la posguerra (1940-1950), algunos grupos se concentraron en tratar de realizar la primera grabación de señales bioeléctricas, actividad neuronal o muscular entre otras, para luego analizarlas usando técnicas eléctricas. En los años 70s empezó a introducirse la alta tecnología en los dispositivos médicos como es control por computadora, dispositivos digitales, etc. [3]. En la actualidad las técnicas sobre el procesamiento digital en comparación a las analógicas han evolucionado de una forma impresionante en los sistemas de adquisición de biopotenciales [4].

El procesamiento digital es más eficiente (velocidad de procesamiento e inmunidad al ruido) y flexible (reprogramable) ya sea en hardware o software debido a que nos brinda una gran ventaja ya que su implementación es fácil (no necesitan muchos componentes) pero permite desarrollar arquitecturas complejas; además los efectos que producen los errores pueden ser predecibles y a la vez controlables, adicionalmente los factores externos no afectan a la señal ya digitalizada [5]. Actualmente la mayoría de grandes laboratorios de Bioingeniería cuentan con equipos de adquisición digital comerciales los cuales no son muy flexibles debido a que el acceso a su arquitectura es restringido.

El presente capítulo contiene información referida a diversos estudios respecto a sistemas de adquisición, tecnologías usadas para la digitalización y pre procesamiento de señales y las formas de realizar una comunicación por un dispositivo USB. Además se presentara los beneficios que nos ofrece un sistema basado en FPGA, por último se mencionara el software existente para estos dispositivos que se encuentran en el mercado.

2.1.2 Estado de la investigación

2.1.2.1 Digitalización de señales

Existen diferentes tipos de conversores analógico-digital (ADC) que permiten transformar una señal análoga a una señal digital para que luego esta se pueda almacenar o pueda ser transferida a un computador. Entre los distintos tipos de ADCs resaltan los siguientes [6]:

- Conversión por seguimiento (servo)
- Conversión por aproximaciones sucesivas
- Conversión por integración
- Conversión rápida(paralela)
- Conversión por sobre muestreo (sigma-delta)

La continua evolución en el desarrollo de la electrónica digital ha permitido a estos dispositivos tener altas prestaciones como son alta resolución, gran rango dinámico, menor tiempo de conversión y a un bajo costo comparado con su contraparte analógica. [4].

Algunos equipos utilizados en la adquisición de señales EEG utilizan ADCs de propósito general como los que se encuentran dentro de un microcontrolador [7], [8], [9]; por otro lado, otros sistemas de adquisición de biopotenciales utiliza dispositivos conversores analógico-digital de aplicación específica [1], [10], [11] y también se usa microconversores [5]. Las tecnologías que utilizan son distintas pero en la actualidad se prefiere el uso de ADC con tecnología sigma-delta o con el principio de conversión por aproximaciones sucesivas.

Los ADCs con tecnología sigma-delta poseen una alta resolución, realizan conversión de señales que se encuentran en frecuencias DC hasta en Megahertz, por lo tanto puede trabajar con las señales biopotenciales ya que estas se encuentran en un rango de 0.01Hz y 1KHz, en este tipo de ADC se realiza un sobre muestreo de la señal, luego es filtrada a través de un filtro digital. Este tipo de arquitectura tiene una relación entre resolución, velocidad y consumo, esto muestra la flexibilidad que tiene este conversor. Los ADCs sigma delta muestrean por un cierto periodo de tiempo y después con el promedio de este determinan su respectivo código binario [12]. En la Figura 2.1 se observa el diagrama de bloques de un conversor tipo sigma delta.

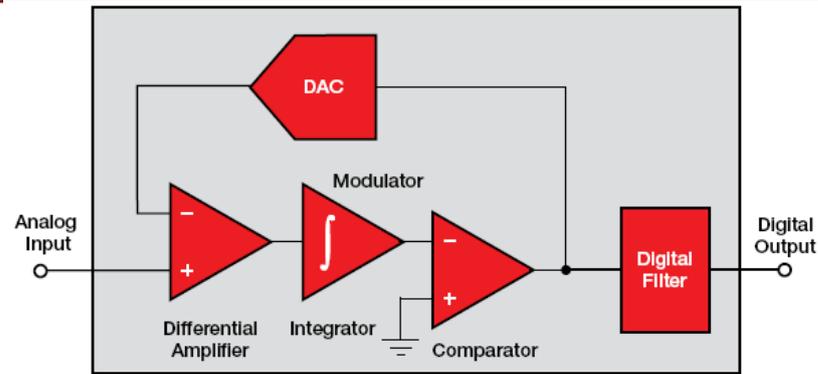


Fig. N°2.1 Diagrama de un convertor Sigma-Delta [12].

Los conversores a través de registros de aproximaciones sucesivas son usados para aplicaciones que poseen una mediana o alta resolución debido a que tienen un rango de 8 a 18 bits y una velocidad aproximada de 10 mega muestras por segundo [12]. El funcionamiento de este ADC se basa en un registro de aproximaciones sucesivas (SAR) como se muestra en la Figura 2.2, además el valor que tenga la señal se va mantener hasta el final de la conversión debido que se utiliza el circuito de sample and hold.

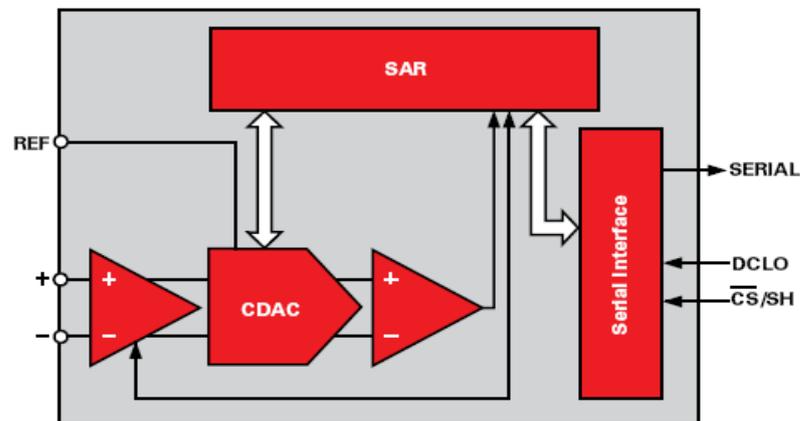


Fig. N°2.2 Diagrama de un convertor por aproximaciones sucesivas [12].

2.1.2.2 Interfaz

Después de realizar la digitalización es necesario almacenar los datos y organizarlos para luego transferirlos a la PC, para dicho objetivos se han usado diferentes dispositivos. En algunos dispositivos se utilizaron como unidades de control microprocesadores y/o microcontroladores [5], [10], [7], [8] otras aprovechan el uso de dispositivos lógico programables como los FPGA [9]. A continuación se presentan algunas características de los microcontroladores que se utilizaron en algunas aplicaciones:

Tabla N°2.1 (Elaboración propia) Característica de Microcontroladores (extraído de las hojas de datos de fabricante) [13], [14], [15].

MICROCONTROLADOR	Fabricante	Numero de Instruccion	Velocidad	Memoria RAM
Atmega32	Atmel	8 bits	16 MHz	2Kbytes
AT90S4433	Atmel	8 bits	8MHz	128 bytes
8051	Texas Instruments	8 bits	12,24 o 48 MHZ	128 bytes
68HC908GP32	Freescle (Motorola)	8 bits	8MHz	512 bytes
TMS320C28x™	Texas Instruments	16 y 32 bits	150 MIPS	68Kbytes
MAXQ2010	MAXIM	16 bits	10MHz	2Kbytes

En comparación a los microcontroladores, los FPGA permiten realizar procesos de manera simultánea de esta manera se puede reducir el tiempo en un procesamiento, la tecnología de los FPGAs nos ofrecen 5 beneficios que son [16]:

Tabla N° 2.2 (Elaboración propia) Información extraída de *National Insturments*.

Rendimiento	Al poseer paralelismo, estos dispositivos ofrecen mayor potencia de procesamiento porque los FPGA no tienen que seguir instrucciones secuenciales. Por lo tanto a nivel de hardware son veloces y permite configuraciones especializadas.
Tiempo de Llegar al Mercado	Permite el desarrollo de prototipos de una manera flexible y rápida debido que se puede probar la idea en hardware e ir modificándola hasta encontrar la solución adecuada todo esto sin pasar por el proceso de fabricación.
Precio	Generalmente los usuarios necesitan un hardware personalizado, pero el precio de implementar cambios en un circuito integrado es menor en comparación de hacerlos en un FPGA.
Fiabilidad	Debido a que los FPGAs no utilizan un sistema operativo, además pueden realizar diferentes tareas paralelamente ya que se tiene un hardware especializado para cada una, por lo tanto no existe el riesgo que las tareas se dificulten una a la otra por querer utilizar un mismo recurso situación que se puede presentar en los procesadores.
Mantenimiento a Largo Plazo	Debido a que los FPGAs son reprogramables poseen la capacidad de afrontar los cambios que puedan surgir en un futuro ya que se puede ir realizando mejoras al hardware inicialmente implementado.

2.1.2.3 Comunicación USB

Hoy en día gran parte de los equipos electrónicos utiliza o tiene una comunicación con la PC, generalmente dicha comunicación es a través de un puerto USB (Universal Serial Bus). En el diseño y la programación de un dispositivo de memoria masiva como el USB, se envuelven varios conceptos como interfaz, protocolos y estructuras. En el protocolo USB es necesario un dispositivo control de la comunicación conocido como el host (normalmente la PC) y un dispositivo interfaz que se encarga de transmitirle datos al host [17].

En la investigación realizada por Manj Benning en “The Experimental Portable EEG/EMG Amplifier” utiliza un microcontrolador de la marca Cypress EZ-USBFX 2™ USB dicho dispositivo integra un puerto USB 2.0 que trabaja como un transmisor y receptor, además cuenta con un microcontrolador 8051 y un interfaz periférico programable. La velocidad que tiene el dispositivo se encuentra sobre 56Mbytes por segundo y el dispositivo tiene un costo de 34 dólares [18].

En la investigación “USB-Based 256-Channel Electroencephalographic Data Acquisition System for Electrical Source Imaging of the Human Brain” se utiliza el controlador de USB FT245BM que se encuentra basado en 8 bits, con bus de datos paralelo, además cuenta con una tasa de transferencia de 1MbyteHz y cuenta con un buffer de recepción de 384 bytes y 128 de transmisión [10].

2.1.2.4 Software

Existen diversos software de análisis de señales biopotenciales que permiten un mejor manejo de la señal, aplicando diferentes herramientas para poder ver, analizar y transformar los datos de acuerdo a lo requerido. A continuación algunos *softwares* que se encuentran en el mercado ofrecidos para laboratorios:

Software ACQknowledge BIOPAC: proporciona la configuración de la línea de adquisición de datos, es decir nos permite definir el tipo de señal que se adquirirá, también ofrece filtros y transformaciones, todo esto en tiempo real. Por otra parte el software cuenta con diferentes herramientas de análisis que se encuentran activas durante y después del proceso de adquisición, algunas de estas herramientas permiten cambiar de ventanas de comando, aplicar la transformada rápida de Fourier (FFT) entre otras opciones [19].

El *software* de BioCapture es un sistema del paquete de *software* SciWorks CM, este nos proporciona una adquisición de datos sofisticada, el control de

experimento, análisis de datos y gestión de datos, sin necesidad de programación adicional [20].

BioExplorer: desarrollado por CyberEvolution, adquiere, procesa y permite visualizar los datos en tiempo real. Además se puede configurar los filtros a utilizar para la adquisición; es utilizado generalmente para experimentos, su costo es entre 375 a 450 dólares [21].

Neurowerk: *software* con una interfaz amigable y de fácil manejo. Posee visualización óptica, gráfica y numérica con opción de múltiples ventanas, monitoreo de pacientes a través de una cámara. Tiene también la opción de revisión y análisis en línea de EEG [22].

Bio Semi: el programa tiene las funciones de adquisición, filtrado. Además muestra los datos en pantalla y permite escalarlos; el software está desarrollado en el programa gráfico de LabVIEW. Tiene un costo menor en comparación a otros *softwares*, además el usuario cuenta con una licencia libre que le permite acceder al código fuente [23].

También existen universidades que se dedicaron a crear programas destinados al análisis de señales EEG por ejemplo la UNAM (Universidad Nacional Autónoma de México), que unos años atrás diseñó un programa para dicho propósito y además para analizar el mapeo cerebral [24].

2.1.3 Síntesis sobre el asunto de estudio

El desarrollo actual de sistemas digitales ha dado una evolución vertiginosa la cual permite desarrollar equipos de alta eficiencia a un bajo costo.

Se le da énfasis al momento de la digitalización de datos, para que estos puedan conservar su esencia y no se vean distorsionados las señales por distintas perturbaciones que puedan darse al momento de la digitalización. Debido a esa razón se tiene que cumplir ciertos requerimientos para elegir un ADC, las características que se debe cumplir el ADC para poder digitalizar señales biopotenciales son una alta resolución, un rango dinámico alto además poder realizar conversiones de señales con un rango de frecuencias ente 0.01Hz y 1KHz ya que en este rango se encuentran las señales biopotenciales.

Existen sistemas de adquisición para las señales biopotenciales, pero estos no son flexibles, es decir no permiten una modificación en el hardware de acuerdo a las

necesidades que pueda tener el usuario, todas las funciones que estos poseen están definidas.

Por otro lado la tecnología que se está utilizando para la comunicación entre los sistemas de adquisición digital y con la PC se está uniformizando de acuerdo a las necesidades del mercado el general, además se va utilizando distintas formas de comunicación ya sea por puerto USB, serial o inalámbrica, siendo más común el uso del USB.

Los *software* que se utilizan para la visualización de estas señales para su análisis cuentan con varias herramientas importante que nos permiten definir la frecuencia de muestreo, el tiempo en que se prefiere adquirir la muestra, también aplicar algunas operaciones como transformada de Fourier entre otras, además nos muestran las gráficas de estas señales a lo largo del tiempo.

2.2 Señales biomédicas

Las señales biomédicas son aquellas que contienen información acerca de las actividades funcionales (actividad muscular, actividad del corazón, etc.) estas señales son extraídas del cuerpo humano y son utilizados para realizar diagnóstico para enfermedades o utilizadas para investigación.

2.2.1 Características

Las señales biomédicas tienen un rango de frecuencia de 0.01Hz hasta 1KHz, además poseen una amplitud entre 100uV y 1mV.

- Las señales se clasifican de diferentes maneras pero las principales son:
De acuerdo a la fuente: esta clasificación se define según su origen o naturaleza física.

De acuerdo de la aplicación médica: las señales son adquiridas y procesadas para usar en el diagnóstico o tratamiento. Como se menciona esta clasificación es de acuerdo a la aplicación en donde se usará.

De acuerdo a las características de la señal: desde el punto de vista de análisis esta clasificación es la más relevante.

- Estas señales son usadas por los médicos para el diagnóstico y tratamiento de distintas anomalías de cuerpo humano, para esto es necesario realizar la adquisición de estas señales.

2.2.2 Origen de las señales

A continuación se describirá el origen de las señales de acuerdo a la fuente como:

- Bioeléctricas: es generada por las células nerviosas y células musculares. Esta fuente es la membrana potencial, que con ciertas condiciones de excitación generan una acción potencial.
- Bioimpedancia: la impedancia de tejido tiene información acerca de la composición, volumen sanguíneo, distribución de la sangre, etc.
- Bioacústicas: fenómeno creado por el ruido acústico, como el flujo de la sangre por el corazón genera dicho ruido típico.
- Biomagnéticas: varios órganos producen un campo magnético débil donde se encuentra información que no está incluida en otra bioseñales.
- Biomecánicas: estas señales incluyen el movimiento y las señales de desplazamiento, la presión y la tensión y las señales de flujo, y otros
- Bioópticas: resultado de las funciones ópticas del sistema biológico, presentes de manera natural o inducida por la medida.
- Bioquímicas: señales bioquímicas son el resultado de las mediciones químicas de los tejidos vivos.

En la siguiente tabla se presentan la clasificación de señales biomédicas con características importantes que deben ser tomadas en cuenta.

Tabla N°2.3 Clasificación de señales biomédicas (propuesto por) [25].

TABLE 52.1 Biomedical Signals

Classification	Acquisition	Frequency Range	Dynamic Range	Comments
Bioelectric				
Action potential	Microelectrodes	100 Hz–2 kHz	10 μ V–100 mV	Invasive measurement of cell membrane potential
Electroneurogram (ENG)	Needle electrode	100 Hz–1 kHz	5 μ V–10 mV	Potential of a nerve bundle
Electroretinogram (ERG)	Microelectrode	0.2–200 Hz	0.5 μ V–1 mV	Evoked flash potential
Electro-oculogram (EOG)	Surface electrodes	dc–100 Hz	10 μ V–5 mV	Steady-corneal-retinal potential
Electroencephalogram (EEG)				
Surface	Surface electrodes	0.5–100 Hz	2–100 μ V	Multichannel (6–32) scalp potential
Delta range		0.5–4 Hz		Young children, deep sleep and pathologies
Theta range		4–8 Hz		Temporal and central areas during alert states
Alpha range		8–13 Hz		Awake, relaxed, closed eyes
Beta range		13–22 Hz		
Sleep spindles		6–15 Hz	50–100 μ V	Bursts of about 0.2 to 0.6 s
K-complexes		12–14 Hz	100–200 μ V	Bursts during moderate and deep sleep
Evoked potentials (EP)				
Visual (VEP)	Surface electrodes		0.1–20 μ V	Response of brain potential to stimulus
Somatosensory (SEP)		1–300 Hz	1–20 μ V	Occipital lobe recordings, 200-ms duration
Auditory (AEP)		2 Hz–3 kHz		Sensory cortex
Electrocorticogram	Needle electrodes	100 Hz–3 kHz	0.5–10 μ V	Vertex recordings
		100 Hz–5 kHz		Recordings from exposed surface of brain
Electromyography (EMG)				
Single-fiber (SFEMG)	Needle electrode	500 Hz–10 kHz	1–10 μ V	Action potentials from single muscle fiber
Motor unit action potential (MUAP)	Needle electrode	5 Hz–10 kHz	100 μ V–2 mV	
Surface EMG (SEMG)				
Skeletal muscle	Surface electrodes	2–500 Hz	50 μ V–5 mV	
Smooth muscle		0.01–1 Hz		
Electrocardiogram (ECG)				
High-Frequency ECG	Surface electrodes	0.05–100 Hz	1–10 mV	
	Surface electrodes	100 Hz–1 kHz	100 μ V–2 mV	Notches and slus waveforms superimposed on the ECG.

2.3 Conversor Análogo-Digital

2.3.1 Señal Analógica

Es una onda electromagnética que varía constantemente en el tiempo y que, según el aspecto que tenga puede propagarse a través de diferentes medios como un cable, fibra óptica, etc.

2.3.2 Señal Digital

Secuencia de pulsos de tensión que se pueden transmitir de un medio conductor, por ejemplo un nivel de tensión positiva representaría un 1 binario y uno negativo un 0. Para que una señal sea procesada digitalmente, debe ser discreta en el tiempo. Si la señal a ser procesada está en forma analógica, es convertida a señal digital muestreando la señal analógica en instantes discretos en el tiempo,

obteniendo una señal discreta en el tiempo, y luego cuantificando sus valores a un rango de valores discretos, proceso que recibe el nombre de cuantificación. Para este procedimiento se utilizan los convertidores A/D (análogo-digital) que se encargan de estos tres importantes pasos: muestreo de la señal, cuantificación, y codificación (convertir las cantidades discretas a código binario) a este proceso se le conoce como conversión de una señal.

2.3.3 Conversores ADC

Dispositivo que convierte datos analógicos en una forma discreta, es decir digital, este dispositivo es de señal mixta. Cuando se realiza la conversión de datos analógicos hacia las señales digitales se discretiza los datos en tiempo y amplitud, esta conversión se divide en dos pasos el proceso de muestreo, se refiere a convertir la señal continua en una serie de tiempos discretos, y el proceso de cuantización, aquí se asigna el valor de amplitud y se determina el valor discreto de la señal.

2.3.3.1 Teorema de muestreo

El realizar un procesamiento digital nos brinda una gran ventaja con respecto a una señal analógica, es decir que una onda de forma continua puede ser representada por una cantidad de muestras, siempre que se cumpla la hipótesis que ofrece el Teorema de muestreo, es decir que la señal puede ser reconstruida si y solo si se cumple que la frecuencia de muestreo es dos veces mayor a la frecuencia de la señal. En la Figura 2.3 se muestra gráficamente el teorema de muestreo.

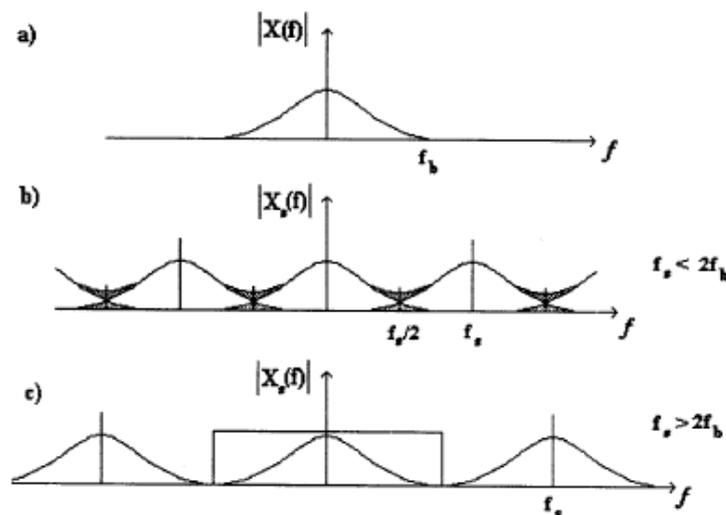


Fig. N° 2.3 Teorema del muestreo: Efecto de la frecuencia de muestreo. La transformada de Fourier de una señal en el tiempo (a), de la señal de muestreo cuando $f_s < 2f_b$ (b), y cuando $f_s > 2f_b$ (c). Las áreas oscuras de la figura "b" indican las frecuencias *aliasing* [6].

2.3.3.2 Efectos de cuantización

El proceso de cuantización se refiere a la forma de asignar un código a cada parte de la señal continua, es decir de acuerdo a la amplitud que posee cada muestra de la señal analógica se le asigna un código, en la figura se puede apreciar la cuantización de una señal analógica. El intervalo de cuantización entre dos niveles nos presenta dos casos: redondeo o truncamiento. En la Figura 2.4 se observa la cuantización de una señal.

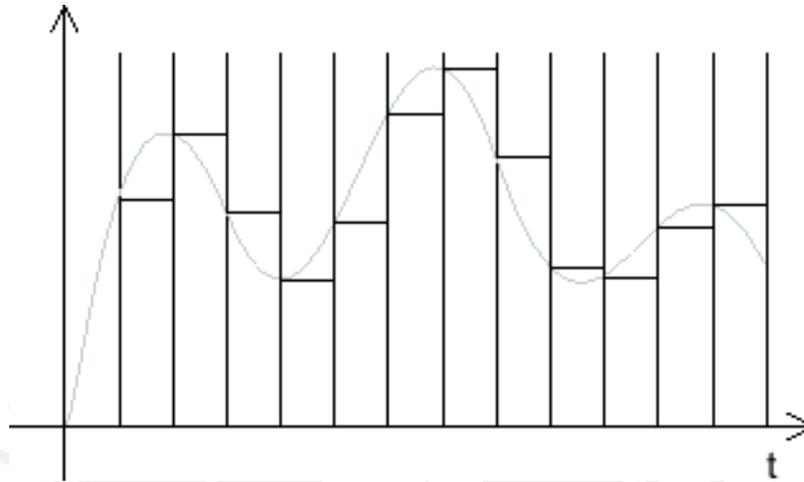


Fig. N° 2.4 Cuantización [<http://www.rodrigocadiz.com/imc/html/Cuantizacion.html>].

El proceso de cuantización no es lineal, pero los efectos que causa esto pueden ser modelados, es decir el error de cuantización se puede tomar como un ruido auditivo, esta hipótesis se toma para afrontar el problema que el error sea un ruido blanco uniformemente o que la señal y el ruido no estén relacionados. Dependiendo el tipo de cuantización a realizar el error puede asumir un valor; si se utiliza redondeo el error ($e(n)$) se va encontrar $-\Delta/2 \leq e(n) < \Delta/2$, y si se toma truncamiento se tiene $-\Delta \leq e(n) < 0$.

2.4 Dispositivos lógico programable

2.4.1 FPGA

Chips de silicón reprogramables, utiliza bloques de lógica pre construidos y recursos de ruteo programable. Permite configurarlos con funcionalidades de hardware a través de un software donde se describe las tareas a desarrollar, el archivo debe contener la información de cómo se debe conectar los componentes [26].

Posee una estructura bidimensional de bloques lógicos que cuentan con conexiones que son configurables, estos poseen celdas lógicas idénticas que solo difieren en el tamaño. Las características que poseen estos chips son

reprogramables, su proceso de fabricación es estándar y tiene un bajo consumo, existen volátiles y no volátiles.

Los tipos de FPGA que existen se dividen de acuerdo a su fabricante, tecnología de programación en la memoria y su tamaño y estructura, en el siguiente cuadro se describe lo ya mencionado:

Tabla N°2.4 Tipos de FPGA, [<http://www.ufps.edu.co/materias/uelectro/htdocs/pdf/fpga.pdf> Consultado 05/2010].

Fabricantes	Actel, Altera, Atmel, Chip Express, Clear Logic, Cypress, DynamicChip, Fast Aralog, Lucent Technologies, Xilinx, etc.
Por la tecnología	Volátiles: basadas en RAM, la programación se elimina al quitar la alimentación del dispositivo No volátiles: basadas en ROM Reprogramables: basadas en EPROM o flash, permite borrar y programar nuevamente No reprogramables: basadas en fusibles, solo se programa una vez
Por su tamaño	PLDs contiene hasta 2.5Kpuertas CPLDs contiene hasta 15Kpuertas FPGAs contiene hasta 4Mpuertas

2.4.2 Lenguaje de descripción de hardware VHDL

Es un lenguaje de descripción y modelado diseñado para describir la funcionalidad y la organización de sistemas hardware digitales [9]. El VHDL es un lenguaje con una sintaxis amplia y a la vez flexible, lo que permite que realizar el modelado de una forma estructural y a la vez el flujo de datos en el hardware.

Las ventajas que ofrece el uso del VHDL son:

- Permite el diseño, modelado y comprobación del sistema a través de un alto nivel.
- Los circuitos que se describen siguen una estructura de síntesis.
- Basado en un estándar IEEE STD 1076-1987, para que así pueda ser usada por todo ingeniero
- Modularidad, permite dividir el diseño del hardware en unidades más pequeñas para su descripción.

2.5 Estándar de Seguridad Eléctrica para equipos médicos IEC 60601

La norma internacional de seguridad eléctrica de equipos médicos (IEC 60601) esta nos presenta el estándar para el diseño de equipos médicos eléctricamente seguros. Dicha norma fue publicada por la Comisión Electrotécnica Internacional (IEC).

Dicha norma tiene como objetivo brindar seguridad al paciente para ello se centra en algunas áreas como las que se mencionara a continuación:

- Mecánica: verifica que el material sea resistente, durable y partes movibles deben encontrarse protegidas.
- Cada equipo debe contener cierta información que se encontrara en la placa como el fabricante, modelo, características eléctricas.
- Puesta a tierra, todo equipo debe contar con una puesta a tierra en caso de alguna falla eléctrica ya que los equipos médicos se encuentran en contacto con el paciente. Además de acuerdo a la forma en que se encuentren aplicados los elementos existen tres tipos B, BF y CF; el primero se refiere a que los elementos pueden o no estar en contacto con el paciente, BF los elementos se encuentran de forma externa en contacto con el paciente y CF contiene partes aplicadas que se encuentran en contacto con el corazón directamente.
- Eléctrica, todo equipo no solo debe operar de forma correcta cuando no posee ninguna falla también debe asegurar su funcionamiento cuando exista una falla o como la denomina la IEC condición de “Falla única”, esto se refiere a una falla de componente, corto circuito o aislamiento.

CAPÍTULO 3: DISEÑO DE UN SISTEMA DE ADQUISICIÓN DE SEÑALES BIOMÉDICAS SOBRE FPGA

3.1 Introducción:

El presente capítulo contiene información respecto a los criterios tomados para la realización del diseño e implementación del sistema de adquisición que permitirá al usuario adecuarse a sus necesidades.

3.2 Objetivos:

3.2.1 Objetivo General

Diseñar un sistema de adquisición digital de señales médicas, el cual permitirá ser flexible al usuario en el uso de laboratorios de investigación y además contar con comunicación hacia la PC y visualización de datos obtenidos.

3.2.2 Objetivos Específicos

- Diseñar un sistema de adquisición de señales de 4 canales, con una resolución mayor a 12 bits, bajo ruido, bajo consumo considerando que las señales adquiridas se encuentra en un rango de 100uV a 10mV con frecuencias entre 0.01Hz y 1KHz.
- Obtener un sistema de adquisición de señales biomédicas que ofrezca flexibilidad a los usuarios de laboratorios de investigación que requieran obtener información de señales EEG, EMG y ECG con mayor precisión o realicen procesamientos en tiempo real con dicha información.
- Diseñar el dispositivo de digitalización para las señales utilizando una resolución adecuada y con una alta velocidad de muestreo.
- Diseñar el hardware necesario para controlar los canales del ADC, empaquetar y almacenar los datos obtenidos en la digitalización para luego transmitirlos.
- Realizar la descripción de los bloques de control, comunicación con el ADC, comunicación a la PC.
- Diseñar el sistema de comunicación entre el FPGA y el computador a través del puerto USB. Seleccionando el adaptador adecuado para realizar una transmisión por USB.
- Realiza un programa donde se pueda visualizar y manejar los datos obtenidos en la adquisición. Desarrollando una interfaz de usuario clara y precisa.

3.3 Metodología de la investigación

La metodología de investigación se realizará empleando la tecnología adecuada para equipos médicos tal que se cumpla la norma IEC 60601 de seguridad eléctrica establecida para dichos equipos.

A continuación se presentan las etapas dentro de la metodología seguida:

Etapas 1: Investigación Preliminar

A través de la investigación preliminar se obtuvo los siguientes resultados acerca de los sistemas de adquisición:

- Con respecto a la aplicación de los sistemas de adquisición de señales médicas en el área de investigación de bioingeniería:
 - Diferentes instituciones utilizan dichos equipos para investigación, es decir realizar el análisis de las señales biomédicas (EEG, ECG, EMG) para de esta forma poder adquirir mayor información referente a las señales emitidas por el cuerpo humano.
 - La adquisición de estas señales biomédicas permiten realizar diagnóstico de distintas patologías presentes en el cuerpo humano.
 - Los sistemas de adquisición que se encuentran en el mercado cumplen funciones específicas sin permitir al usuario agregar nuevas tareas en el caso de laboratorios de investigación.
- En referencia a la tecnología utilizada y las tendencias en sistemas adquisición de señales médicas:
 - El uso de la tecnología digital se ha incrementado debido a las ventajas ofrecidas como inmunidad al ruido, predicción de errores, etc. [4].
 - Los conversores análogo digital que se encuentran utilizando en distintas investigaciones son los de tecnología sigma delta, ofreciendo un sobre muestreo de la señal.

La solución propuesta define los siguientes objetivos:

- Sistema de adquisición multicanal y flexible para el usuario
- Permitir mediciones de señales ECG, EEG y EMG
- Comunicación con el computador a través de un cable USB
- Interfaz de usuario clara para el manejo de información de la señal

Etapas 2: Análisis del sistema

- Análisis de los requerimientos:

El requerimiento principal del sistema de adquisición es adaptarse a las necesidades del usuario, se realiza un sistema integrado multicanal. Para ello se definió las características de cada etapa del sistema. La definición de las tareas a

realizar por la etapa de control, en la que el principal elemento es el FPGA. Se establecerá una comunicación con la PC además se contará con una interfaz para el usuario que se adecua para el análisis de las señales adquiridas.

Etapa 3: Diseño del sistema

- Selección de componentes
- Diseño de la etapa de digitalización de las señales biomédicas.
- Diseño del hardware en FPGA comunicación ADC, control, UART.
- Diseño de la etapa de comunicación a través del puerto USB
- Programación de interfaz de usuario en Visual C.

Etapa 4: Pruebas de funcionamiento

- Prueba de la etapa de digitalización.
- Prueba del hardware del FPGA a través del lenguaje VHDL
- Prueba de la etapa de comunicación
- Pruebas del software desarrollado para la interfaz.

3.4 Descripción del sistema

La figura 3.1 se muestra el diagrama de bloques del Sistema de Adquisición.

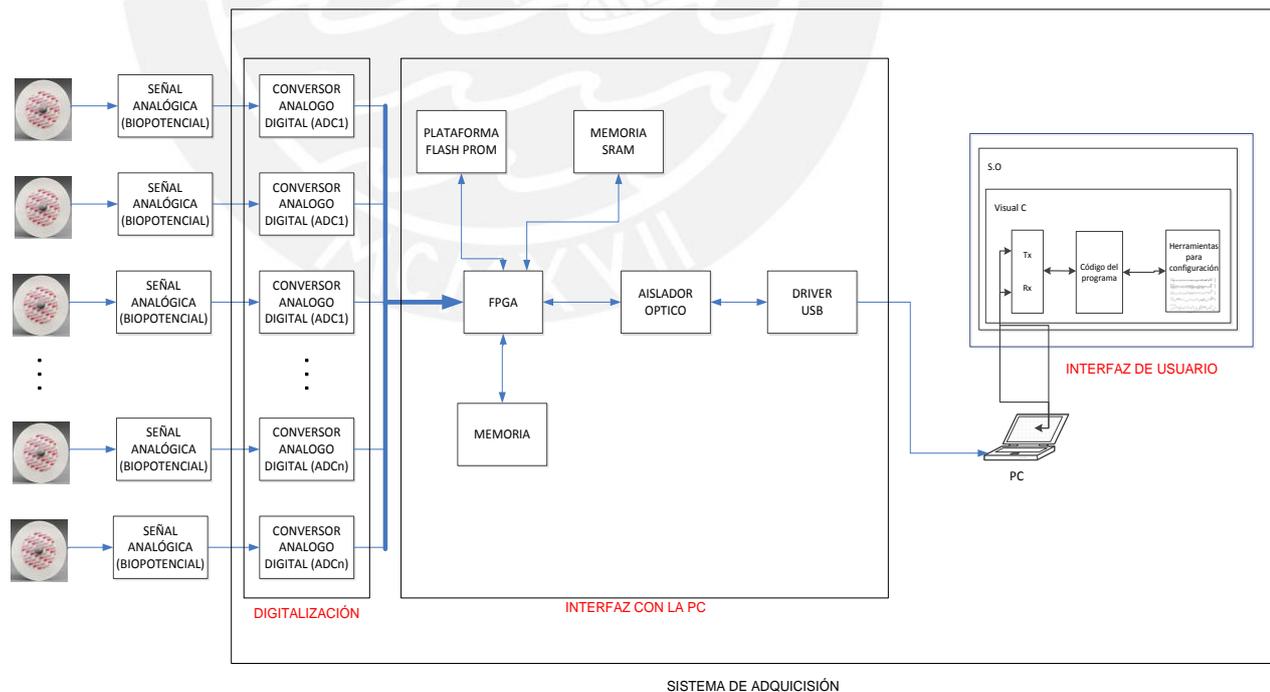


Fig. N° 3.1 Diagrama de Bloques del Sistema de Adquisición.

A continuación se describe cada una de las etapas que conforman el Sistema de Adquisición de señales biomédicas.

3.4.1 Digitalización

Es la parte encargada de recibir la señal analógica y transformarla en una digital, para que luego sea procesada. El circuito integrado del ADC tendrá una resolución adecuada, el ADC tendrá cuatro canales.

El sistema requiere un conversor de precisión para de esa forma poder mantener una conversión adecuada manteniendo la información de la señal, debido que las señales que se obtienen del ser humano se encuentran en el orden 100 μ v a 10mV.

3.4.2 Interfaz con la PC

Para poder enviar los datos obtenidos hacia una PC es necesario contar con un circuito encargado del control de la señal, para ello se utilizará un FPGA para la organización y empaquetado de los datos. Se utilizará el FPGA debido a que el sistema tiene como objetivo que sea utilizado en laboratorios de investigación donde se pueda requerir realizar procesamiento en tiempo real para obtener mayor información de las señales adquiridas ya que este dispositivo tendrá la opción de que se le añadan bloques para dicho procesamiento. Para esta etapa será necesario tener una memoria SRAM y una NAND- FLASH. Además por la naturaleza de FPGA será utilizara una PROM compatible al FPGA para poder guardar el descripción de la arquitectura que se inicializara automáticamente. Dentro de esta etapa también se encuentra el circuito integrado en cargado de realizar la comunicación con la PC a través de una conexión de USB.

3.4.3 Interfaz de usuario

El sistema posee un software que se permitirá interactuar al usuario con el sistema en el cual se mostrará a señal obtenida y admitirá que se defina algunos parámetros para la adquisición de la señal como definir el número de canales a utilizar, el número de bits, entre otras.

3.5 Selección de componentes de digitalización

3.5.1 Selección de Conversor Análogo Digital

La señal adquirida a través de los electrodos ingresaran al conversor para ello se definió los siguientes requerimientos que se encuentran basados en investigaciones relacionadas al tema:

- Conversor de precisión

- Resolución mayor a 12 bits
- Rango dinámico mayor a 70dB
- Velocidad de muestreo alta
- Bajo nivel de ruido
- Bajo consumo

Los requerimientos mencionados se deben a que las señales que se adquieren son señales que poseen información del cuerpo humano y lo que se requiere es que conserve la información adquirida además porque las señales EEG, EMG y ECG poseen las siguientes características (ver Tabla N° 3.1):

Tabla N° 3.1 Características de señales (datos tomados de [10]).

Clasificación	Rango de Frecuencia	Rango dinámico
Electroencefalográficas	dc- 100Hz	2 - 100uV
Electromiográficas	2 – 10KHz	1 – 10uV
Electrocardiográficas	0.05 – 100 Hz	1 – 10mV

En la tabla 3.2 se muestra las opciones que cumplen con los requerimientos para la presente etapa.

Tabla N°3.2 Comparación de ADC (Elaboración propia).

Dispositivo	MAX1169	ADS1294	AD7716	MAX1164
Fabricante	Maxim	Texas Instruments	Analog Device	Maxim
Arquitectura	SAR	Sigma-Delta	Sigma-Delta	SAR
Resolución	16 bits	24 bits	22 bits	12 bits
Número de canales	1	4	4	1
Rango Dinámico	105 dB	112dB	105dB	78dB
Velocidad de muestreo	56.8Ksps	32Ksps	2.23Ksps	94.4Ksps
Consumo	727mW	6mW	50mW	362mW
Empaque	14 TSSOP	64-TQFP	44-PLCC	8 TSSOP

Las arquitecturas que poseen las opciones planteadas son distintas, en el caso de las otras características todos los integrados cumplen los requerimientos definidos,

pero se eligió el convertor ADS1294 debido a que en comparación a los otros posee un menor consumo y una alta resolución.

Además un rango dinámico mayor en comparación a las otras opciones, de la misma forma la resolución es superior por lo tanto adecuada para la aplicación por que se requiere mantener la información lo más fiel posible y además ya que dichas señales poseen un rango en mV. A sí mismo el integrado tiene una arquitectura sigma delta (explicada en el Capítulo 2), lo cual permitirá que la señal sea sobre muestreada y después ser filtrada de esta forma eliminando el ruido que se pudo producir. Así mismo la velocidad de muestreo es aceptable a pesar de que otras opciones poseen mayor velocidad. Al elegir el ADS1294 se consideró que otra ventaja que nos ofrece es el poseer amplificadores de ganancia programable lo cual servirá para amplificar la señal y se encuentra diseñado especialmente para este tipo de aplicaciones. En la Figura 3.2 se muestra el diagrama del convertor donde se puede apreciar las características ya mencionadas.

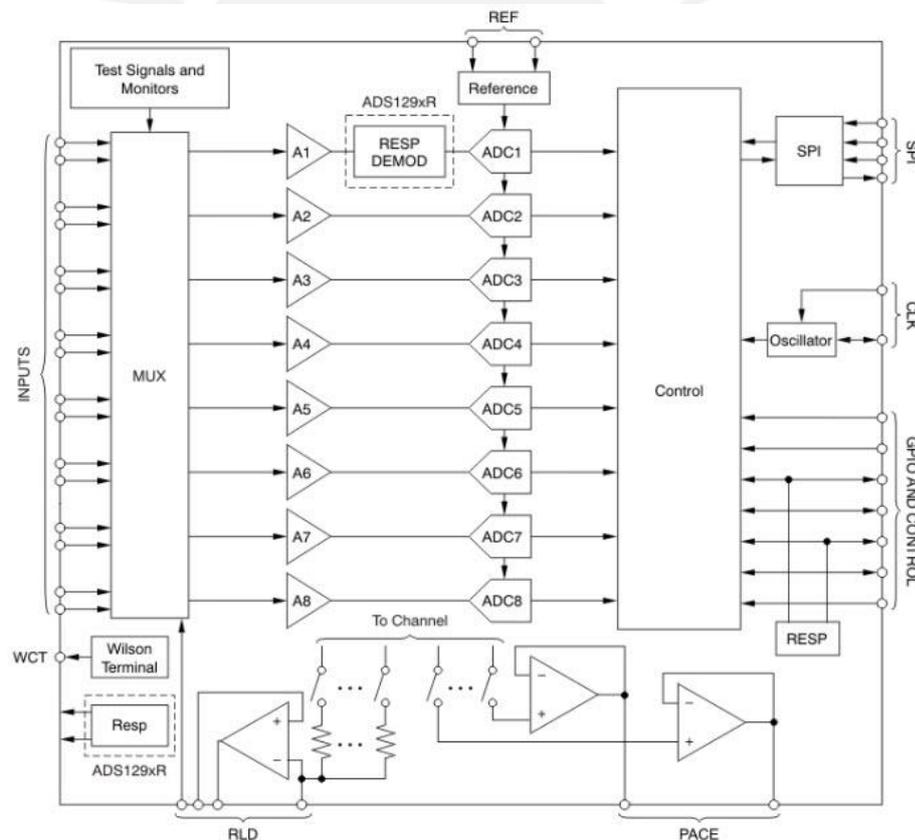


Fig. N° 3.2 Diagrama de bloques del ADS1294.

3.6 Circuito de control de datos

El circuito de control de datos se refiere a la etapa de interfaz hacia el computador, dentro de esta área se encuentra la parte central de la adquisición de señal.

Después de que los datos son digitalizados, en esta etapa se organizaran para enviarlo a la computadora.

3.6.1 Selección de FPGA

Para realizar la selección del FPGA se tuvo como condición la cantidad de elementos lógicos, capacidad de RAM, número de entradas y salidas y el número de compuertas que sean suficientes para el desarrollo del sistema y lo posibilidad de implementar localmente. En la tabla 3.3 se muestra las opciones de FPGA con las que se cuenta. Los requerimientos principales es que la impedancia de ingreso sea de $1K\Omega$, sea flexible en su uso.

Tabla N°3.3 Opciones de FPGA (Elaboración propia).

Fabricantes	Xilinx XC3S400	Xilinx XC3S500E	Altera
Serie	Spartan 3A	Spartan 3E	Cyclone III
Número de elementos lógicos	8064	10476	15408
Capacidad de RAM	294912 bits	368640	516096
Número de entradas y salidas	97	232	84
Número de Compuertas	400000	500000	-
Precio	\$ 21.95	\$ 34.98	\$ 26.7

Se optó por usar el FPGA de la marca Xilinx debido a que es una de los fabricantes con mayor producción y desarrollo en el mercado. A sí mismo la Serie Spartan 3A ofrece varias ventajas como en contar con multiplicadores, bloques de manejo de relojes y diferentes bloques que ya están prediseñados. También dicho integrado cumple con los requerimientos mencionados la capacidad de RAM y el número de elementos lógicos, entradas y salidas es aceptable. Además es más barato que las otras opciones. En comparación al de la marca Altera el número de entradas y salidas es mayor por lo tanto se descarta el de la marca Altera. En comparación a la otra opción que posee características superiores a la elegida no se opta por dicha opción ya que el precio es mayor.

3.6.2 Selección de la plataforma flash PROM

Debido a que el FPGA tiene una memoria volátil es necesaria la utilización de una plataforma flash que permite reprogramar el FPGA con una configuración ya previamente almacenada en dicha plataforma.

La selección se realizó de acuerdo a la Guía de Usuario de la Plataforma Flash PROM en donde se presenta un cuadro con los distintos FPGAs de la empresa de Xilinx y la plataforma compatible para cada uno de ellos. En el presente caso se utiliza el FPGA Xilinx XC3S400 de la serie Spartan A por lo tanto su plataforma compatible es XCF02S. En la figura 3.3 se muestra el diagrama de bloques del de la plataforma seleccionada.

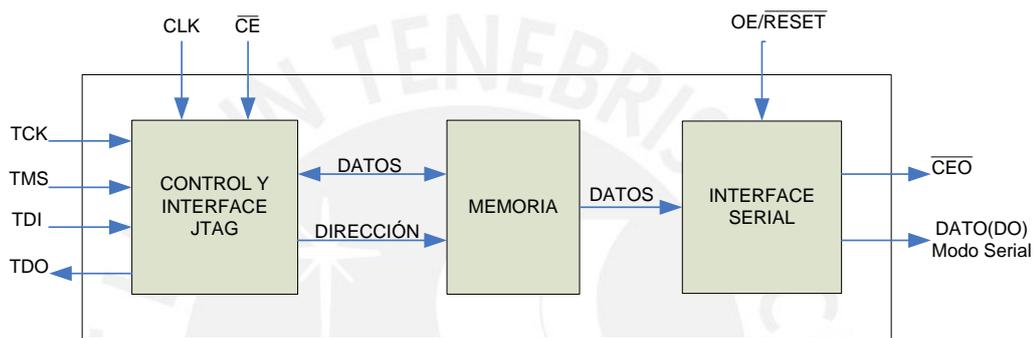


Fig. N° 3.3 Diagrama de bloques de la Plataforma Flash PROM [27].

3.6.3 Selección de la memoria SRAM

Se utiliza una memoria SRAM para poder ir almacenando los datos que se van recibiendo de la adquisición de la señal. Los criterios para la selección capacidad de la memoria 2MBytes, velocidad y empaquetado. En la tabla 3.4 se muestra las opciones de memoria.

Tabla N°3.4 Opciones de SRAM.

Fabricantes	Cypress Semiconductor CY62167EV30	Cypress Semiconductor CY7C1069AV33
Interfaz	Paralela	Paralela
Temperatura de Operación	-40 a 85 °C	-40 a 85 °C
Velocidad	45ns	10ns
Empaquetado	48-VFBGA	54 TSOP
Precio	\$ 14.41	\$ 38.1

Se optó por CY7C1069AV33 a pesar que CY6216EV30 posee un menor precio debido que la velocidad es mayor a comparación del otro, y el empaquetado es mucho más fácil soldar.

3.6.4 Selección de la memoria NAND FLASH

La memoria NAND FLASH a utilizar es MT29F4G08ABADAWP de *Micron Technology* que posee una capacidad de 512MBytes en un empaque de 48 TSOP. La memoria se utiliza debido a que se quiere brindar capacidad de almacenamiento para el momento en que el usuario lo requiera.

3.6.5 Etapa de aislamiento

Debido a que se trata de un equipo que se encuentra en contacto con el paciente es necesario realizar una aislación para poder seguir el estándar de seguridad para equipos médicos IEC60601.

En la tabla 3.5 se muestra las opciones que tenemos para la presente etapa.

Tabla N°3.5 Opciones para aislación.

Fabricante	Industrial Fiber Optics	AVAGO Technologies
Tecnología	CMOS Optoacoplador HCPL-7723/0723	Fibra Óptica IFD91/IFE91D
Aplicaciones Médicas	Si	Si
Velocidad de datos	50Mbaudios	100Mbaudios
Precio	\$ 6.3	\$ 9.43

La opción elegida es el foto diodo IFD91 para la recepción de los datos y el IFE91D para transmisión, al usar estos dos dispositivos se obtiene la aislación a través de fibra óptica obteniendo una transmisión hasta 100Mbps además la respuesta del receptor es de 5ns. En la figura 3.4 se muestra el fotodiodo receptor, en su diseño se utiliza como núcleo fibra óptica y en la figura 3.5 se muestra el transmisor.

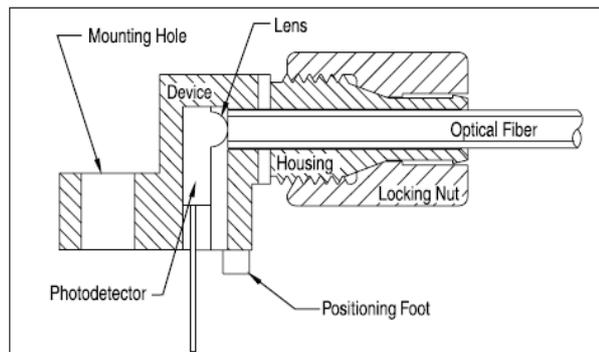


Fig. N° 3.4 Receptor de Fibra óptica IFD91 [<http://www.circuitspecialists.com/> Consultado 05/2011].



Fig. N° 3.5 Transmisor de Fibra óptica IFE91 [<http://www.circuitspecialists.com/>. Consultado 05/2011].

3.6.6 Selección de controlador de USB

Para conexión entre sistema de adquisición y el computador se realiza a través de cable USB. Las opciones que se tienen son utilizar un *Transceiver* que utilice protocolo USB o un circuito integrado que posee la conexión USB pero con una interfaz de UART. Se optó por la segunda opción en este caso el FTD232 debido que dicho dispositivo utiliza una comunicación UART pero nos permite que se realice una conexión de tipo USB. Además respecto a la interfaz serial UART ya se tiene conocimientos previos, así mismo del dispositivo seleccionado. La alimentación de esta etapa se realizara a través del USB.

3.7 Fuente de alimentación

En la figura 3.6 se muestra el diagrama de bloques de la fuente de alimentación a utilizar en el dispositivo. Que se organizo de acuerdo a lo requerido por cada etapa y cada dispositivo tomando como referencia la hoja de datos de cada uno de ellos.

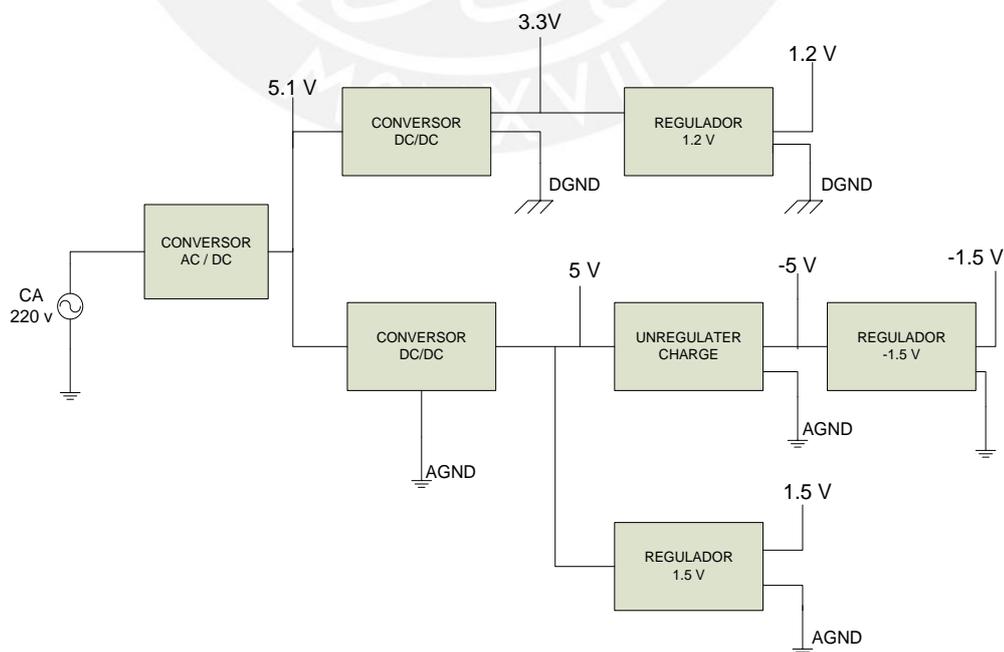


Fig. N° 3.6 Fuente de Alimentación.

En la tabla 3.6 se muestra las corrientes de consumo de los diferentes dispositivos, además se separará la parte analógica y digital del sistema de adquisición. Lo que se requiere en esta etapa es poder aislar la tierra de la línea de alimentación con la del equipo por ello se utiliza un convertidor AC/DC con aislación, luego se requiere obtener una alimentación para la parte digital y otra la analógica.

Tabla N°3.6 Corrientes máximas de consumo.

Dispositivo	Digital /Analógico	Voltaje de Operación	Corriente máxima de consumo
ADC	Análogo	3.0 V	100 mA
	Digital	3.3 V	0.5 mA
Oscilador ADC	Digital	3.3 V	32 mA
FPGA y periféricos	Digital	3.3 V/1.2 V	594 mA
Aisladores	Analógica		50 mA
FTD232	Digital	5.0 V	15 mA
		Total	791 mA

3.7.1 Selección de Convertidores y reguladores

3.7.1.1 Convertidor de 220VAC / 5.1VDC

Los requerimientos para la selección del presente convertidor son:

- Entregar corriente mayor a 731mA para así satisfacer al sistema a diseñar.
- Se requiere que aislé la entrada de alimentación y la alimentación del sistema esto por la protección hacia el usuario.
- Se requiere que este cumpla la norma eléctrica para equipos médicos IEC60601.

Las opciones que se tuvieron son las que se encuentran en siguiente tabla:

Tabla 3.7 Opciones de Convertidor AC/DC.

Dispositivo	MSM07	V-Infinity VOFM-05	KM Series KM12
Voltaje de entrada	85 -264VAC	85 -264VAC	100-385VAC
Voltaje de Salida	5.1V	5V	12V
Corriente	1.4 A	1 A	1.25 A
Eficiencia	75.9%	72%	--
Precio	\$24.62	\$23.5	\$50.8

Se optó por el MSM07, que se puede observar en la Fig. 3.7, el cual cumple con los requerimientos ya mencionados además en comparación con los otros posee una gran eficiencia aunque el precio ligeramente superior VOFM-05. Por otro lado, cabe resaltar que todos los convertidores cumplen con el estándar EN60601-1 que es equivalente al estándar IEC 60601, estándar internacional sobre el diseño de Equipos electromédicos y la seguridad eléctrica que deben poseer y requerimientos que deben cumplir.



Fig. 3.7: Convertidor AC/DC [<http://search.digikey.com/scripts/DkSearch/dksus.dll> Consultado 05/2011].

3.7.1.2 Convertidor 5.1VDC/3.3VDC

El presente convertidor es el encargado de brindar la alimentación a la parte digital del Sistema de Adquisición, de acuerdo a la Tabla 3.6 el consumo de la corriente en la parte digital es de aproximadamente 650 mA por lo tanto el convertidor a elegir deberá ofrecer una corriente mayor. El convertidor elegido es de la marca TDK-Lambda de la serie CC-E que posee las siguientes características:

- Entrada en 4.5 – 9VDC
- Voltaje de salida 3.3 VDC
- Corriente de Salida 800 mA
- Eficiencia de 71 a 90%, posee aislación.

3.7.1.3 Convertidor 5.1VDC/5VDC

Este convertidor se dedica a la parte analógica. El principal factor para la selección la corriente máxima de entrega y permitir una aislación según la Tabla 3.6 el consumo de corriente es aproximadamente 150 mA. Por lo tanto el convertidor seleccionado es VBT2-S5-S5 de la empresa V-Infinity que tiene las siguientes características:

- Entrada en 4.5 – 5.5VDC
- Voltaje de salida 5VDC

- Corriente de Salida 400 mA máx.
- Eficiencia de 80%, posee aislamiento de 1K VDC

3.7.1.4 Reguladores de voltaje

Cada regulador fue seleccionado teniendo como referencia La Guía de usuario del ADC [28], en dicho documento se muestra los códigos de cada componente necesario para cada parte de alimentación exigida por el ADC.

En el caso del FPGA los voltajes necesario son de 3.3 V y 1.2V, el principal requerimiento de la de selección es que posean la corriente necesaria para alimentar cada etapa, en el caso del voltaje de 3.3V se utilizara de la salida del convertidor.

En la tabla 3.8 se muestra las características de cada uno de los reguladores.

Tabla 3.8: Características de reguladores.

Regulador	TPS60403 (-5V)	TPS73201(1.5V)	TPS72301(-1.5V)	ADP170(1.2V)
Fabricante	Texas Instruments	Texas Instruments	Texas Instruments	Analog Device
Voltaje de entrada	1.6 a 5.5 V	1.7 a 5.5V	-2.7 a -10V	1.6 a 3.6 V
Voltaje de Salida	-1.6 a -5.5 V	1.2 a 5.5V	-1.2 a -10V	1.2V
Corriente	60 mA máx.	250mA máx.	200mA máx.	300mA máx.

3.8 Interfaz de Usuario

El desarrollo de una interfaz de usuario es importante ya que es la forma en que el usuario podrá visualizar los datos tomados, almacenado y procesados en cada prueba a través de la gráfica en el programa.

3.8.1 Selección de programa

Se crea un programa en el cual el usuario interactúe, es decir pueda visualizar los datos capturados en una gráfica.

Los requerimientos de esta última etapa son:

- Presentar una interfaz amigable para el usuario.
- La interfaz debe permitir al usuario iniciar la toma de datos y pararla adquisición de estos.

Las opciones para el desarrollo de la etapa son los programas de Visual Basic, Visual C++, Visual .Net. La opción elegida es Visual C++ debido a las ventajas que

3.9.2 Interfaz con la PC

3.9.2.1 FPGA y Periféricos

El FPGA se encontrará conectado a la plataforma Flash PROM que será quien contendrá la descripción. Además, posee conexión a una memoria SRAM y a otra NANDFLASH esto para disponibilidad del usuario, si en algún momento lo desea utilizar. En la Figura 3.9 se muestra el esquemático.

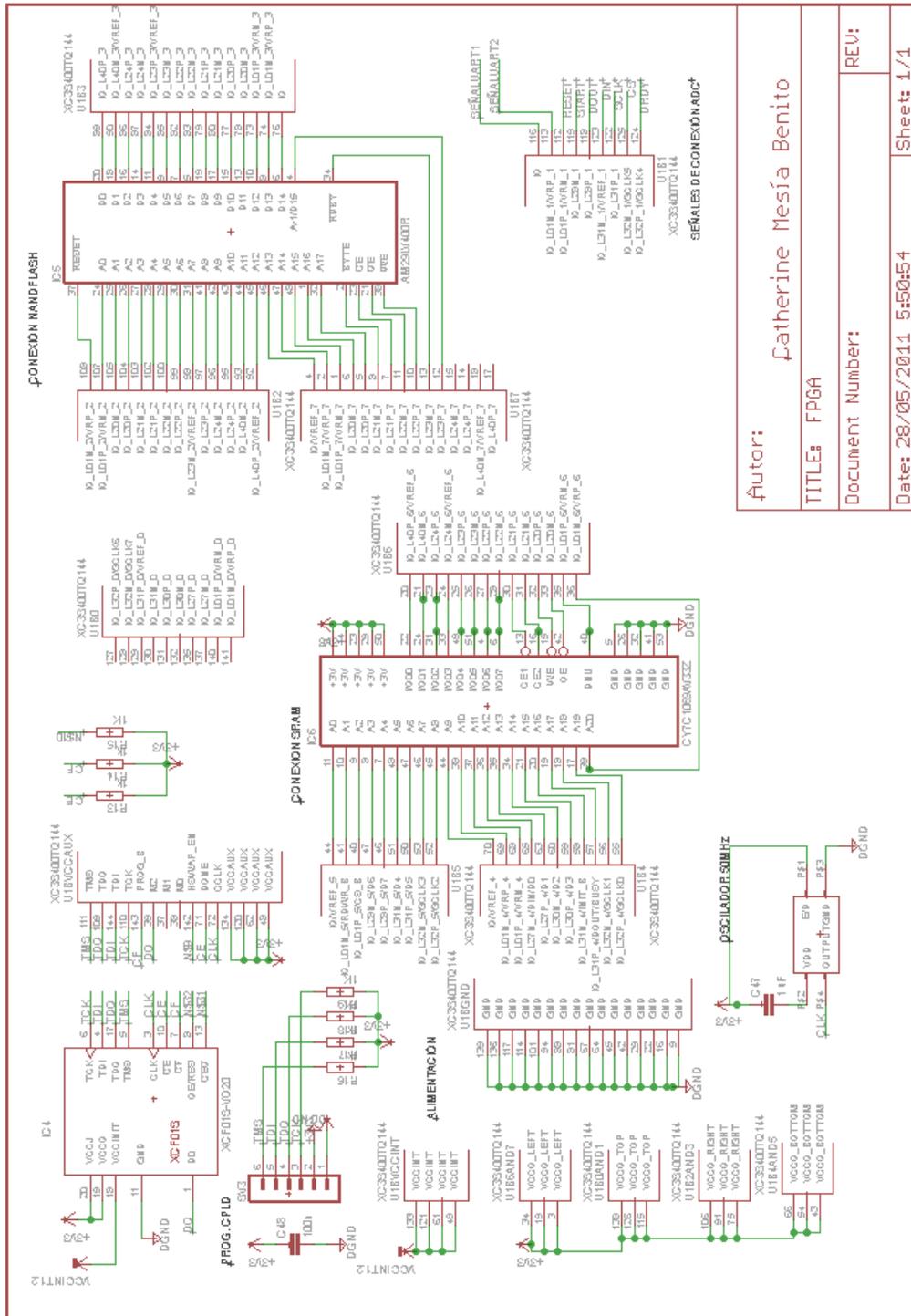


Fig. 3.9: Esquemático de FPGA y periféricos.

Autor:	Catherine Mesía Benito
TITLE:	FPGA
Document Number:	REV:
Date: 28/05/2011 5:50:54	Sheet: 1/1

3.9.2.2 Descripción de Hardware

El CAD a utilizar para la descripción del dispositivo es ISE debido a que se seleccionó un FPGA de empresa de Xilinx. El FPGA es el encargado de generar la comunicación SPI del ADC para poder obtener los datos, para luego organizarlos y enviarlos hacia el computador en donde se mostrara a través de un programa. La descripción que se realizó tiene las siguientes etapas:

- **Conexión hacia el ADC:** cuando realiza una conexión con el ADC, el FPGA puede realizar las siguientes funciones escribir en los registros del ADC, leer valores de los registros e inicializar la conversión y pedir los datos de los cuatro canales todo esto utilizando la comunicación SPI que posee el ADC.
- **Escribir en registro:** Para realizar una escritura en algún registro se envían dos códigos el primero debe contener desde que dirección se desea empezar a escribir y el segundo cuantos registro se escribirán, cada código y dato recibido es de 8 bits. Dicha función debe seguir el siguiente diagrama de tiempo obtenido de la hoja de datos que se muestra en la Figura 3.10.

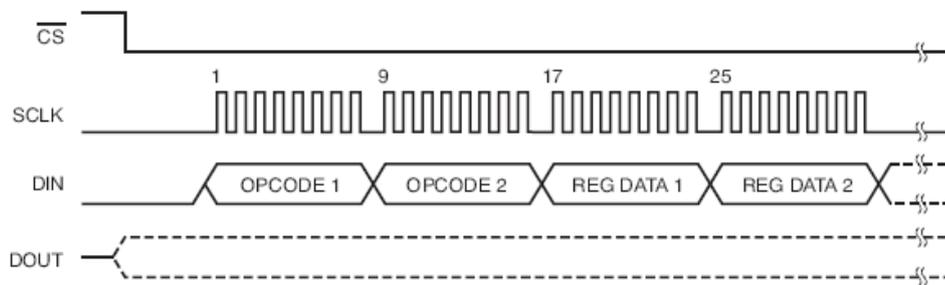


Fig. 3.10: Diagrama de Tiempo de escritura de registro.

Para esto se planteó el siguiente bloque y la siguiente entidad, en donde se puede apreciar que las salidas de bloque son las señales CS, SCLK y DIN.

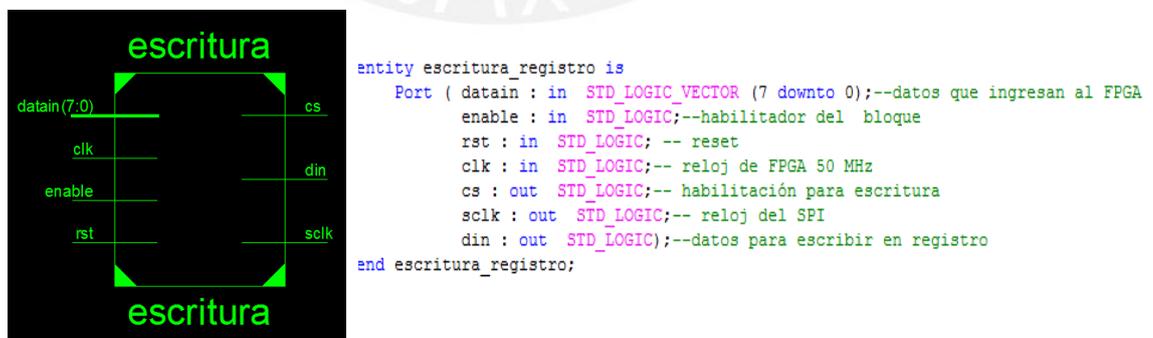


Fig. 3.11: Bloque y entidad del bloque escritura.

- **Leer registros:** El proceso de lectura de registros es similar al de lectura, pero en este caso se incluye la señal DOUT por donde se envía el valor de los registros a leer. El diagrama de tiempos a seguir es el que presenta la siguiente figura 3.12.

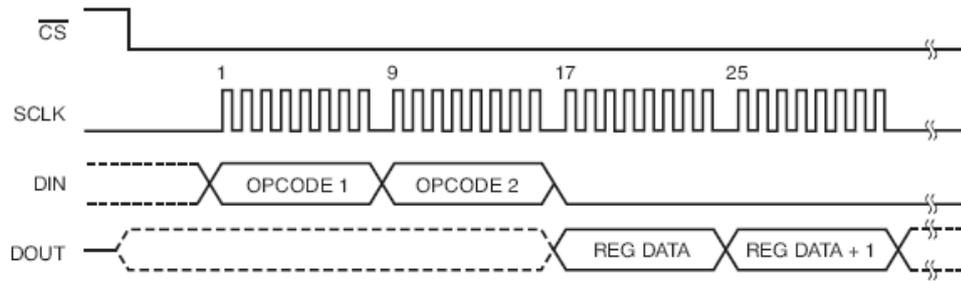


Fig. 3.12 Diagrama de tiempos de lectura de registros.

Para este caso el bloque que se realizó contiene las señales que se muestran en el diagrama, además una bandera que nos indica cuando ya se lee un byte y señales internas que se generan para almacenar los datos recibidos y por donde se transfiere el código. La entidad del bloque se presenta a continuación:

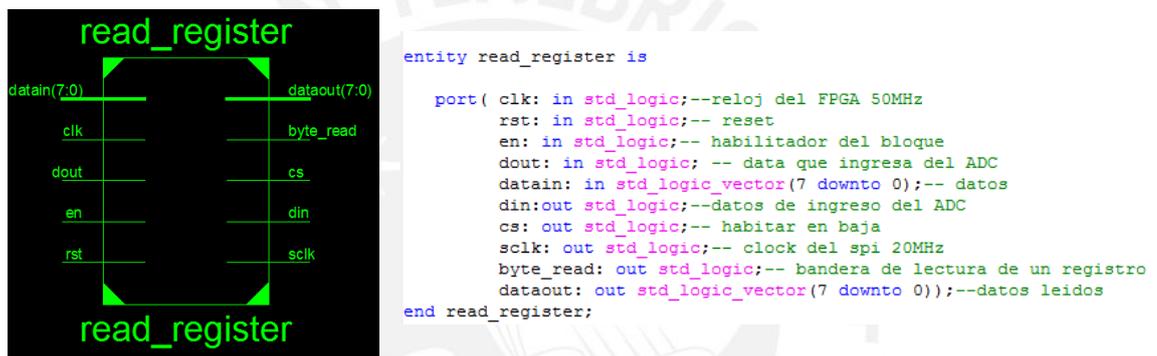


Fig.3.13 Bloque y entidad de lectura de registro.

- **Leer Datos:** para este caso al iniciar la toma de datos se lee de forma continua los datos de los canales cada vez que el DRDY se encuentre en baja, el ADC envía 24 bits por canal. En la siguiente figura 3.14 se muestra el diagrama de tiempos.

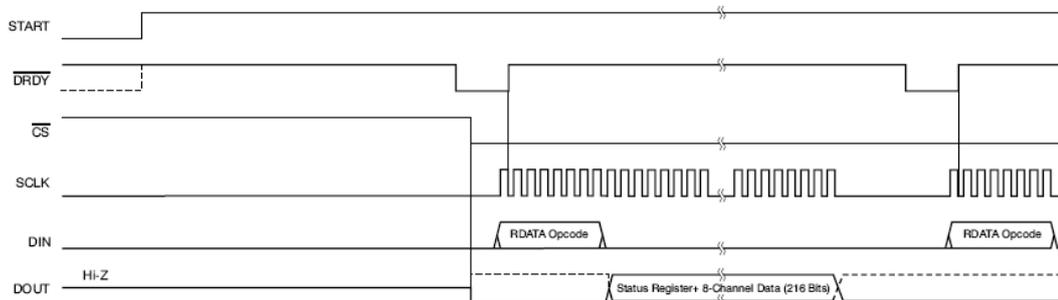


Fig.3.14 Diagrama de tiempos de lectura continua de datos.

Para realizar dicha solución se planteó el siguiente bloque y entidad, además se tiene señales internas de FPGA en donde se tiene la data para luego organizarla, también cuenta como en los casos anteriores con un habilitador para el bloque.

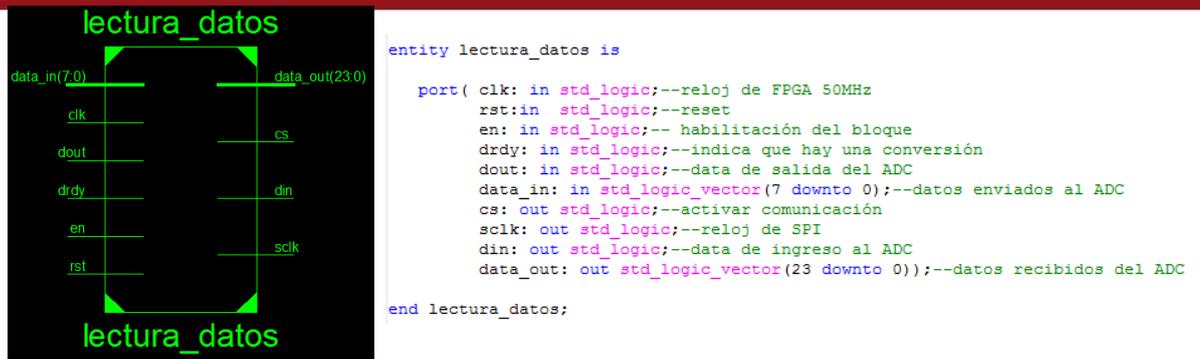


Fig. 3.15 Bloque y entidad de lectura de datos.

• Realizar la comunicación a la PC a través del UART

Para esta etapa se tiene que realizar una descripción para un controlador UART para lo que realizó tres bloques el generador de baudios, el bloque de recepción y finalmente el de transmisión. El generador de baudios es genérico lo que permite que modificar la velocidad a la que se desea transmitir. El bloque que se obtiene al combinar los bloques mencionados es el siguiente, la descripción del presente bloque se encuentra liberada por lo cual se utilizó uno que se desarrollo en un curso de Manejo de Periféricos con FPGA. Para poder modificar la velocidad es mediante N y M que se encuentran en la descripción siguiendo la siguiente formula:

$$\frac{\text{frecuenciaderelej}}{16 * \text{baudios}} = M$$

Donde: N representa el número de bits para representar M.

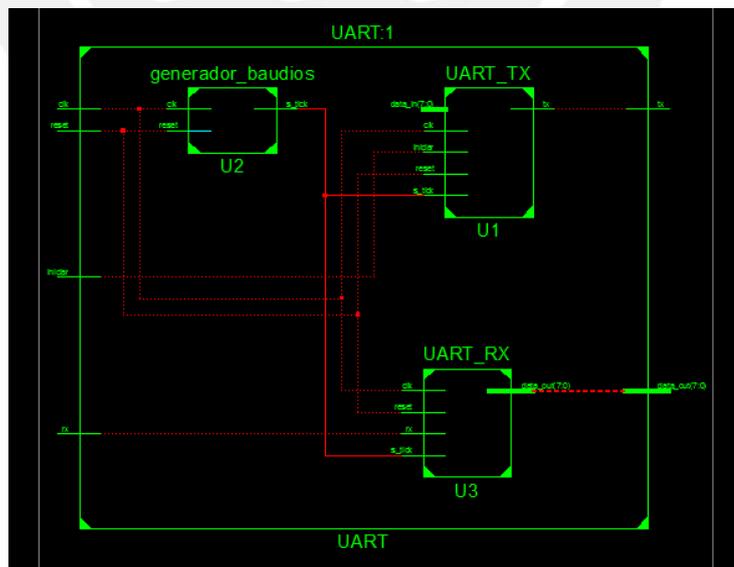


Fig. 3.16 Bloque de UART.

• **Control**

El siguiente bloque contiene a los bloques anteriores y es el encargado de seleccionar en el caso de lectura y escritura cual de los bloques funciona, además controla el envío de datos hacia la PC, creando una cabecera de 8 bits para identificar donde empieza cada dato y luego envía 3 Bytes consecutivos más el 1 byte de cabecera, esto corresponde a los datos obtenidos por un canal. Además contiene la configuración por defecto que se realiza para el ADC. El bloque es el que se muestra a continuación:

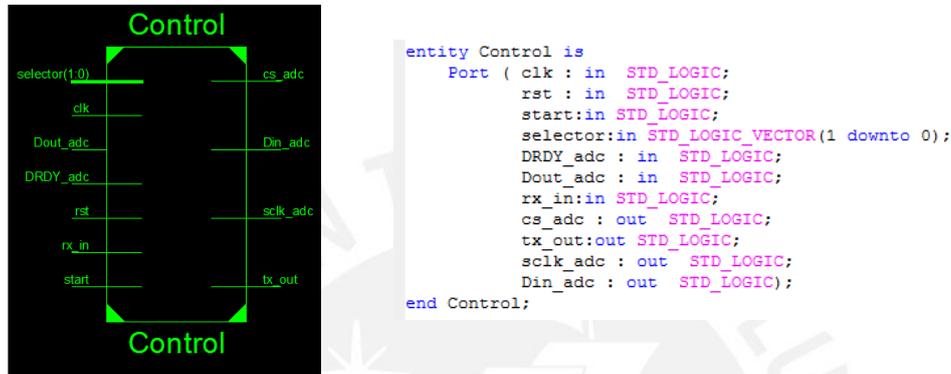


Fig. 3.17 Bloque y entidad de control.

En la Figura 3.18 se muestra la cantidad de recursos utilizados del FPGA que es el Mínimo, de esta forma se tiene más de 50% de espacio libre para agregar la función que se desee para un procesamiento de la señal.

Device Utilization Summary				
Logic Utilization	Used	Available	Utilization	Note(s)
Total Number Slice Registers	102	7,168	1%	
Number used as Flip Flops	89			
Number used as Latches	13			
Number of 4 input LUTs	158	7,168	2%	
Number of occupied Slices	98	3,584	2%	
Number of Slices containing only related logic	98	98	100%	
Number of Slices containing unrelated logic	0	98	0%	
Total Number of 4 input LUTs	158	7,168	2%	
Number of bonded IOBs	10	311	3%	
Number of BUFGMUXs	1	24	4%	
Average Fanout of Non-Clock Nets	3.80			

Fig. 3.18: Recursos usados del FPGA.

3.9.2.3 Aislamiento entre PC y Sistema de Adquisición

Como ya se mencionó los dispositivos escogidos son IFD91 e IFE91D receptor y transmisor de fibra óptica respectivamente, en el caso del transmisor no existe un circuito recomendado para su conexión, pero para el caso de receptor si existe un circuito de adaptación para manejo de corrientes.

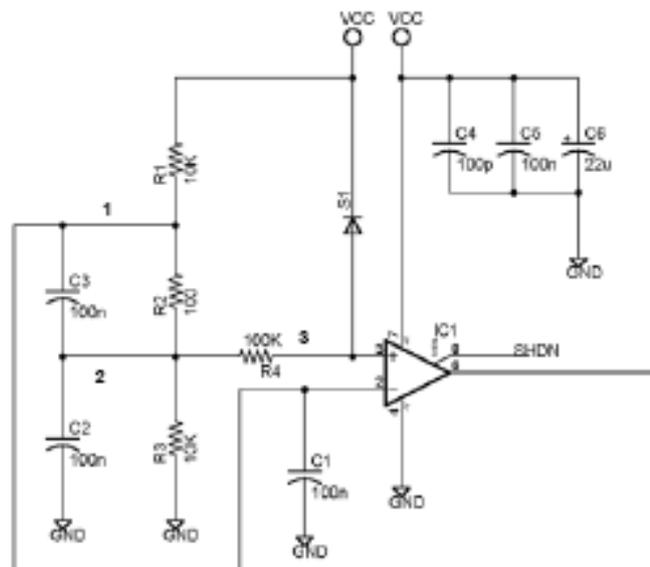


Fig. 3.19 Diagrama esquemático del receptor [30].

3.9.2.4 Controlador de USB

Para esta etapa como ya se utiliza el FTD232 circuito integrado que realiza una conexión USB pero con una interfaz serial UART para de esta forma conseguir lo planteado en el inicio, conseguir una conexión a través de un cable USB. El esquemático de la presente parte se muestra en la figura 3.20.

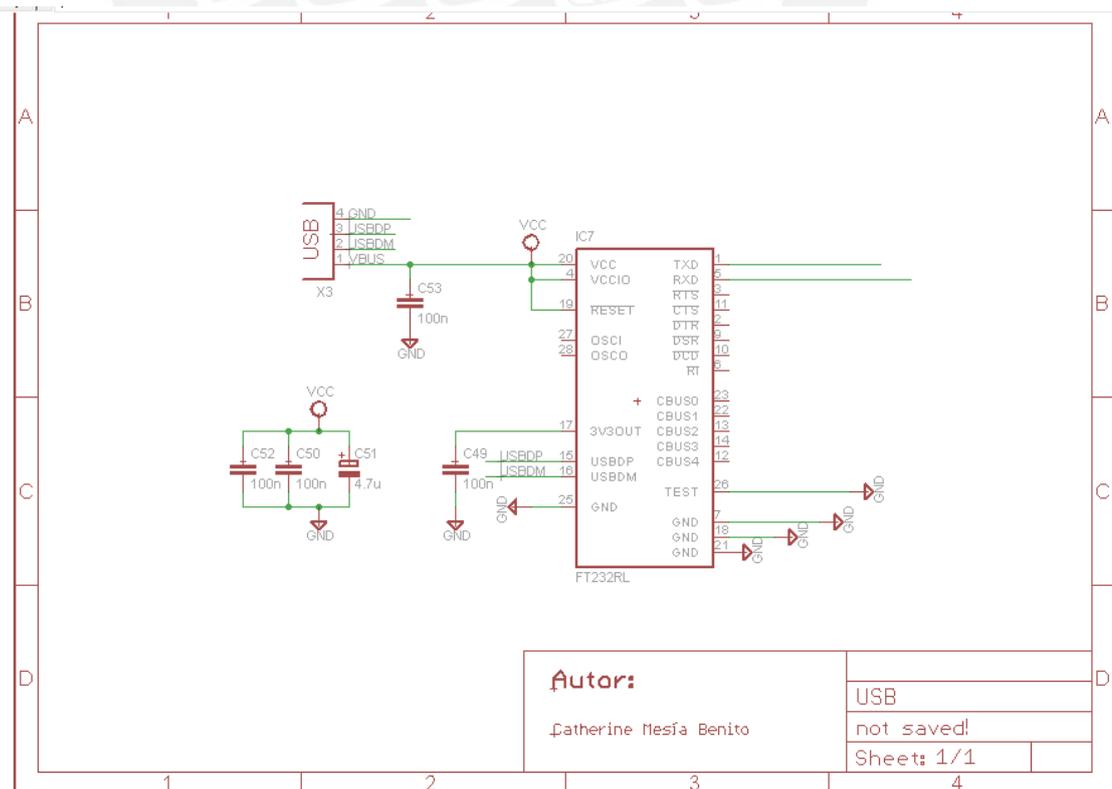


Fig. 3.20 Esquemático de controlador de USB.

3.9.3 Fuente de Alimentación

Para la etapa de alimentación se divide en tres partes como se menciono anteriormente. La primera etapa es la del convertidor AC/DC de 220V a 5.1 V. Luego se requiere separar la etapa analógica y digital para ello se utiliza dos convertidores DC/DC el primero de 5.1V a 3.3 V (digital) y de 5.1V a 5V (analógica). A continuación se presenta el esquemático de la parte digital, la mayoría de los circuitos integrados utilizan 3.3 V pero la parte de programación FPGA requiere de 1.2V para lo cual se utiliza el siguiente esquema.

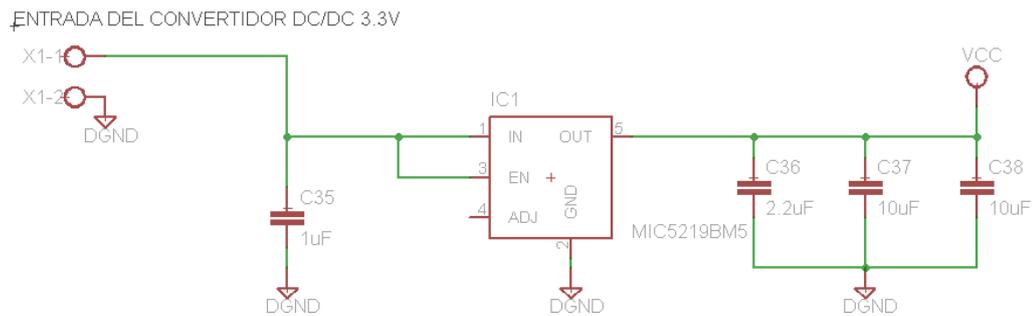


Fig. 3.21 Esquemático de regulador de 1.2 V.

Por otro lado la parte analógica requiere voltajes de 1.5V y -1.5V para ello se utiliza el siguiente esquema.

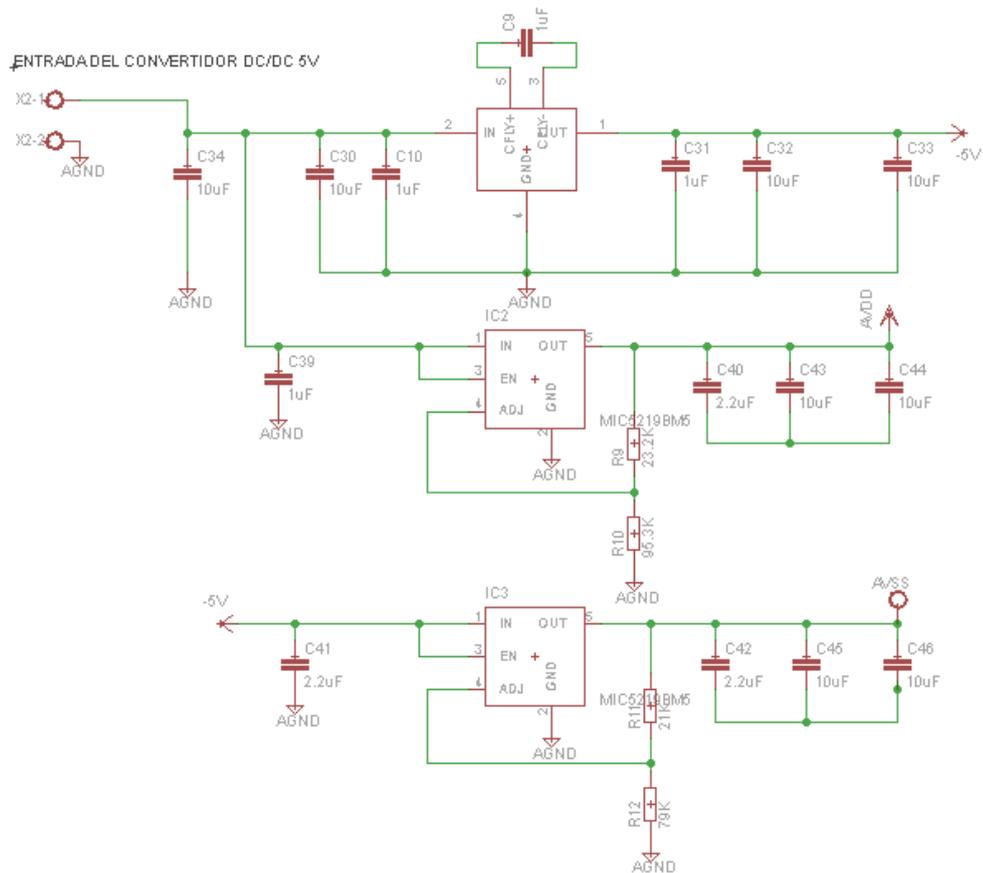


Fig. 3.22: Esquemático de reguladores de parte analógica.

Para obtener 1.5 V y -1.5V se utilizan reguladores variables por lo tanto para hallar la resistencias necesarias, en el caso del voltaje de 1.5 en la hoja técnica se dan los valores de resistencias de acuerdo al voltaje de salida pero para el caso de -1.5 voltios se utiliza la siguiente formula $V_{out} = \frac{R1+R2}{R2} * 1.204$ además se debe cumplir que $R1||R2 = 19K\Omega$

3.9.4 Interfaz de Usuario

Lo que se requiere es una interfaz donde el usuario pueda visualizar datos adquiridos y observar la gráfica obtenida, el entorno desarrollado es simple para visualizar la señal de un canal o varios canales de acuerdo a lo que requiera el usuario.

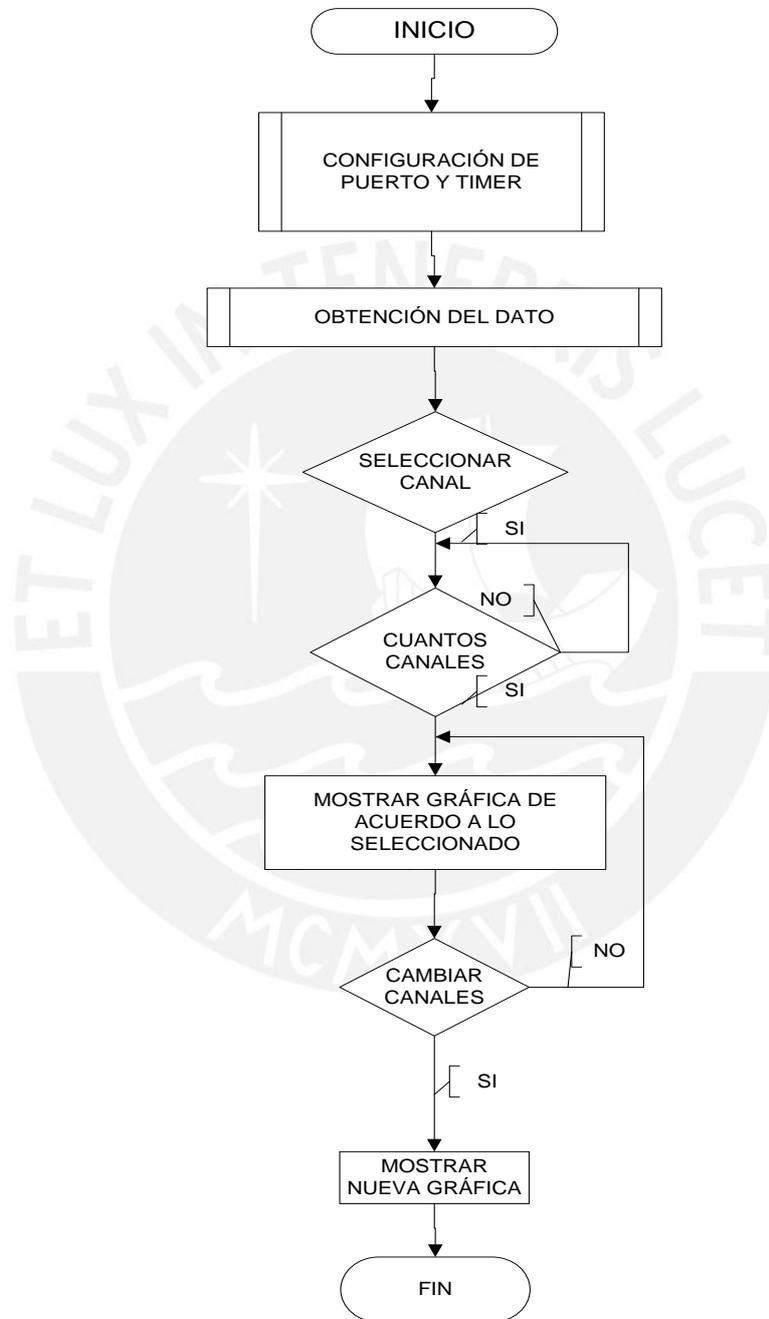


Fig. 3.23 Diagrama de flujo del programa.

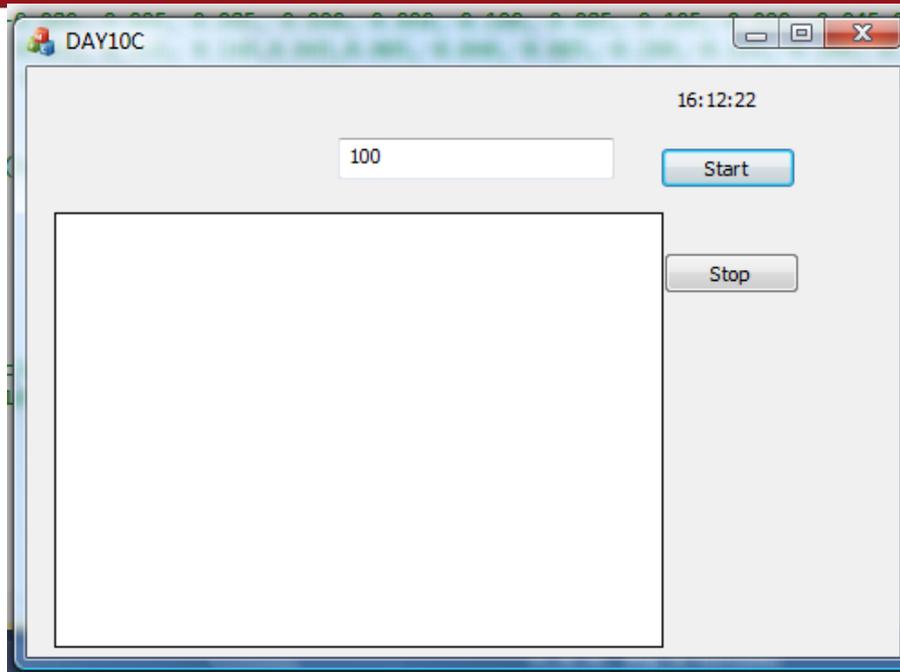


Fig. 3.24 Interfaz de Usuario.

En la figura 3.23 se muestra la interfaz de usuario realizada la cual posee un botón de inicio para inicializar la gráfica y el botón de stop para detener la toma de datos. Es una interfaz simple y sencilla para el usuario. Además se puede realizar la selección del canal que se desea observar.

CAPÍTULO 4: PRUEBAS Y RESULTADO

4.1 INTRODUCCIÓN

El presente capítulo presenta las pruebas realizadas en las diferentes etapas, descripción del hardware y software, para poder verificar el correcto funcionamiento del sistema diseñado. En el caso de la descripción se realizó la simulación de cada etapa desarrollada, mientras que en el software la visualización de la señal.

4.2 Pruebas de la descripción de Hardware

Para realizar las pruebas se utilizó el CAD adecuado en este caso el programa ISE debido a que se utiliza un FPGA de la marca Xilinx.

- **Etapas de escritura de registros del ADC**

Para la presente prueba se tiene que verificar que se está realizando la comunicación entre el ADC y en FPGA a través de SPI, generando el clock (SCLK) requerido cuando el bloque se encuentra activo y que se transmita los datos (8 bits) cuando ya se genere el SCLK, esto se puede verificar consiguiendo el diagrama de tiempo que nos presenta la hoja de datos. En la siguiente gráfica se muestra la prueba realizada.

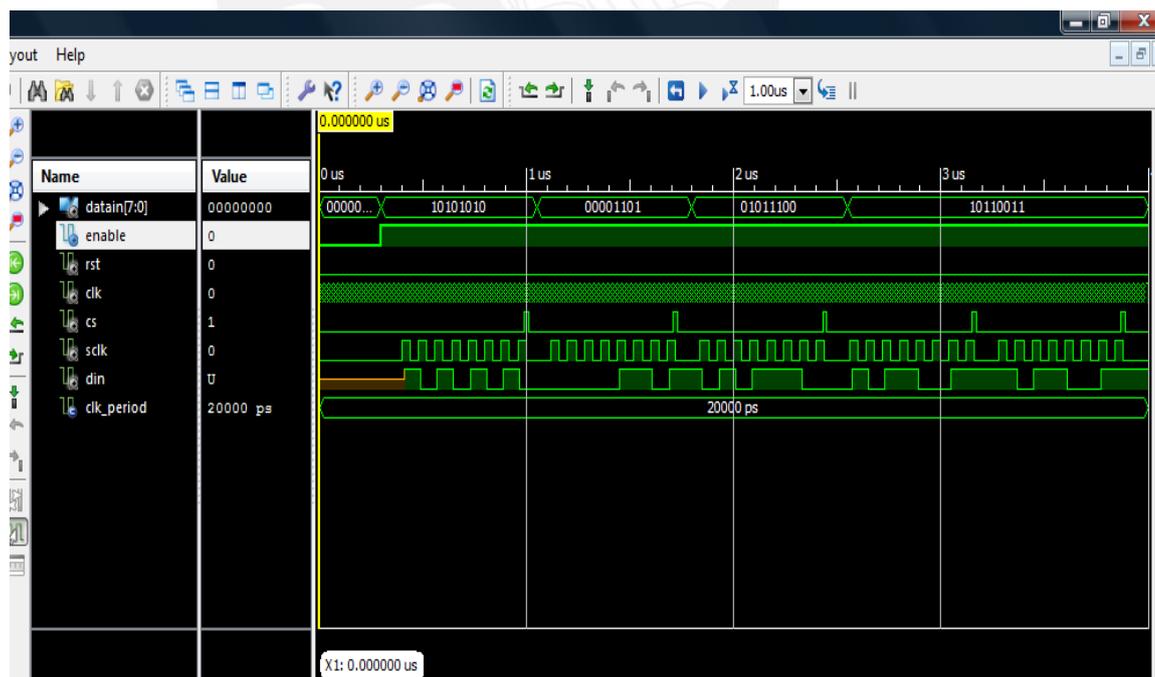


Fig. 4.1: Simulación de escritura de registro.

Se observa que se realiza una adecuada generación del SCLK, señal de reloj de la comunicación SPI además se observa que se da una adecuada transferencia de

datos hacia el ADC, también se observa que se presenta pequeños picos de deshabilitación del la CS esto se debe a que existe un retardo .

- **Etapa de lectura de registros**

Para esta etapa se debe visualizar que se envié inicialmente los dos byte de código indicando que es lectura y la cantidad de registros a leer y luego se debe visualizar la lectura de dichos registros.

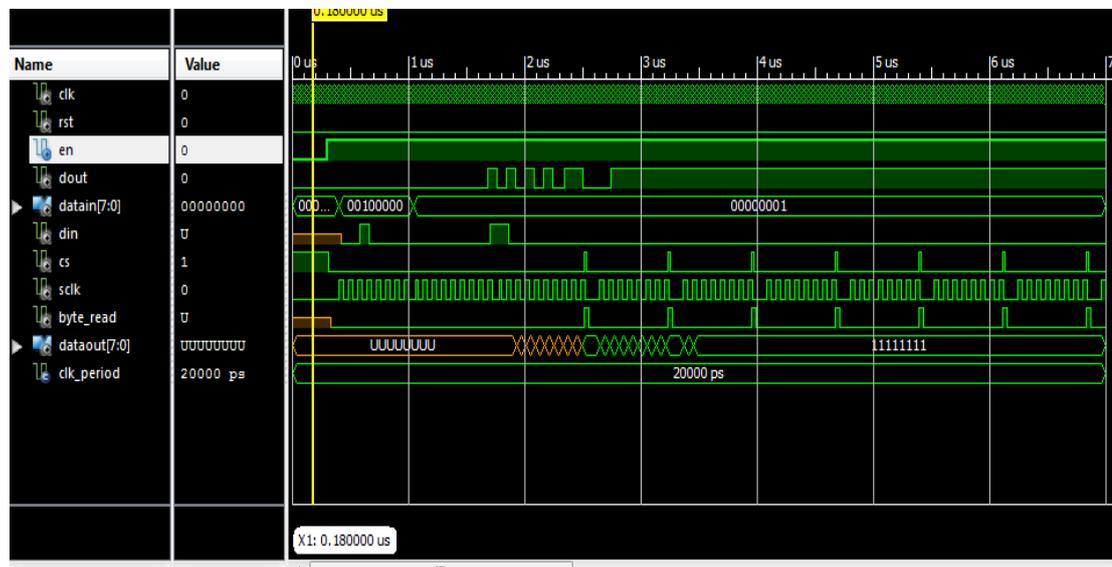


Fig. 4.2 Simulación de lectura de Registro.

En la simulación se observa que al realizar dicha función el SCLK reloj de la comunicación SPI sigue funcionando de forma adecuada, al inicio al mandar los comandos para la lectura se observa unos pequeños glitches, que en el momento de lectura de valores ya no se presenta, además también se logró observar una adecuada transferencia de datos sincronizados con SCLK.

- **Etapa de lectura de datos**

En esta etapa se envía un comando hacia en ADC, el cual indica el inicio de la toma de datos, para luego recibir los datos de forma continua, estos se empezaran a recibir después de que CS tenga un estado en baja que significa que habilitó la conversión y DRDY al tener un estado en baja por un momento nos indica que los datos están listos para ser transmitidos.

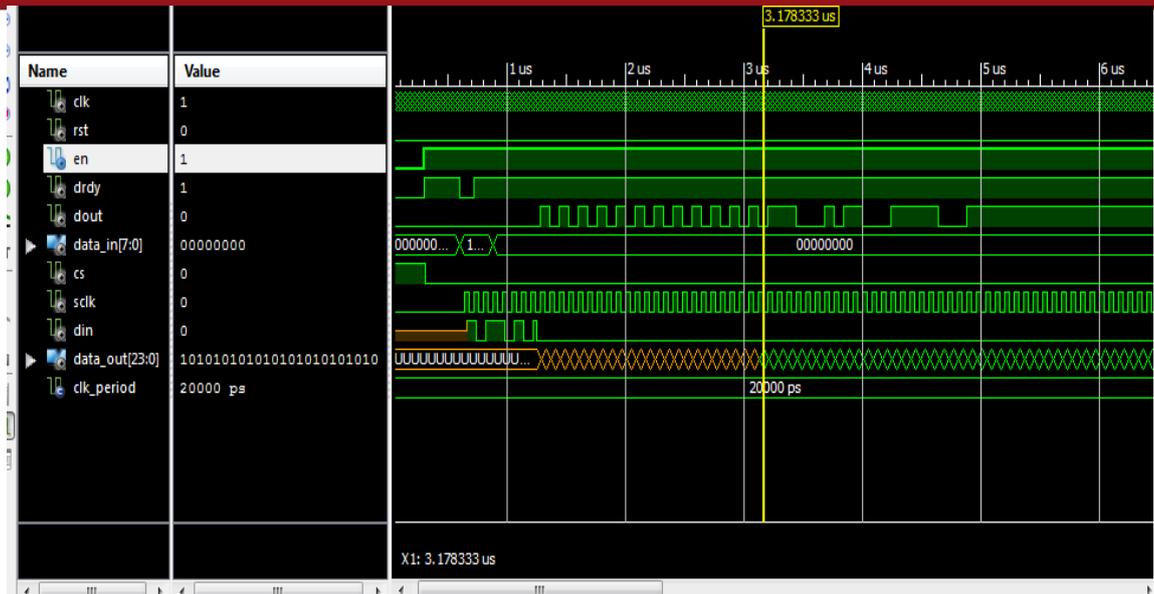


Fig. 4.3 Simulación de lectura de datos.

Se pudo observar que se llega a transmitir los 24 bits por canal, el bloque permite la transmisión de 24 bits de los 4 canales, para luego esperar que nuevamente DRDY notifique que tiene nuevos datos para ser transferidos durante todo este periodo se observo que el CS se mantiene en estado de baja, manteniendo habilitado la transferencia de datos.

- **Prueba de UART**

En esta prueba se debe verificar que se encuentre transmitiendo a la velocidad que se halla indicado y que no exista perdida de datos, verificar que generador de baudios está generando lo baudios que se configuraron y que nos muestre la transmisión y recepción de datos de acuerdo a lo requerido. Además se colocaron banderas para que nos indique cuando se está realizando una transmisión o recepción de datos y cuando termina cada etapa.

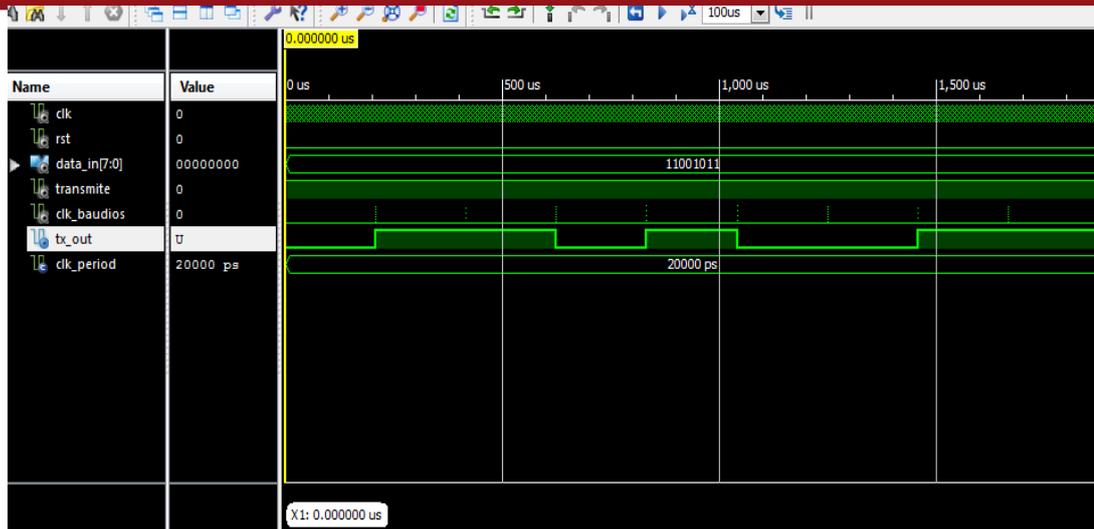


Fig. 4.4 Simulación de transmisión por UART.

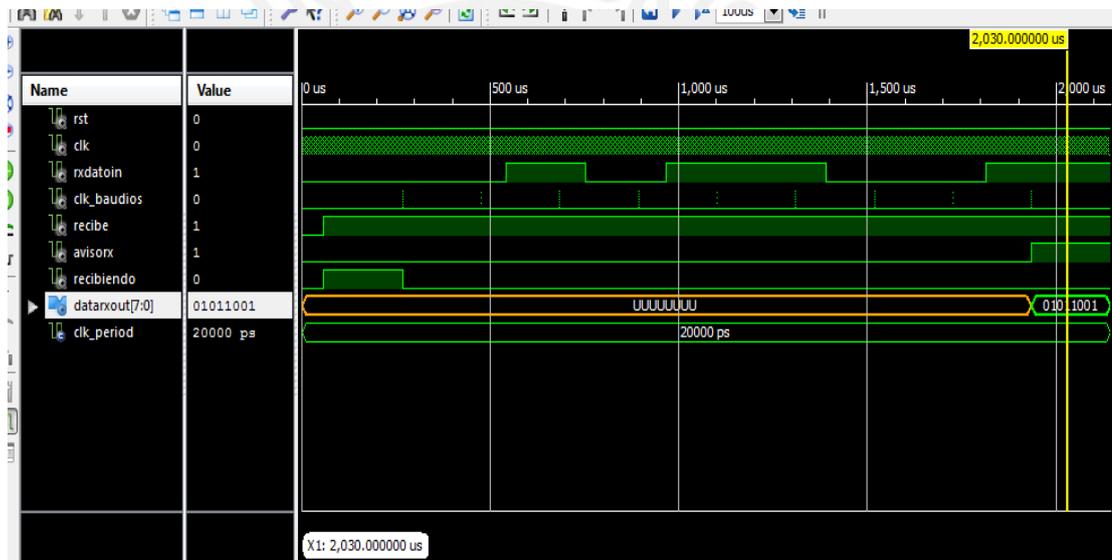


Fig. 4.5 Simulación de Recepción UART.

Se observó que se realiza una adecuada transmisión y recepción de a través de UART, además se aprecia que si se realiza una generación de baudios, así mismo se observó que hubo una adecuada transmisión y recepción de datos.

Las pruebas se realizan por etapas ya que todas estas se encuentran dentro del bloque general, se observó que cada etapa dentro de la principal funciona de manera correcta, de acuerdo a la descripción realizada en cada etapa.

4.3 Prueba de Software

Se generó una data que simuló la señal ECG, el programa realizado genera la presente señal que se muestra en la gráfica en donde sí se llega aprecia en complejo QRS claramente aunque las otras características no se identifican claramente.

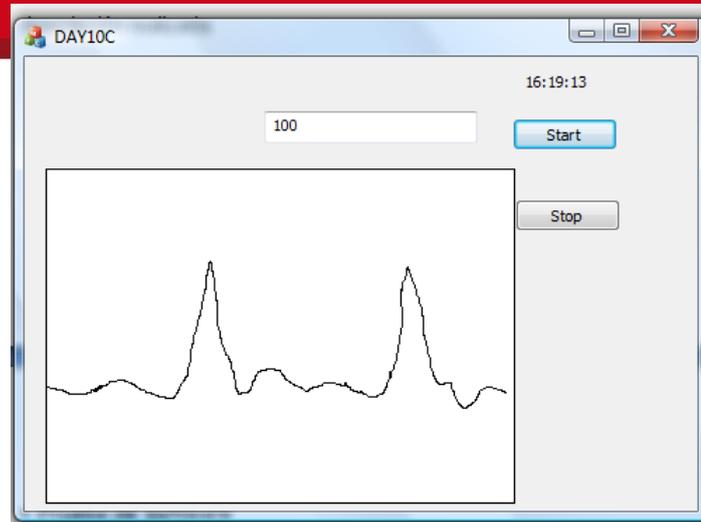


Fig. 4.6 Simulación del Software.

4.4 Presupuesto

A continuación se muestra el presupuesto de este trabajo de tesis:

Tabla 4.1: Presupuesto.

Cantidad	Nombre	Precio
1	ADC	\$ 27,90
1	FPGA	\$ 21,95
1	PROM	\$ 6,95
1	NAND-FLASH	\$ 13,16
1	SRAM	\$ 38,10
1	FT232	\$ 4,50
1	Oscilador de 2.048MHz	\$ 2,40
1	Oscilador de 50MHz	\$ 3,49
1	Unregulated	\$ 1,37
1	Regulador 1.5V	\$ 2,00
1	Regulador -1.5V	\$ 3,15
1	Regulador de 1.2V	\$ 1,25
1	Regulador de 2.5 V	\$ 0,60
1	Convertor AC/DC	\$ 23,30
1	Convertor DC/DC 3.3	\$ 13,75
1	Convertor DC/DC 5V	\$ 7,20
1	Componentes Varios	\$ 50,00
1	Fabricación de Tarjeta	\$ 100,00
	TOTAL	\$ 321,07

CONCLUSIONES

- Se realizó el diseño del sistema de adquisición digital de señales biomédicas, el cual permitirá ser flexible al usuario debido a que se utiliza un FPGA que puede ser reprogramable y además permitirá que el usuario pueda agregar las funciones que requiere, como bloques de procesamiento de las señales para cuando se requiera realizar procesamiento en tiempo real. El diseño de este sistema cuenta con más del 50 % de la capacidad del FPGA disponible.
- Se diseñó la etapa de digitalización para las señales biopotenciales ya que se seleccionó un conversor análogo digital con una resolución de 24 bits además este permite obtener hasta 32K muestras por segundo y ofrece una ventaja adicional ya que dicho circuito integrado posee amplificadores con ganancia programable. De esta forma se cumplen los requerimientos de precisión ya que las señales se encuentran en el rango de 100 μ V y 10mV.
- Se realizó el diseño de la parte de control que se encuentra basada en el FPGA, se pudo comprobar que cada etapa descrita funciona correctamente, esto se comprobó porque en las simulaciones realizadas se obtiene los diagramas de tiempos que la hoja de datos de ADC muestra. De acuerdo a la realización de cada bloque se observa que los diagramas son similares a las que el fabricante muestra.
- Se realizó una descripción de *hardware* ordenada para cada etapa ya que al realizar la combinación en el bloque de control cuando se presentaron problemas permitió realizar un análisis rápido.
- Se realizó el bloque de transmisión serial usando UART para poder comunicar al sistema con la PC. Además se seleccionó el circuito integrado adecuado el cual permite una comunicación a través de cables USB pero utiliza una interfaz de UART.
- Se elaboró un programa sencillo el cual muestra a la señal adquirida de una forma clara y precisa y que el usuario la pueda visualizar a través del tiempo.

RECOMENDACIONES

- Se revisar con mayor detenimiento los estándares de seguridad en que requieren los equipos que se encuentran en contacto con pacientes. Para poder considerar estos en una siguiente etapa de implementación.
- Realizar una interfaz de usuario que permita tener mayores opciones al usuario como poder interactuar con la data o aplicar alguna función y no solo visualizarla.
- Si se realiza una siguiente etapa de implementación es importante obtener diferentes simuladores para poder verificar un adecuado funcionamiento y conseguir la ganancia adecuada a la que se configuraría el amplificador que se encuentra en el ADC.
- Investigar sobre distintos procesamientos que se puedan hacer a estas señales médica, para poder seleccionar de una forma más adecuada el FPGA teniendo en consideración el espacio que pueda ocupar dicho procesamiento y si es necesario conectar otro tipo de periféricos.
- Investigar sobre la transmisión a través del protocolo USB 2.0 y no solo usar conexión a través de cable, sino utilizar las ventajas que nos pueda ofrecer dicho protocolo de comunicación.

BIBLIOGRAFIA

1. REID R., Harrison.
2007 A versatile Integrated Circuit for the Acquisition of Biopotentials IEEE Custom Integrated Circuits Conference (CICC).
2. University, Newcastle. Newcastle Biomedicine. [En línea] [Citado el: 23 de Setiembre de 2010.] <http://www.ncl.ac.uk/biomedicine/research/bmei/projects.htm>
3. F., Dyro Joseph.
2004 Clinical Engineering Handbook. Elsevier Inc.
4. Filomena Eduardo, Aldonate Julio, Acevedo Rubén, Spinelli Enrique.
2009 Revisión sobre nuevas tendencias en la adquisición de biopotenciales. Argentina.
5. CORTÉS C. A., ARISTIZABAL L.A., FLÓREZ R.D.
2005 Microconvertidores Sigma/Delta aplicados al análisis de bioseñales. Cuba : VI Congreso de la Sociedad Cubana de Bioingeniería Habana.
6. NORTHROP, Robert B.
2003 Analysis and application of analog electronic circuits to biomedical instruments. Florida.
7. TUPAYACHI Paul, PIÑERO José, Callupe Rocio, Alvarado Rosa
2007 Diseño de un módulo electroencefalográfico par Interfaces Cerebro Computadora orientada a personas con discapacidades motoras. Lima.
8. Project, EEG. Open EEG. [En línea] [Citado el: 25 de Marzo de 2010.] <http://openeeg.sourceforge.net/doc/index.html>.
9. SOÑORA MENGAMA, Alexander
2005 Diseño de modulares digitales empleando FPGA para escaners de resonancia magnética.. Número 35, Vol. 9. Universidades, Ciencia y Tecnología,
10. Usakli A. B., Gencer N. G
2007 USB/ Based 256-channel Electroencephalographic Data System for Electrical Source Imaging of the Human Brain. Vol. 35. Pág. 255-273. Instrumentation Science and Technology,
11. CIACCIO Edward J., SALTMAN Adam E., HERNANDEZ Oscar M., BOMHOLDT Reidar J., COROMILLAS James
2005 Multichannel Data Acquisition System for Mapping the Electrical Activity of the Heart.. s.l. : PACE, Vol. Vol. 28.
12. Instruments, Texas.
2009 Amplifier and Data convert Guide.
13. Atmel. Datasheet. [En línea] [Citado el: 12 de Julio de 2010.] http://www.atmel.com/dyn/products/datasheets.asp?family_id=607.

14. Instruments, Texas. Productos. [En línea] [Citado el: 12 de Julio de 2010.]
<http://focus.ti.com/mscu/docs/mcuhome.tsp?sectionId=101&DCMP=TIHomeTracking&HOS=Other+OT+home+micro>.
15. Freescale, Motorola. Productos. [En línea] [Citado el: 12 de Julio de 2010.]
<http://www.freescale.com/webapp/sps/library/pridlib.jsp>.
16. Instrumental, National. 2008 Una introducción de la tecnología FPGA: Los cinco beneficios principales. [En línea]. [Citado el: 24 de Mayo de 2010.]
17. AXELON, Jan.
2006 *USB Mass Storage: Designing and Programming Devices and Embedded Hots*. s.l. : Lakeview Research.
18. BENNING Manj, BOYD Stephen, COCHRANE Adam, UDDENBERG Derek.
2003 *The Experimental Portable EEG/EMG Amplifier*. s.l. : University of Victoria.
19. BIOPAC Systems, Inc. Acqknowledge Software. [En línea] [Citado el: 2 de Abril de 2010.] <https://www.biopac.com/acqknowledge-data-acquisition-analysis-software-win>.
20. CleveMed. Sistemas de Investigación Fisiológica. [En línea] [Citado el: 2 de Abril de 2010.] <http://clevemed.com/BioCapturePro/software.shtml>.
21. CyberEvolution. BioExplorer. [En línea] [Citado el: 2 de Abril de 2010.]
<http://www.cyberevolution.com/>.
22. Neurowerk. Equipos diagnósticos fabricados en Alemania. [En línea] [Citado el: 2 de Abril de 2010.]
<http://www.abmedic.com/especialidades/neurofisiologia/eeg.pdf>.
23. BioSemi. Software. [En línea] [Citado el: 2 de Abril de 2010.]
<http://www.biosemi.com/software.htm>.
24. Discapacinet. Crea la UNAM programa para analizar mapeo cerebral. [En línea] 2006. [Citado el: 5 de Abril de 2010.] http://www.esalud.gob.mx/wb2/eMex/eMex_crea_la_UNAM_programa_para_analizar_mapeo_cer.
25. D., BRONZINO Joseph.
2000 *The Biomedical Engineering Handbook*. s.l. : Segunda Edición.
26. VINGOLO BARCHIESE, Juan.
2008 *Introducción al Procesamiento Digital de Señales*. Valparaíso : Ediciones Universitarias de Valparaíso.
27. Xilinx, Plataforma Flash In-System Programmable configurations PROMs, 2010.
28. Fernandez L.,
2009 Transmisión y comunicación de datos. El Cid Editor. Pág. 17.
29. Sundarajan, D. 2003 *Digital Signal Processing: Principles, Algorithms and Applications*, World Scientific Publishing.