

PONTIFICIA UNIVERSIDAD CATÓLICA DEL PERÚ
FACULTAD DE CIENCIAS E INGENIERÍA



PONTIFICIA
**UNIVERSIDAD
CATÓLICA**
DEL PERÚ

**DESARROLLO DE UN EXCITADOR SINTONIZADO DE
ULTRASONIDO**

Tesis para optar el Título de Ingeniero Electrónico, que presenta el bachiller:

Francisco Andres Loyola Sarmiento

ASESOR: PhD. Roberto Lavarello Montero

Lima, julio del 2013

RESUMEN

El presente trabajo tiene por objetivo el diseño y desarrollo de un excitador básico de ultrasonido. Para dicho fin, se debe generar una señal eléctrica adecuada para aplicarla a un transductor. Esta señal eléctrica consiste básicamente en trenes de pulsos de alto voltaje que son enviados cada cierto periodo. Los parámetros de esta onda, tales como duración del pulso, número de pulsos por tren y frecuencia de repetición del tren de pulsos, deben ser configurados por el usuario.

Con este trabajo se busca promover la investigación sobre excitadores de ultrasonido de mayor precisión y resolución, lo que implicará una contribución en el desarrollo de equipos de ultrasonido para diversas aplicaciones, cada vez más necesarias e importantes en la medicina e industria.

Para alcanzar este objetivo, se ha hecho uso de un sintetizador digital de frecuencias, conocido como *DDS*, para poder generar pulsos de voltaje de hasta 200 nanosegundos. Para controlar la frecuencia de repetición se utilizó un microcontrolador Atmel de 8 bits y para el control del número de pulsos por tren, un sistema compuesto por compuertas lógicas de alta velocidad de la familia 74HCT. Finalmente, para amplificar la señal lógica generada, se usó un arreglo de *Power MOSFETs*.





INDICE

INTRODUCCION

CAPÍTULO 1: ULTRASONIDO, CONTEXTO Y APLICACIONES

1.1 Estado del arte.....	8
1.2 Conceptualizaciones generales.....	9
1.3 Equipos de ultrasonido.....	10
1.4 Declaración del marco problemático.....	14
1.5 Modelo Teórico.....	14

CAPÍTULO 2: PLANTEAMIENTOS PARA EL DISEÑO E IMPLEMENTACION DE UN EXCITADOR DE ULTRASONIDO

2.1 Objetivos de la investigación.....	15
2.1.1. Objetivo general.....	15
2.1.2. Objetivos específicos.....	15
2.2 Análisis del sistema y determinación de requerimientos.....	16
2.2.1 Análisis de etapa de lógica.....	17
2.2.2 Análisis de la etapa de selección de parámetros.....	26
2.2.3 Análisis de etapa de potencia.....	27

CAPÍTULO 3: DISEÑO DEL EXCITADOR DE ULTRASONIDO

3.1 Diseño e implementación de etapa lógica.....	30
3.1.1 Generación y control de la frecuencia de pulso.....	30
3.1.2 Control del número de pulsos por tren.....	37
3.1.3 Control de la frecuencia de repetición.....	41
3.2 Diseño e implementación de etapa de selección de parámetros.....	43
3.2.1 Diseño del puerto de comunicaciones.....	43
3.2.2 Diseño e implementación del software.....	46
3.2.2.1 Diagrama de flujo de solución.....	46
3.2.2.2 Uso de Java y librería de control de puertos seriales.....	47

3.3 Diseño de etapa de amplificación.....47

CAPITULO 4: IMPLEMENTACION, PRUEBAS Y RESULTADOS

4.1 Pruebas con la etapa lógica.....51

4.2 Pruebas con el software de comunicación.....59

4.3 Pruebas con la etapa de amplificación.....61

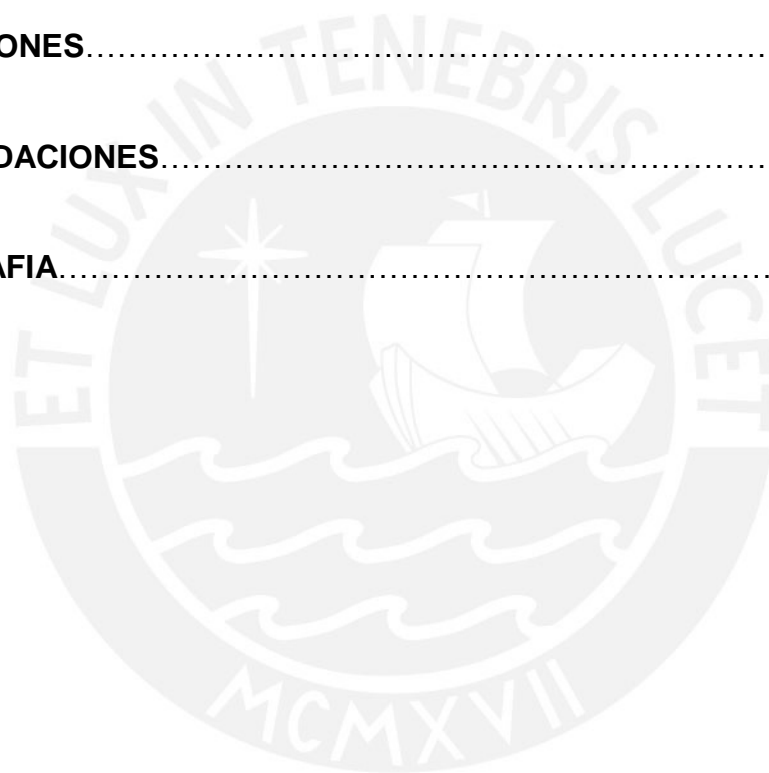
4.3.1 Pruebas con carga resistiva.....62

4.3.2 Pruebas con transductor de ultrasonido.....64

CONCLUSIONES.....69

RECOMENDACIONES.....70

BIBLIOGRAFIA.....71



INTRODUCCIÓN

El ultrasonido ha venido cobrando mayor relevancia en estos últimos tiempos, esto es debido a sus amplias aplicaciones en la industria, medicina, etc. En aplicaciones industriales éste simplifica lo que podría involucrar complejos procesos, como por ejemplo la generación de biodiesel, la soldadura de metales, la limpieza de vidrios y sólidos, entre otros. Por otra parte, su llegada a la medicina ha posibilitado las ecografías, así como diversas aplicaciones tanto en diagnóstico como en terapia física. Esto es gracias a que su aplicación adecuada en humanos no es perjudicial a largo plazo, debido a que es un tipo de radiación no ionizante, es decir, no altera la estructura atómica de la materia [3].

Asimismo, gracias al avance de la ciencia y a la miniaturización, se han desarrollado diversos equipos de ultrasonido portátiles. Esto es muy relevante ya que brinda una gran herramienta de diagnóstico portátil muy útil, que posibilita una rápida atención en situaciones extremas, como emergencias en zonas de difícil acceso, las cuales son muy comunes en nuestro territorio nacional.

Un equipo de ultrasonido está conformado por diversas etapas. Una muy importante es la encargada de excitar adecuadamente los transductores que generan finalmente las ondas acústicas. Esta etapa también es conocida como la de excitación del transductor.

Ante lo expuesto, se plantea la construcción de un excitador sintonizado de ultrasonido, el cual, si bien no tendrá las características de equipos desarrollados por empresas transnacionales, podrá contribuir a posteriores investigaciones con respecto a la construcción de este tipo de equipos.

CAPÍTULO 1: ULTRASONIDO, CONTEXTO Y APLICACIONES

1.1. Estado del arte.

En la actualidad, el ultrasonido ha venido tomando gran importancia en nuestra sociedad gracias a sus diversas aplicaciones en medicina, tanto en diagnóstico como en terapia, y a sus aplicaciones industriales cada vez más extendidas.

El ultrasonido es una onda acústica cuya frecuencia se encuentra por encima de los 20 KHz. Debido a las limitaciones biológicas los seres humanos no pueden oírlo, sin embargo, otros seres vivos como cetáceos o insectos incluso lo usan para comunicarse u orientarse [1].

En el campo industrial existen muchas aplicaciones como soldadura por ultrasonido, limpieza de metales, separación de componentes en procesos de fabricación, creación de biodiesel entre otros; por lo que su aplicación tiene un gran potencial para mejorar la industria en nuestro país.

En medicina es ampliamente utilizado para obtener imágenes del cuerpo humano. Estudios demuestran que sólo es superado por las radiografías, en lo que respecta a número de exámenes en los Estados Unidos [12], pero a diferencia de este último, el ultrasonido no expone al cuerpo a radiación ionizante.

La radiación electromagnética transporta energía mediante ondas electromagnéticas. Si esta energía es suficiente para producir ionización (lo cual altera la estructura de la materia) se dice que es radiación ionizante. Los rayos X y gamma son ejemplos de radiación ionizante, en cambio, el ultrasonido, el MRI, las ondas de radiofusión, y parte del espectro UV, son tipos de radiación electromagnética no ionizante.

Gracias a que el ultrasonido no es un tipo de radiación ionizante, sus efectos en el cuerpo humano son mínimos y permiten su uso más frecuente, como también la realización de exámenes en cuerpos tan indefensos como los no natos [2].

A diferencia del *Magnetic resonance Imaging* (MRI), el cual tampoco transporta energía ionizante, los equipos de ultrasonido son más económicos, además pueden diseñarse equipos más portables, los cuales permitan su transporte a zonas de difícil acceso, siendo esto complicado de realizar con los tomógrafos, ya que por naturaleza su tamaño es mucho más grande [2].

No obstante, como ya se había mencionado anteriormente los equipos de ultrasonido no llegan a ser del todo asequibles para regiones empobrecidas, lo cual es un obstáculo para su distribución en cantidad en todas las regiones que aclaman un servicio médico de calidad.

1.2. Conceptualizaciones generales

Equipo de ultrasonido	Ultrasonido	Definición	Es una onda acústica cuya frecuencia está entre los 20 Hz y los 20 KHz
		Frecuencia	Es una magnitud que mide el número de repeticiones por unidad de tiempo de cualquier fenómeno o suceso periódico[8]
	Etapas del equipo	Excitador	Es la unidad encargada de generar una señal eléctrica que luego es aplicada a un transductor para la generación de una onda acústica.
		Receptor	Es la unidad encargada de acondicionar la señal eléctrica producida por un transductor para luego ser procesada por una unidad de procesamiento de señales.

Sintonizar	Definición	Ajustar la frecuencia de resonancia de un circuito a una frecuencia determinada [8].
Transductor	Definición	Dispositivo capaz de transformar o convertir un tipo de energía A en energía B, energía B en energía A, o ambos a la vez.
	Transductor de ultrasonido	Dispositivo que transforma energía eléctrica en energía mecánica (o viceversa) en forma de ondas de ultrasonido.
	Energía eléctrica	Forma de energía resultante de la existencia de una diferencia de potencial entre dos puntos.
	Energía mecánica	Energía que se debe a la posición y al movimiento de un cuerpo.

1.3 Equipos de ultrasonido

Generalmente, un equipo de ultrasonido está compuesto por un excitador de ultrasonido y un receptor de las señales o ecos recibidos por el transductor, además de otros componentes.

Un excitador de ultrasonido es un dispositivo capaz de generar una señal de voltaje destinada a excitar un transductor ultrasónico. Este transductor, que convierte la energía eléctrica en mecánica, genera ondas acústicas que poseen características apropiadas de amplitud, frecuencia y duración de señal, según la aplicación que se dará al dispositivo [1].

Un receptor de ultrasonido es un dispositivo capaz de acondicionar las señales eléctricas producidas por los ecos mecánicos que llegan al transductor, el cual las convierte nuevamente en energía eléctrica. Entre otros, es necesario un filtro capaz de eliminar las componentes de frecuencia no deseadas así como el ruido

que esté presente. Luego, la señal debe ser amplificada para poder ser digitalizada por un conversor análogo/digital [2].

Generalmente, un receptor de ultrasonido funciona en conjunto con un excitador, por ejemplo en la formación de imágenes médicas. En esta última categoría se encuentran los ecógrafos, los cuales generan ondas de ultrasonido que viajan a través de los tejidos. Estas ondas sufren atenuaciones y otras modificaciones, esto a causa de las impedancias acústicas que poseen los órganos. Luego, los ecos producidos son recogidos por los mismos transductores, que luego de ser procesados pueden ser utilizados para la formación de imágenes.

En el mercado existen diversos tipos de equipos de ultrasonido. No existe una clasificación estricta, sin embargo, se puede diferenciar dos grupos, los equipos de propósito general y los equipos especializados.

i) Equipos especializados

Debido a la amplia variedad de usos del ultrasonido, se han comercializado distintos equipos personalizados y enfocados en un determinado uso. Estos equipos, además del excitador y receptor, pueden contener distintas etapas adicionales como procesamiento de señales, amplificadores, etc. La ventaja de estos equipos es que están optimizados y tienen un mejor desempeño en un uso determinado. Además, estos pueden ser utilizados directamente para los fines en que fueron construidos, como generación de imágenes, ensayos no destructivos, generación de bio-diesel, etc.

En esta categoría se puede encontrar los ecógrafos, equipos de ultrasonido especializados en la formación de imágenes médicas. Ya que estos equipos son usados en personas, requieren de certificaciones que permitan su uso en humanos [7]. En la Figura 1.1 se muestra un escáner clínico comercial



Modelo	Sonix Tablet
Fabricante	Ultrasonix

Figura 1.1: Escáner clínico del fabricante Ultrasonix

ii) Equipos de propósito general

Estos equipos son básicamente excitadores de ultrasonido (pulser) y a la vez receptores de los ecos recibidos por el transductor (receivers), por lo que son llamados Pulser/Receivers. Estos realizan la función básica de cualquier equipo de ultrasonido, y pueden ser usados para diversos fines si se agrega otras etapas necesarias como digitalización de la señal, unidad de procesamiento, sistemas de posicionamiento, etc. La ventaja de estos equipos es que pueden ser usados para diseñar una solución personalizada.

Son muy usados en laboratorios de investigación para diversas pruebas como ensayos de algoritmos, así como en aplicaciones industriales como ensayos no destructivos, etc. No pueden ser usados en humanos ya que requieren certificación. En la Figura 1.2 se muestra un Pulser/Receiver típico y en la Figura 1.3 sus especificaciones técnicas.



Modelo	UTEX 340
Fabricante	UTEX

Figura 1.2: Pulser/Receiver de la marca UTEX

Pulser Specifications		Standard	Option - 001
Pulse Specification	Rise time	<2.0 ns	<1.0 ns
	Fall time	<2.0 ns	<1.0 ns
	Load Impedance	50 ohms	50 ohms
	Minimum Load Impedance	capacitive to 10 Amps	capacitive to 5.2 Amps
Pulse Voltage Control	Minimum Output Voltage	100 V	100 V
	Maximum Output Voltage	500 V	250 V
	Maximum Voltage Increment	2 V	2 V
Pulse Width Control	Pulse Width Minimum	5.0 ns	2.0 ns
	Pulse Width Maximum	80 ns	80 ns
	Pulse Width Resolution	0.20-0.50 ns	0.20-0.50 ns
	Pulse Width Accuracy	10%	10%
PRF Control	PRF Minimum	200 Hz	200 Hz
	PRF Maximum	20 kHz	20 kHz
Receiver Specifications			
Gain Specification	Bandwidth (-3 dB)	1 MHz to 150 MHz	
	Input Impedance	50 ohms	
	Equivalent Input Noise	100 μ V p-p max	
	Maximum Output Level	0 dBm	
	Output Headroom	6 dB	
Gain Control	Voltage Gain Minimum	0 dB	
	Voltage Gain Maximum	63 dB	
	Gain Increment	1 dB	
Interfaces			
Serial Communications	RS-232 (connection to host computer)		
	RS-485 (connection to additional pulser receivers)		
User Input/Output	Four programmable digital inputs and outputs Two sets of programmable relay contacts		

Figura 1.3: Especificaciones Técnicas del Pulser/Receiver Modelo UT 320 [7]

1.4 Declaración del marco problemático

Existen disponibles en el mercado equipos confiables y seguros, sin embargo, la adquisición de este tipo de equipos en el país acarrea un mayor costo, esto es debido a la importación de los equipos y la certificación que estos traen. Por esta razón, estos no han llegado a las zonas marginales de nuestro país donde actualmente el servicio médico es muy pobre o nulo [7].

Se han llevado a cabo estudios en la PUCP acerca de excitadores de ultrasonido, sin embargo, estos han estado enfocados en excitadores de banda ancha [15].

Empezar la construcción de un equipo excitador sintonizado de un transductor ultrasónico, fomentaría el desarrollo en esta área, así como las nuevas investigaciones en la construcción de excitadores de ultrasonido cada vez más complejos y precisos. Asimismo, todo esto permitirá extender el uso de este tipo de equipos y optimizar diversos procesos industriales, así como brindar un mejor diagnóstico médico a nuestra población.

1.5 Modelo Teórico

Para el funcionamiento del excitador de ultrasonido será necesario que el usuario indique los parámetros de funcionamiento, como la frecuencia de repetición del tren de pulsos, número de pulsos por tren, y ancho del pulso; los cuales podrán ser indicados al sistema por medio de un software que se comunicará con el dispositivo.

Una vez seleccionados los parámetros, el dispositivo, que contará con un microcontrolador, generará una señal eléctrica adecuada de alta frecuencia para excitar un transductor. Esta señal, será generada inicialmente en niveles TTL. Posteriormente, dicha señal se amplificará hasta los 48 V pico-pico para aplicarse a un transductor real.

CAPÍTULO 2: PLANTEAMIENTOS PARA EL DISEÑO E IMPLEMENTACION DE UN EXCITADOR DE ULTRASONIDO

2.1. Objetivos de la investigación.

2.1.1. Objetivo general.

El objetivo de esta tesis es desarrollar un excitador sintonizado de ultrasonido que cumpla con tres requerimientos específicos. Uno de ellos es que se pueda configurar la frecuencia de oscilación de la señal emitida (entre 0 y 2.5 MHz), también, el número de ciclos de la señal emitida (entre 1 y 15), y por último, la frecuencia de repetición del tren de pulsos (entre 0 y 5 KHz). Estos parámetros podrán ser ajustados por el usuario mediante una interfaz.

2.1.2. Objetivos específicos.

1. Diseño y construcción de una interfaz para la selección de parámetros intuitiva y de simple uso.
2. Diseño y construcción de un circuito lógico que genera una señal cuadrada de voltaje (ciclo de trabajo de 50%), la cual pueda ser modificada en su duración de pulso, número de pulsos por tren y frecuencia de repetición del tren de pulsos.
3. Diseño y construcción de un circuito de potencia que logre amplificar la señal lógica hasta 48 voltios pico-pico.

2.2. Análisis del sistema y determinación de requerimientos.

Para excitar adecuadamente un transductor de ultrasonido, se debe aplicar a éste una señal eléctrica adecuada. En la Figura 2.1 se muestra un ejemplo de onda que excitará adecuadamente un transductor ultrasónico.

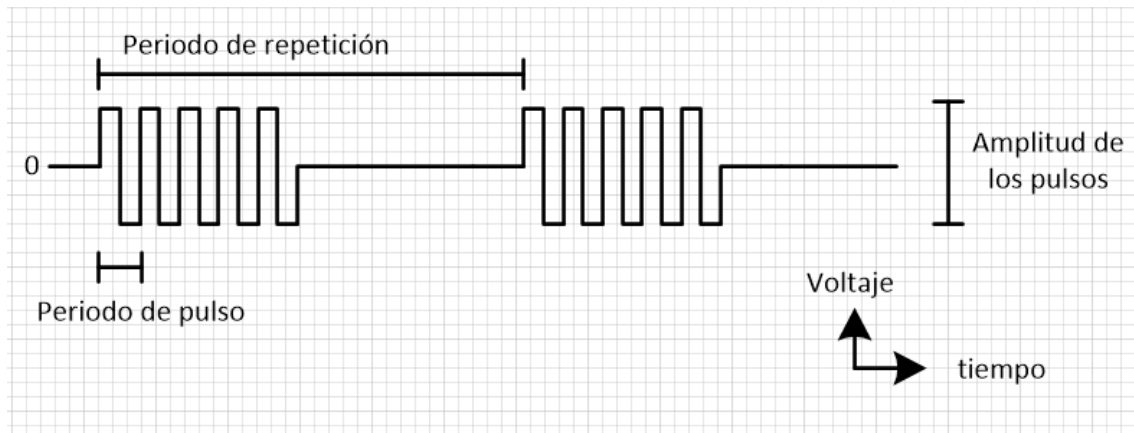


Figura 2.1: Ejemplo de forma de onda requerida

Para cumplir con los objetivos, se debe poder aplicar esta onda al transductor y a su vez, poder controlar los parámetros de la onda. Los parámetros a controlar serán los siguientes.

- **Frecuencia de oscilación de la señal emitida:** Variable entre 0 y 2.5 MHz con resolución de 10 KHz.
- **Frecuencia de repetición:** Variable entre 0.5 KHz y 5 KHz con pasos de 0.5 KHz.
- **Número de pulsos por tren:** Variable entre 1 y 15

Adicionalmente, se usará una fuente externa ajustable de hasta 24 V para amplificar los pulsos, y excitar al transductor de ultrasonido con voltajes de hasta 48V pico-pico usando un puente H. Esta fuente no será controlada digitalmente.

Se plantea la división del problema en dos etapas principales, una etapa lógica en donde se genere la señal adecuada en niveles de bajo voltaje (TTL o similar) y otra etapa en donde se amplifique esta señal hasta los niveles de voltaje requeridos.

Adicionalmente a estas dos etapas, se debe considerar un mecanismo mediante el cual el usuario pueda seleccionar los parámetros de la onda, por ejemplo, teclado matricial y pantalla LCD, uso de una computadora personal, etc.

En la Figura 2.2 se presenta un diagrama de bloques del sistema a desarrollar.

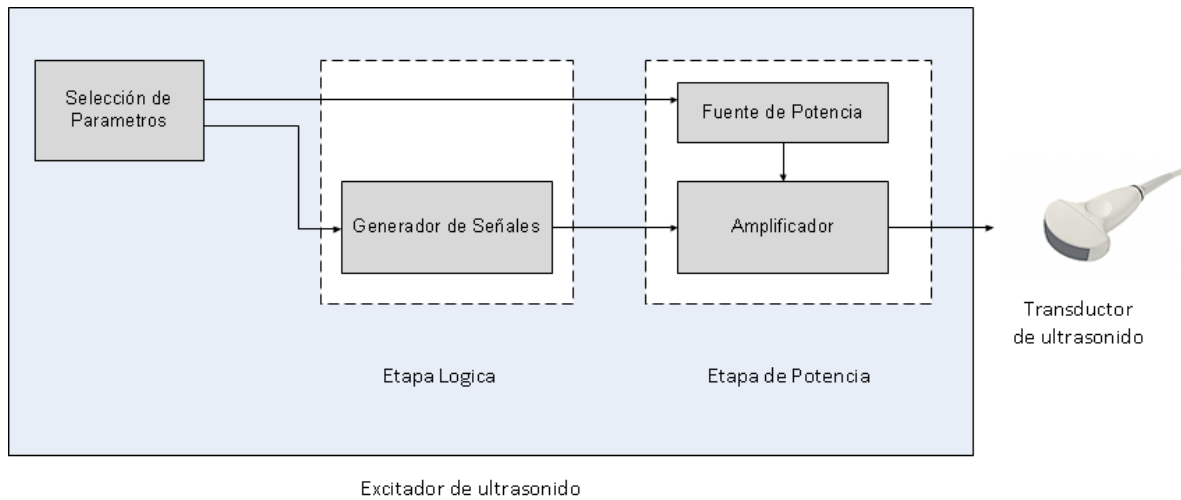


Figura 2.2: Diagrama de bloques del sistema

2.2.1 Análisis de la Etapa lógica:

Como paso inicial, es necesario escoger dos dispositivos capaces de generar ondas cuadradas de frecuencia variable, uno para la frecuencia de oscilación y otro para la frecuencia de repetición. A continuación se listan opciones que podrían ser usadas.

- i) **VCO (Voltage-controlled oscillator):** es un oscilador con una frecuencia de oscilación que depende de un voltaje de polarización externo. Para utilizar este dispositivo se debe generar un nivel de voltaje variable para excitar el VCO. La precisión de salida depende del VCO y del dispositivo que genere el voltaje variable, posiblemente un DAC. Los VCOs comerciales pueden generar diversas frecuencias, desde algunos Hz hasta los 10 o más GHz por lo que sería una opción viable para nuestro dispositivo.

- ii) **Señal generada por microcontrolador:** muchos microcontroladores hacen uso de sus temporizadores internos para poder generar ondas cuadradas en uno de sus pines de salida. La duración de cada cuenta guarda proporción con la frecuencia de operación del CPU.

- iii) **DDS (Direct Digital Synthesizer):** es un dispositivo electrónico sintetizador de frecuencias, como su nombre lo indica, que puede generar formas de onda de diversas formas (cuadrada, sinusoidal, triangular) a diversas frecuencias. a partir de un reloj de referencia externo. La máxima frecuencia que pueda generarse, así como la relación señal a ruido a la salida, depende de la frecuencia de entrada o referencia. La ventaja de estos dispositivos es que pueden ser programados utilizando un microcontrolador, por lo que se obtendría un generador de frecuencias controlado digitalmente. En el mercado existen circuitos integrados que pueden generar frecuencias máximas de 50, 100, 500 MHz o más, con resoluciones de 0.1 Hz por lo que es una buena opción para esta tesis.

Se propone el uso de un DDS para generar la frecuencia más alta (de hasta 2.5 MHz) ya que se podrá programar digitalmente a diferencia del VCO. A continuación se seleccionara el circuito integrado DDS.

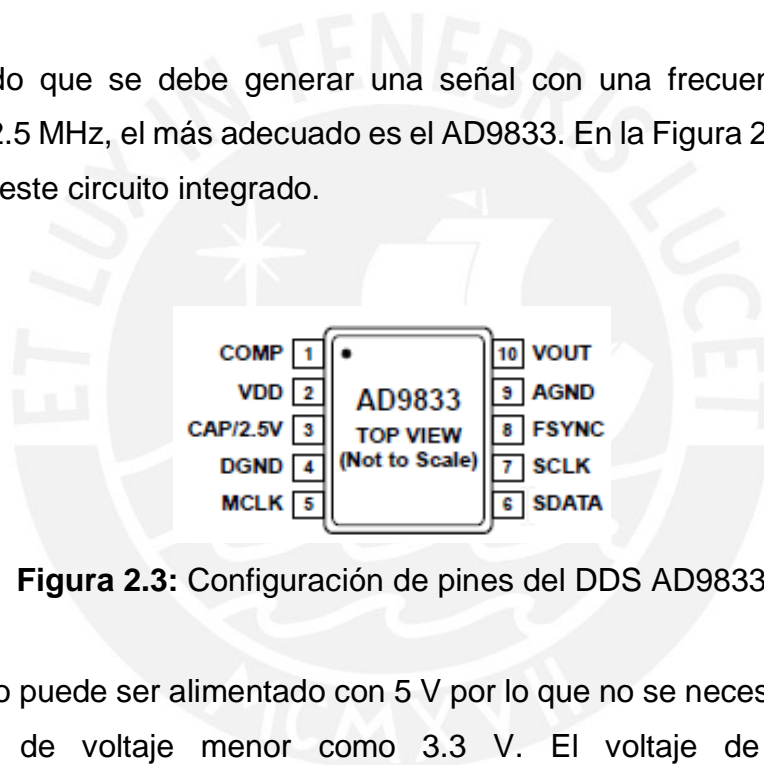
Analog Devices fabrica diversos DDS de diversas frecuencias y resoluciones. En la Tabla 2.3 se puede observar algunos circuitos integrados de esta familia que se podrían usar.

Tabla 2.3: DDS fabricados por Analog Devices

Código	Frecuencia máxima	Tuning Word Width	Voltaje de alimentación	Precio
AD9837	2,5 MHz	28 bits	2.3 – 5V	2.2\$
AD9833	12.5 MHz	28 bits	2.3 – 5V	9.7\$
AD9834	25 MHz	28 bits	2.3 – 5V	10\$

Se observa que todos disponen de 28 bits para programar la frecuencia de salida. Esto indica el grado de resolución con respecto a la frecuencia de referencia.

Considerando que se debe generar una señal con una frecuencia de pulso máxima de 2.5 MHz, el más adecuado es el AD9833. En la Figura 2.3 se muestra el *pinout* de este circuito integrado.

**Figura 2.3:** Configuración de pines del DDS AD9833

El dispositivo puede ser alimentado con 5 V por lo que no se necesitará elaborar una fuente de voltaje menor como 3.3 V. El voltaje de salida será aproximadamente del mismo nivel del voltaje de entrada en caso de elija una señal tipo cuadrada a su salida (el dispositivo permite diversos tipos de onda en su salida).

Para el control de este dispositivo es necesario un microcontrolador con soporte para el bus de comunicaciones SPI. Se puede aprovechar la necesidad de un microcontrolador para usarlo como generador de la onda de menor frecuencia (frecuencia de repetición).

Se propone usar un microcontrolador para generar una onda variable entre 0.5 KHz y 5 KHz con resolución de 0.5 KHz. La sincronización de fase se podría realizar usando un cristal externo para mayor precisión o el cristal interno que viene por defecto en muchos microcontroladores. El microcontrolador seleccionado debería soportar el bus SPI, contar con un *Timer* y un puerto serial como se verá más adelante.

Hasta este punto, se analizó la generación de ondas cuadradas de frecuencia variable, la de mayor frecuencia (frecuencia del pulso) a cargo del DDS y la de menor frecuencia (frecuencia de repetición) a cargo del microcontrolador, ambas a niveles lógicos TTL (0/5V).

Ahora es necesario analizar el mecanismo de conteo de pulsos y como detener la generación de la onda luego de finalizado el número de pulsos establecido. Para contar los flancos de subida (o bajada) de los pulsos se considera dos opciones.

- i) **Ingresar la señal a un microcontrolador, y que éste cuente los flancos.** Para esto, la frecuencia de operación del microcontrolador debe ser varias veces superior a la máxima frecuencia, en este caso 2.5 MHz, ya que por cada pulso se necesitará ejecutar una serie de instrucciones. Si bien hay microcontroladores que tienen una frecuencia de operación de esta magnitud, se creyó conveniente optar por la siguiente opción.
- ii) **Circuito contador 74HCT393.** Un circuito contador refleja en su salida el número de flancos de subida (o bajada) que se presentan en su entrada. Luego de alcanzar el tope de la cuenta, automáticamente se reinicia la cuenta desde 0. En este caso se necesita contar de 0 a 15 por lo que se elige un contador de 4 bits. En la Figura 2.4 se muestra el diagrama de un contador de 4 bits.

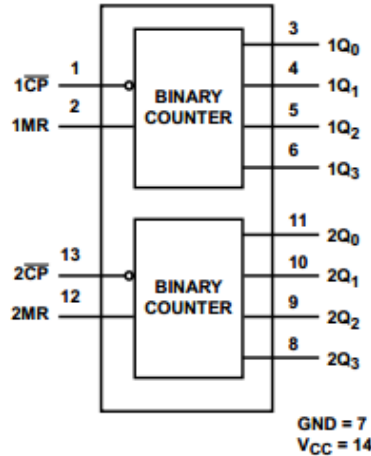


Figura 2.4: Diagrama lógico de un circuito contador

Luego de que se obtiene una señal que va contando los pulsos, es necesario otra que indique una comparación exitosa. Para esto, se debe comparar la señal de la cuenta con el número de pulsos que se desea contar.

Se puede hacer lo anterior utilizando un comparador de la familia 74xx que se encargue de comparar la salida del contador contra 4 señales que representen el número. Estas podrían generarse usando 4 pines del microcontrolador. En la Figura 2.5 se presenta el diagrama del circuito integrado 7485.

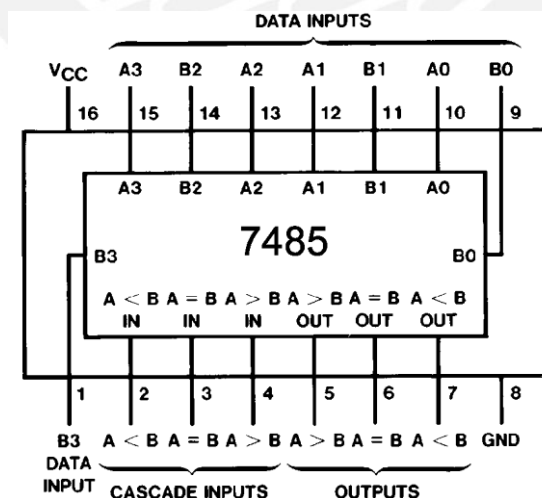


Figura 2.5: Diagrama de un circuito comparador

Se puede observar que es posible comparar dos números de 4 bits (A, salida del contador y B, número de pulsos deseados). La salida 'A=B', que indica una

comparación exitosa, servirá como disparador para indicar que es momento de detener la señal cuadrada de alta frecuencia.

Los pines 4, 2 y 3 son entradas que proporcionan la capacidad de comparar números mayores usando más 7485 en cascada. En este caso no serán usados por lo que se debe poner en nivel alto el pin 'I A=B'.

Usando de alguna forma esta señal de comparación exitosa se debe detener el tren de pulsos. Se plantean tres opciones a continuación.

- i) **Desenergizar el DDS.** Se podría controlar la alimentación de este circuito utilizando la señal a la salida del comparador. Para esto sería necesario un transistor o MOSFET, sin embargo, para iniciar de nuevo el dispositivo es necesario programarlo nuevamente lo que implica escribir 20 bytes por el puerto SPI según la especificaciones del IC, esto introduciría un retardo cada periodo de repetición que si bien, al ser constante, no afectaría a la frecuencia pero si volvería ineficiente el sistema.
- ii) **DDS en modo Stand-By.** Para poner el dispositivo en modo Stand-By, se debe transmitir por el bus SPI cuatro bytes, por lo que el apagado de la señal no es inmediato, y en consecuencia, se transmitirán más pulsos antes de que la señal se detenga.
- iii) **Enmascarar la salida usando una compuerta lógica AND.** La solución más rápida y fiable es detener la generación de pulsos usando una compuerta AND que enmascarara la señal. En un pin de entrada se tendría el tren de pulsos continuo, y en el otro una señal de control que debe estar en nivel alto cuando se desea que se transmita el tren de pulsos y en nivel bajo cuando se desee detenerlo. En la Figura 2.6 y Tabla 2.1 se ilustra cómo se plantea el uso de la compuerta AND.

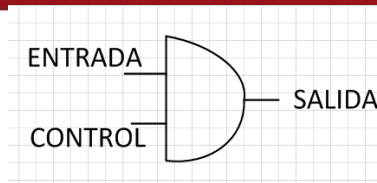


Figura 2.6: Compuerta AND para detener el tren de pulsos a la salida.

Tabla 2.1: Valor en la salida dependiendo de la señal de control

Valor en CONTROL	Valor en ENTRADA	Valor en SALIDA
H	Tren de pulsos	Tren de pulsos
L	Tren de pulsos	L (la salida permanecerá en 0 V)

Se plantea el uso de la última opción, para esto se debe generar la señal de control para la compuerta AND a partir de la salida del comparador. Se podría usar el pulso de comparación exitosa a la salida del comparador para indicar a otra compuerta que su voltaje pase a 0. En la Figura 2.7 se muestra como debería ser la señal de control y su relación con la señal a la salida del contador.

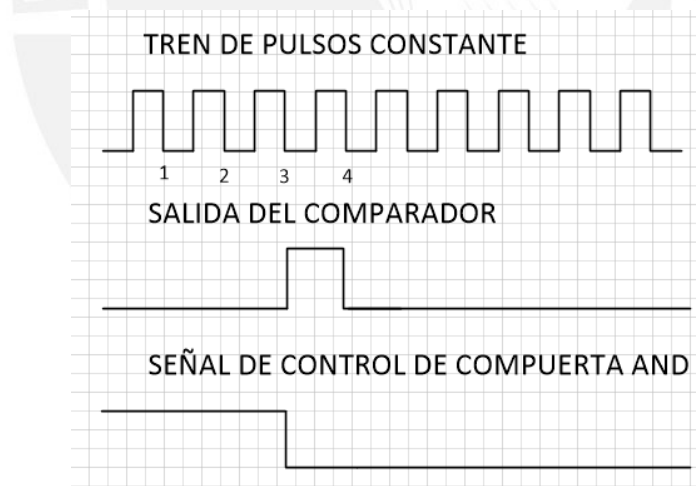


Figura 2.7: Diagrama de señales de la etapa lógica

Se observa que el flanco de la subida del comparador podría servir como *trigger* a otra compuerta para que mantenga un voltaje a su salida (0V). Lo más sencillo y eficiente es usar una memoria de tipo flip-flop. En la Figura 2.8 se muestra el diagrama de un flip-flop tipo D.

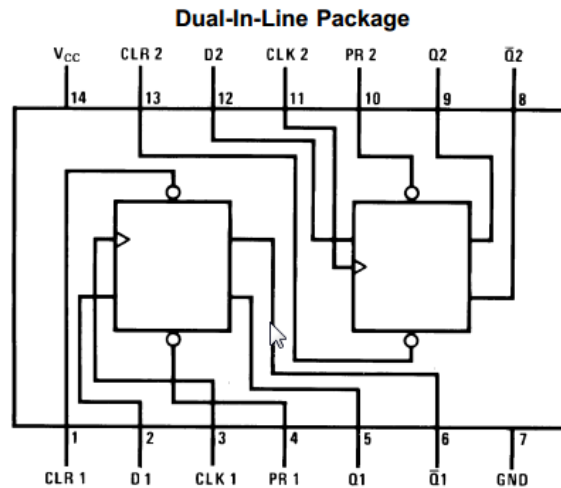


Figura 2.8: Diagrama de un circuito integrado con dos flip-flop D

El diagrama anterior corresponde a circuito integrado 7474, el cual transfiere el valor de la entrada a la salida luego de un flanco de subida en el pin de reloj. Además cuenta con la función de *clear* y *set*, las cuales permitirán establecer la salida a un determinado valor de voltaje. Esto será de utilidad cuando se reinicie el proceso y se envíe un nuevo tren de pulsos como se verá más adelante.

Otro punto importante a tener en cuenta es la velocidad de conmutación de las compuertas lógicas. Esto es, el tiempo en que las salidas reflejan el estado de sus entradas.

Para el caso máximo (2.5 MHz) un pulso tendrá una duración 200 ns por lo tanto, el tiempo de subida (t_{on}) y el tiempo de bajada (t_{off}) deben ser como máximo la cuarta parte para que la señal de salida no se distorsione considerablemente.

En la Tabla 2.2 se listan las diferentes familias TTL. Esto ayudará a elegir qué familia es la adecuada teniendo en cuenta los tiempos de conmutación requeridos.

Tabla 2.2: Familias TTL

TTL	Serie estándar.
TTL-L	Serie de bajo consumo.
TTL-S	Serie rápida (usa diodos Schottky).
TTL-AS	Versión mejorada de la serie anterior.
TTL-LS	Combinación de las tecnologías L y S (es la familia más extendida).
TTL-ALS	Versión mejorada de la serie LS.
TTL-F	FAST: fairchild advanced schottky.
TTL-AF	Versión mejorada de la serie F
TTL-HCT	High speed C-MOS. Serie HC dotada de niveles lógicos compatibles con TTL.
TTL-G	Para frecuencias en el orden de GHz

De la tabla anterior resalta la familia HCT, ya que son componentes de alta velocidad. Los tiempos de conmutación de los componentes seleccionados para esta familia están descritos en la Tabla 2.3.

Tabla 2.3: Tiempos de conmutación para la familia TTL HCT

Circuito integrado	Tiempo de conmutación ($V_{cc} = 5V, 20^{\circ}C$)
74HCT74	4.7 ns
74HCT85	7 ns
74HCT383	6 ns
74HCT08	5 ns

En el peor caso, el tiempo de conmutación llega a los 7 ns, el cual es mucho menor a los 200 ns que dura el pulso de alta frecuencia. Se puede concluir que es factible usar las compuertas HCT para diseñar la etapa lógica del excitador.

En resumen, usando un contador (74HCT383), un comparador (74HCT85), un flip-flop D (74HCT74) y una compuerta AND (74HCT08), junto con el DDS (AD9833) y un microcontrolador (ATMEGA8L) se logrará generar un tren de pulsos con frecuencia de pulsos y de repetición variable, así como el número de pulsos por cada tren. La salida tendrá dos niveles lógicos los cuales deberán amplificarse y convertirse en tres niveles más adelante con la ayuda de otra señal que se obtendrá de la etapa lógica.

2.2.2 Análisis de la etapa de selección de parámetros

El sistema debe ser capaz de poder ajustar los parámetros de la onda que excitara al transductor. Este ajuste debe ser realizado por el usuario final mediante alguna interfaz.

Se tiene básicamente dos posibilidades, una sería implementar un teclado matricial y una pantalla LCD para ingresar los parámetros de la onda. Se necesitaría implementar hardware adicional y el control de estos dispositivos mediante el microcontrolador.

La otra posibilidad es dotar al excitador de un puerto de comunicaciones, mediante el cual se pueda configurar los parámetros. Esto haría al dispositivo más versátil, ya que de esta forma podría ser controlado por otro dispositivo serial y graduar sus parámetros de forma automática, así como ser controlado mediante cualquier computadora que disponga de un puerto USB.

Para el desarrollo de esta tesis se tomará este último camino, usando el protocolo de comunicación RS-232 que comunicará el microcontrolador con una computadora personal. Se implementará en esta última, un software que permita la entrada de los parámetros de la onda mediante el teclado de la computadora, los que a su vez serán enviados al microcontrolador para generar la onda adecuada.

Para implementar la aplicación de computadora será necesario que el lenguaje en que se programe cuente con una librería de manejo del puerto serial de la computadora. En la Tabla 2.4 se mencionan diversos lenguajes y sus respectivas librerías.

Tabla 2.4: Librerías para puerto serial de los diversos lenguaje de programación [5]

LENGUAJE DE PROGRAMACION	DE	LIBRERÍA DE MANEJO DE PUERTO SERIAL	Sistema operativo
PHP		PHP serial extension	Windows / Linux
Java		Giovynet Driver	Windows / Linux
Visual Basic		Nativo	Windows
C#		Nativo	Windows

Se elige Java como lenguaje de programación a utilizar por su versatilidad, tanto en aplicaciones de escritorio como su fácil portabilidad a aplicaciones web o móviles. Además se puede utilizar tanto en sistemas operativos Windows como en software libre Linux u otros.

2.2.3 Análisis de la etapa de potencia

Una vez que se obtiene la señal de salida de la etapa lógica, hace falta amplificarla para obtener los niveles de voltaje deseado. La señal de salida de esta etapa será finalmente la que excite al transductor.

Para esta etapa, se asumirá que se tiene una fuente de voltaje positivo, que se usara para amplificar la señal lógica obtenida. Dado que se tiene solo una fuente de voltaje y se desea obtener tres niveles de voltaje lo más conveniente es usar un puente H. Opciones como generar una señal con componente DC y luego filtrarla queda descartada ya que el filtro tendría que ser de un orden elevado debido al alto tiempo de respuesta que se necesita.

Los MOSFETs necesarios para implementar el puente H deben cumplir con las siguientes características.

- Tiempo de conmutación: debe ser menor a 50 ns ya que el pulso máximo tendrá una duración de 200 ns.
- Voltaje DS: 24 V

En el mercado existen muchos MOSFETs de diversos fabricantes y precios que se podrían elegir. En la Tabla 2.5 se puede evaluar algunos.

Tabla 2.5: MOSFETs de respuesta rápida

Circuito integrado	Tiempo de subida	Tiempo de bajada	Voltaje DS	Precio
IRF510	16 ns	9.4 ns	100 V	\$ 0.96
IRF740	27 ns	24 ns	400 V	\$ 1.63
IRF540	44 ns	43 ns	100 V	\$ 1.88

Se escogió el MOSFET IRF510 ya que cumple con los requerimientos de frecuencia y tiene un bajo costo. Cabe resaltar que se podría usar otro MOSFET que cumpla con los requerimientos arriba descritos. Además de los 4 MOSFETs de rápida frecuencia que conformaran el puente H, se necesita un driver que los conmute adecuadamente. Se evalúa dos opciones para el diseño del driver.

- Construirlo discretamente a partir de transistores de rápida conmutación. Ya que se dispone de 4 MOSFETs de canal n, se debe diseñar también un driver de punto flotante para los dos MOSFETs superiores, ya que sus respectivos surtidores no poseen un voltaje fijo. También se debe diseñar una etapa para evitar cortocircuitos y la lógica necesaria para abrir y cerrar los MOSFETs.
- Escoger un driver puente H para 4 MOSFETs (conmutación externa). Este driver se encargara de la lógica de control de los MOSFETs, así como de

evitar un corto circuito. Este componente debe tener una rápida velocidad de conmutación, similar a la de los MOSFETs.

Luego del análisis de frecuencias y tiempos de conmutación, también es necesario conocer la corriente que requerirá la carga. Los MOSFETs deben poder manejar dicha corriente. En este caso, la carga será el transductor de ultrasonido, que tiene una impedancia resistiva equivalente de 50 ohmios.

El voltaje máximo que se aplicará a la carga será de 24 V positivos o negativos (48 Vpp), por lo tanto la corriente máxima que será requerida será:

$$I_{max} = V_{max}/R_{transductor}$$

$$I_{max} = 24 V/50 \text{ ohm} = 0.48 A$$

Cabe resaltar que sólo se excitará al transductor por periodos cortos de tiempo, es decir, el tiempo que dure el tren de pulsos. El resto del tiempo, la corriente exigida al dispositivo será casi 0 por lo que la corriente promedio será mucho menor a la calculada.

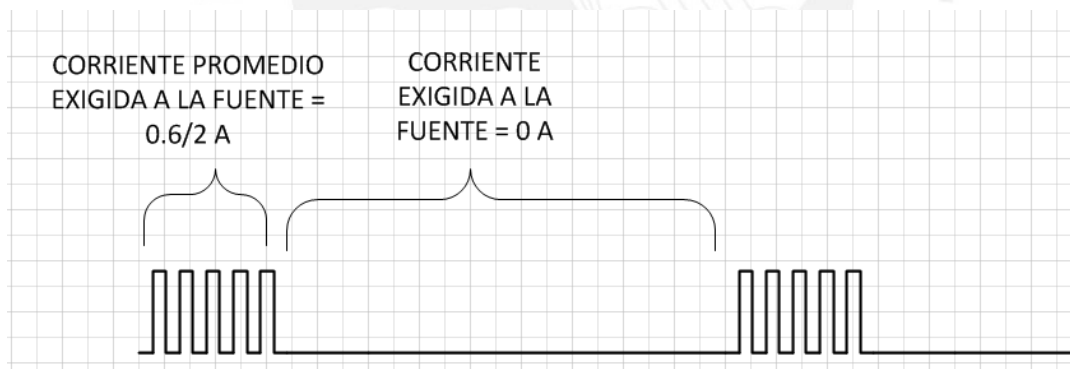


Figura 2.8: Corriente exigida a la fuente en dos instantes de tiempo

Con un MOSFET con corriente máxima (I_d) igual a 1 A es posible satisfacer las necesidades del excitador.

CAPÍTULO 3: DISEÑO DEL EXCITADOR DE ULTRASONIDO

El diseño del dispositivo se puede dividir en tres etapas, las cuales a su vez se pueden dividir en sub-etapas. En la Figura 3.1 se puede visualizar el esquema propuesto.

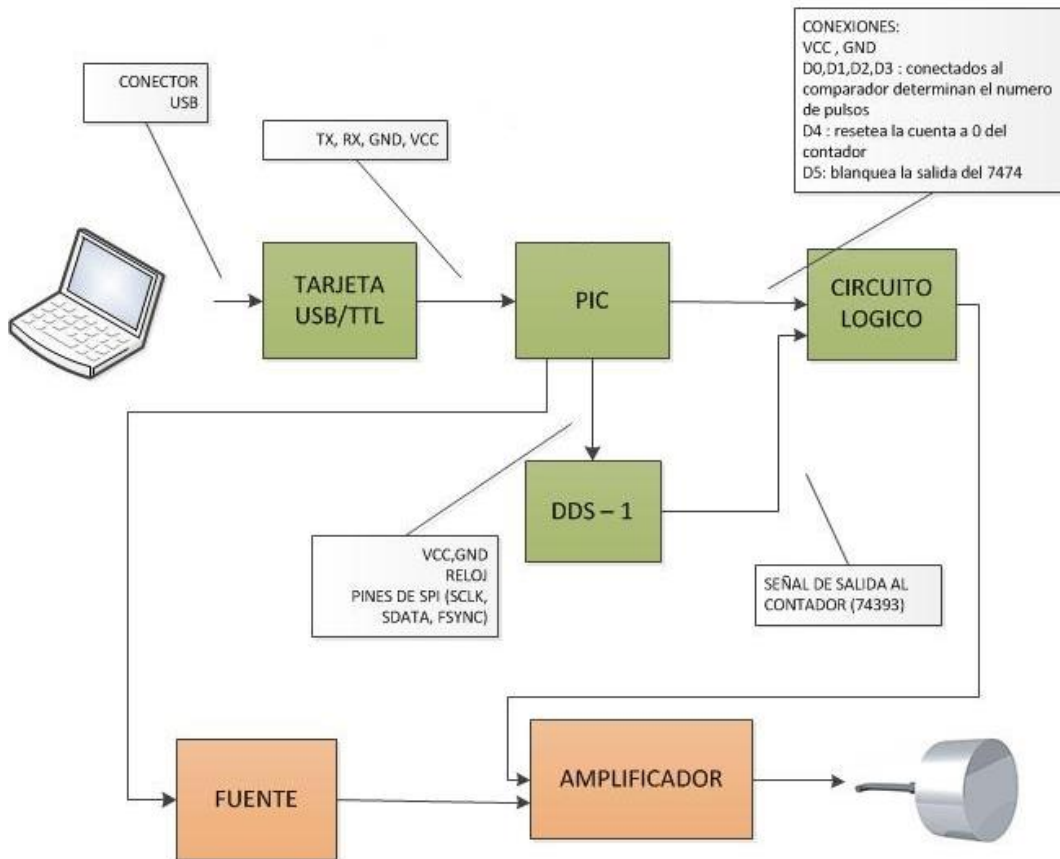


Figura 3.1: Diagrama de bloques y señales del excitador de ultrasonido

A continuación se explica el diseño e implementación de cada etapa.

3.1 Diseño e implementación de etapa lógica

3.1.1 Generación y control de la frecuencia de pulso

El objetivo de esta etapa es generar un tren de pulsos con los parámetros adecuados que luego será amplificada para obtener la señal final. Para este fin, se usará como elemento principal un DDS (Direct Digital Synthesizer), el cual se

encargará de generar la frecuencia de cada pulso del tren. Se eligió el circuito integrado AD9833 de Analog Devices.

A continuación se enumeran las características principales del circuito integrado AD9833:

- Frecuencia de salida de hasta 12.5 MHz, utilizando como referencia un reloj de 25 MHz.
- Voltaje de alimentación desde 2.7 v hasta 5.5V
- 28 bits de resolución, lo que equivale a una resolución en Hz de 0.1
- Programación a través de bus SPI de 3 señales. (FSYNC, SCLK, SDATA).
- Función de *Stand-By*.
- No es necesario componentes externos (solo algunos condensadores para reducir el ruido).

En la Figura 3.2 se puede observar el circuito esquemático para el correcto funcionamiento del DDS, incluyendo el microcontrolador necesario.

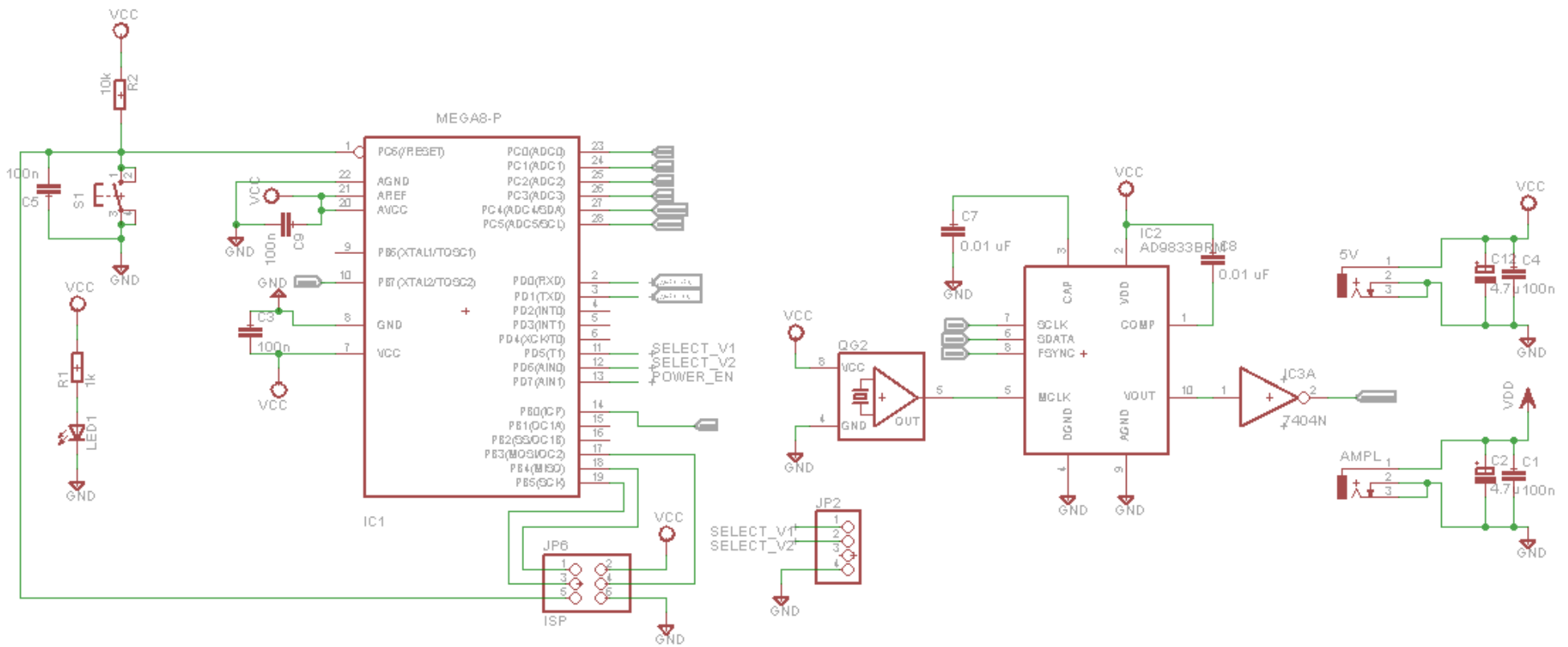


Figura 3.2: Diagrama esquemático del DDS y microcontrolador

Como se puede apreciar no se necesita de excesivos componentes adicionales para el funcionamiento del DDS. Cabe resaltar que se utilizó condensadores de desacoplo en cada fuente de DC para minimizar el ruido que pueda inducirse y garantizar el correcto funcionamiento de cada circuito integrado.

Para el adecuado funcionamiento del DDS es necesario conectar un reloj de referencia al pin MCLK, el cual servirá de referencia para la salida. Cualquier distorsión en el reloj de referencia repercutirá en la salida por lo que se debe asegurar una señal limpia. Se eligió un oscilador de 25 MHz para este propósito. En la hoja de datos se especifica que la frecuencia máxima que puede generar el dispositivo es la mitad de la frecuencia del reloj de referencia por lo que en este caso:

$$F_{max} = \frac{25 \text{ MHz}}{2} = 12.5 \text{ MHz}$$

El requerimiento para la frecuencia máxima del pulso es de 2.5 MHz por lo que la frecuencia del oscilador de referencia es adecuada. Cabe señalar que se ha escogido el mayor valor posible de frecuencia de referencia, ya que así se asegura que el DDS trabaje a la mayor resolución posible.

Ahora el DDS está listo para ser configurado por el microcontrolador, para este propósito se utilizara 3 señales.

- **SDATA:** Se transmitirán los bits de datos para la configuración
- **SCLK:** Se transmitirán los pulsos de sincronización (SPI es un protocolo asíncrono)
- **FSYNC:** Debe permanecer en estado lógico alto. Solo pasara a estado lógico bajo al transmitirse datos por el bus. Mientras la señal permanezca en estado alto, los datos que se ingresen por el bus serán ignorados.

Cada “palabra” de configuración del DDS tiene 16 bits, por lo que hay que transmitir 2 bytes consecutivos ya que el ATMEGA8L es un microcontrolador de 8 bits.

El proceso de inicialización de DDS es explicado en la Figura 3.3 extraído de la hoja técnica del IC AD9833.

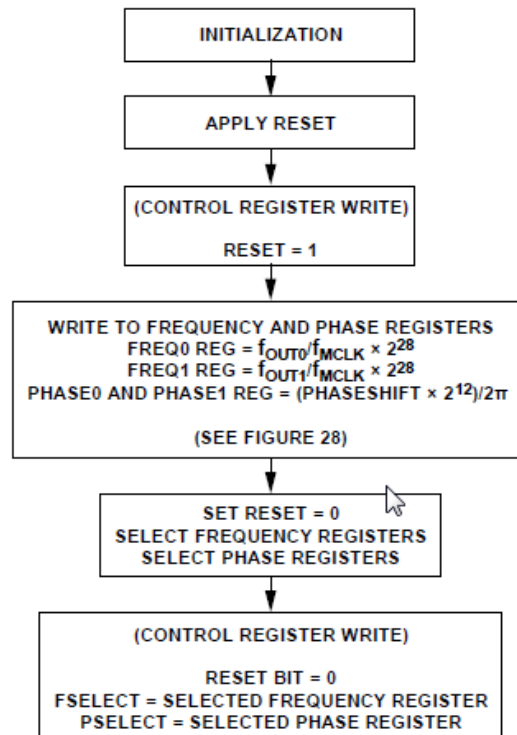


Figura 3.3: Diagrama de inicialización del DDS

Fuente: Hoja de datos AD9833

Resumiendo los pasos de inicialización se debe seguir el siguiente proceso:

- i) Energizar el dispositivo
- ii) Escribir el registro de control y establecer el valor del bit de RESET en 1. Lo anterior es necesario para reiniciar todos los registros internos del DDS y dejarlo preparado para iniciar su funcionamiento nuevamente.
- iii) Escribir el registro de frecuencia. El dispositivo cuenta con dos registros de frecuencia. Para este caso solo será necesario utilizar un registro de frecuencia (FREQ0). El valor de este registro determinará el valor de la salida. Con la siguiente fórmula se calcula dicho valor:

$$FreqReg = \frac{f_{out} * 2^{28}}{f_{MCLK}}$$

Por ejemplo, si se desea generar una frecuencia de 400 Hz y el reloj de referencia es de 25 MHz, el valor del registro de frecuencia debe ser:

$$FreqReg = \frac{400 \text{ Hz} * 2^{28}}{25 \text{ MHz}}$$

Esto es 0x10C7 que en binario equivale a:

00000000000000 01000011000111

MSB

LSB

Para poder grabar el registro de frecuencia `FREQ0` se debe escribir en el bus SPI las siguientes palabras de 16 bits.

01010000 11000111

Donde el byte más significativo '01' indica que se grabará en el registro `FREQ0` y luego los 14 bits menos significativos de `FREQ0`.

Seguidamente se escribe la siguiente palabra:

01000000 00000000

De la misma manera, 01 indica que se grabará en el registro `FREQ0` y luego los 14 bits más significativos de `FREQ0`

- iv) Escribir en el registro de fase. El AD9833 tiene la capacidad de modificar la fase de la señal. En este caso no se hará uso de esta función, por lo que el valor de este registro debe ser 0.

1100 0000 0000 0000

El byte '11' indica que se escribirá en el registro de fase y los bytes siguientes el valor de la fase.

- v) Finalmente, se debe escribir en el registro de control, pero en esta vez el bit de `RESET` debe estar en 0. Además, es necesario indicar en la trama que la salida del DDS se calculará a partir del registro de frecuencia `FREQ0` (y no de `FREQ1`) y que la salida será de forma cuadrada y no triangular o sinusoidal. Luego de escrito este registro, la emisión de la señal cuadrada de alta frecuencia aparecerá en el pin de

salida del DDS después de aproximadamente 7 a 8 periodos del reloj de referencia.

Un punto importante a considerar es la frecuencia de sincronización del bus SPI. De esta frecuencia depende el tiempo que tardará la programación del DDS y por ende, la emisión de pulsos. Esta frecuencia es programable en el microcontrolador y está definida en relación la frecuencia del oscilador interno. Para este caso, se escogió la máxima frecuencia posible para el bus SPI posible, es decir.

$$SCK \text{ Frequency} = f_{osc}/2$$

$$SCK \text{ Frequency} = 4 \text{ MHz}/2 = 2 \text{ MHz}$$

Conociendo que la frecuencia del bus SPI será de 2 MHz, se puede conocer si el tiempo de programación es lo suficientemente rápido. Para esto, es necesario saber cuántos bits son necesarios desplazar por el bus para configurar el DDS. En la sección anterior se describe que se necesita 6 palabras de 16 bits. Luego, el tiempo de programación total será:

$$\text{Tiempo de programacion} = \text{Numero de bits} / f_{bus \text{ SPI}}$$

$$\text{Tiempo de programacion} = (6 * 16) / 2 \text{ MHz} = 48 \text{ us}$$

Se puede comprobar que el tiempo de programación no llega a ser mayor al menor periodo de repetición del tren de pulsos que es 200 us (frecuencia de repetición de 5 KHz). En la Figura 3.4 se ilustra este caso extremo.

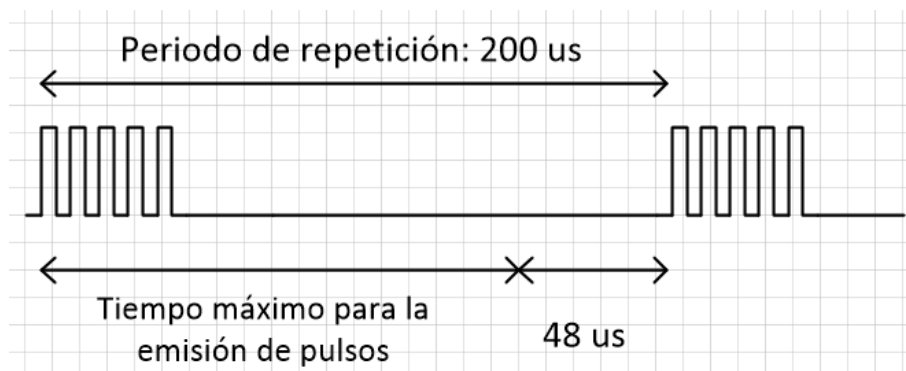


Figura 3.4: Tiempo de programación vs periodo de repetición

Mientras la emisión de pulsos no dure más de 152 μ s para una frecuencia de repetición de 5 KHz, no surgirán problemas.

Luego de las consideraciones previas, se elaboró el programa del microcontrolador que controle la frecuencia del DDS que se puede encontrar en los anexos. Se utilizó el lenguaje C por encima de Assembler debido a su facilidad de implementación en algoritmos complejos.

3.1.2 Control del número de pulsos por tren

Luego de generar un tren de pulsos constante a determinada frecuencia, es necesario enmascarar esta señal para que solo se envíe una cantidad determinada de pulsos cada cierto tiempo. En la Figura 3.5 se muestra la señal esperada a la salida de este bloque (para un tren de 4 pulsos).

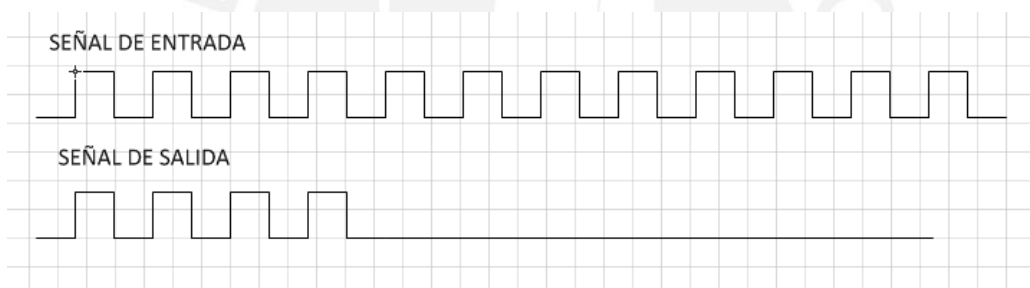


Figura 3.5: Señal de entrada y salida esperadas en función del tiempo

Como se mencionó en la etapa de análisis, se usará una compuerta AND de alta velocidad para generar la señal de salida. Se hace necesario una señal de control que se multiplicará con el tren de pulsos constante. La señal de control deberá ser como la de la Figura 3.6.

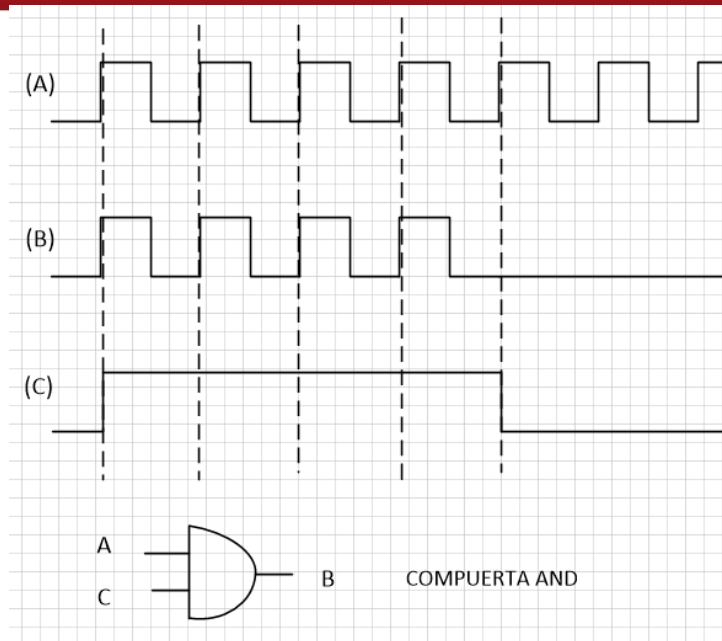


Figura 3.6: Señal de control necesaria (C) para obtener la salida

La señal de control debe ser puesta a '0' luego de que se contó una determinada cantidad de pulsos, 4 en este caso. Esta señal debe permanecer en estado bajo a pesar de que se genere una comparación exitosa. Para esto se usará un flip-flop como se verá más adelante.

Con el fin de obtener una respuesta rápida, se usará compuertas lógicas de alta velocidad que puedan seguir fácilmente la señal de salida cuya frecuencia máxima será de 2.5 MHz. En la Figura 3.7 se muestra el diagrama esquemático de la etapa de conteo de pulsos.

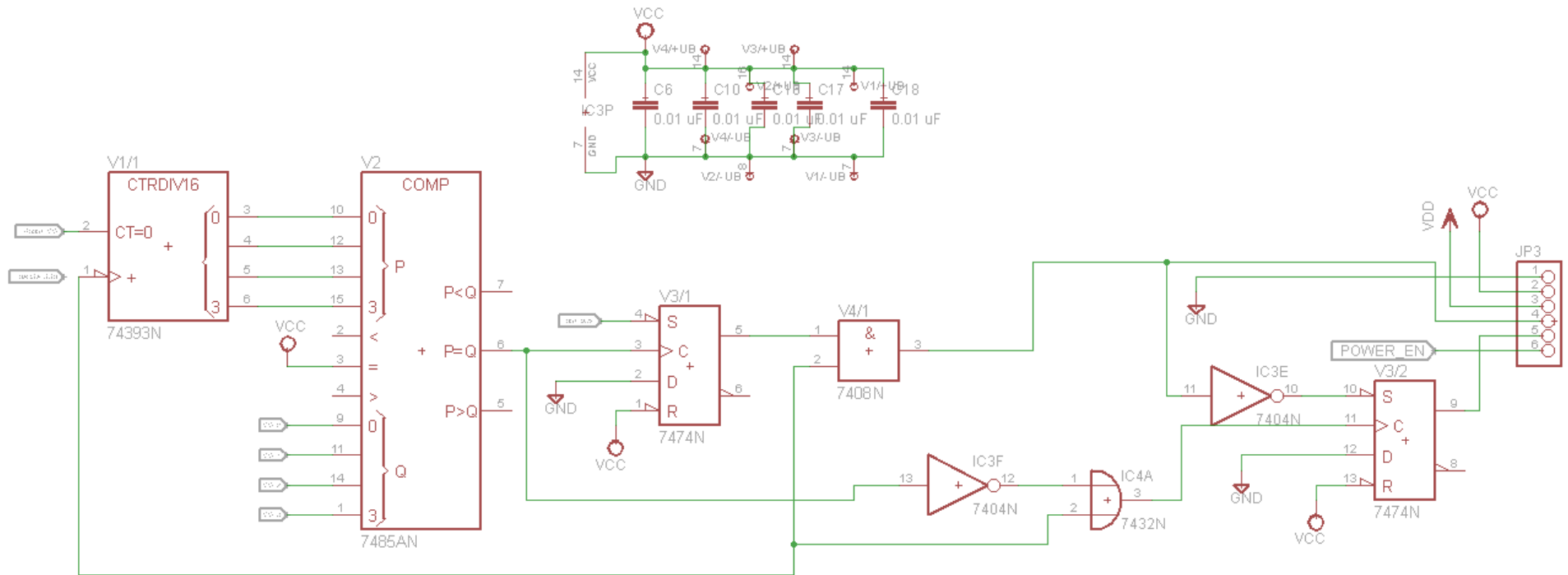


Figura 3.7: Diagrama esquemático de la etapa de conteo de pulsos

El tren de pulsos constante ingresa a la entrada del contador, a su vez el pin de RESET del contador estará controlado por el microcontrolador para poner reiniciar la cuenta cuando se desee enviar un nuevo tren de pulsos.

Los 4 bits de salida del contador (la cuenta) se ingresan al comparador. Este circuito lo compara con el número de pulsos configurado por el usuario. Dicho valor es generado usando 4 bits de salida del microcontrolador, lo cual posibilita 16 valores de cuenta.

En la Figura 3.8 se puede ver un gráfico de la salida del comparador y del contador para un número de pulsos igual a 3.

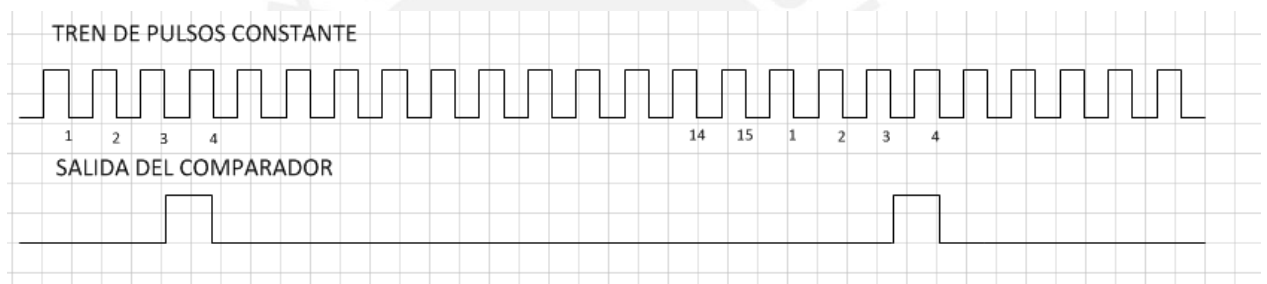


Figura 3.8: Señal de salida del comparador 7485 vs el tiempo

Como se puede ver a la salida del comparador, se origina periódicamente un pulso ya que la cuenta regresa a 0 luego de 15 pulsos y se vuelve a encontrar una comparación exitosa.

Para cumplir con el objetivo de esta etapa, se usará el flanco de subida de la primera comparación exitosa en el comparador para poner en 0 la señal de control de la compuerta AND vista anteriormente. Además, se debe hacer caso omiso a los siguientes flancos de subida de la salida del comparador, a menos que antes se haya reiniciando los dispositivos mediante una señal externa proveniente del microcontrolador (nuevo tren de pulsos). Para esta función se usa el flip-flop D que deja pasar el valor de su entrada al detectar un flanco de subida en su entrada de reloj. En la entrada del flip-flop se establecerá un nivel bajo constante; la señal del comparador se conectara al pin de reloj del flip-flop. De esta manera se obtendrá finalmente la señal deseada.

Los flancos subsiguientes de la salida del comparador no harán más que pasar la señal de entrada a la salida, la cual siempre es 0 V. La única manera de poner la señal de control a nivel alto nuevamente es usando la señal de “SET” del flip-flop la cual estará conectada al microcontrolador. De esta forma se podrá controlar cuando se desee enviar un tren de pulsos nuevamente. La Figura 3.9 ilustra dicho escenario.

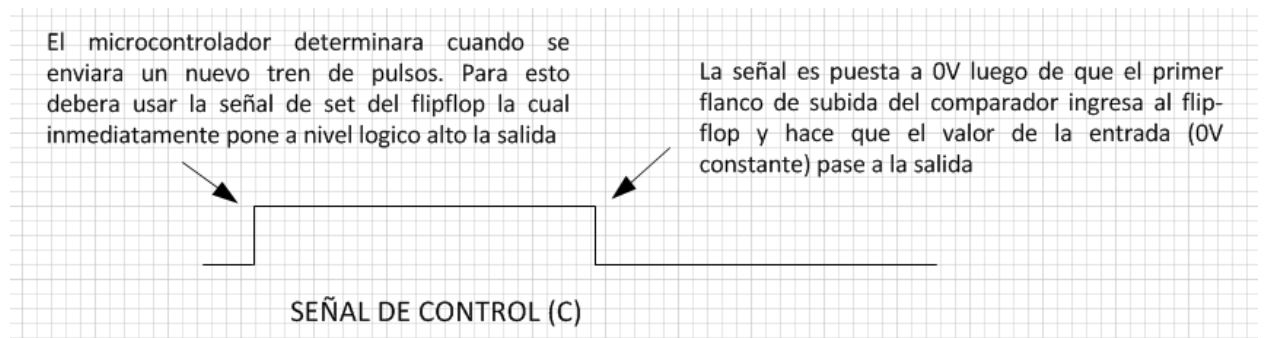


Figura 3.9: Mecanismos de activación y desactivación de la señal de control

3.1.3 Control de la frecuencia de repetición

A la salida de la etapa anterior se logró obtener un tren de pulsos de una determinada cantidad de pulsos. Ahora se debe repetir este tren cada determinado tiempo, el cual determina la frecuencia de repetición del excitador de ultrasonido.

Para poder iniciar una nueva secuencia de tren de pulsos la señal de control debe estar en nivel lógico alto. Esto se logra activando la señal de SET del flip-flop. Inmediatamente antes de esta acción se debe volver la cuenta a 0 del contador (74HCT393), esto para evitar que un flanco de subida a la salida del comparador se dispare en el momento inadecuado.

Además de “setear” el flip-flop y resetear el contador es necesario detener la generación de pulsos del DDS y volverlo a activar (usando el modo stand-by). Esto para evitar que un pulso de menor tamaño pueda ser incluido en el tren. En el siguiente gráfico se ilustra este caso para un tren que debería tener 3 pulsos:

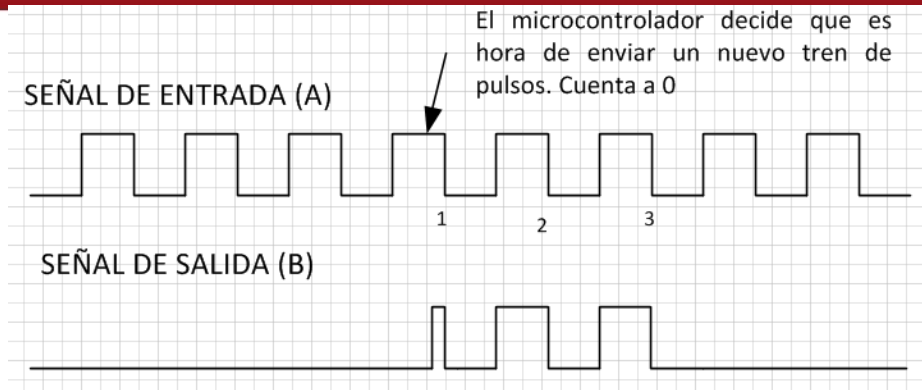


Figura 3.10: Caso de fallo en el conteo de pulsos en caso no se reinicie el DDS cada vez

Ya que el tiempo que toma en apagar y volver a activar la señal del DDS es constante, el periodo de repetición no se verá afectado. La siguiente imagen ilustra el nuevo proceso para cada instante en que se envié un nuevo tren de pulsos

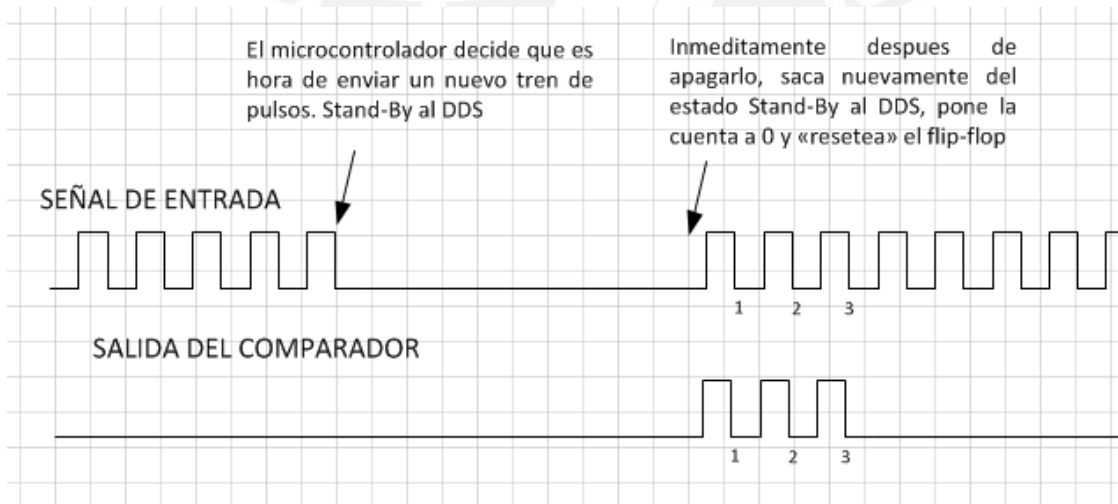


Figura 3.11: Señal de entrada y salida luego de realizar la desactivación y activación del DDS cada ciclo.

Ya que estas acciones serán realizadas por el microcontrolador a una determinada frecuencia, se usará el *Timer* para programar interrupciones cada cierto tiempo. Se usará el vector `ISR_TIMER1_VECT`. El valor de la cuenta (registro `OCR1A`) podrá ser modificado para de esta forma controlar la frecuencia de repetición.

3.2 Diseño e implementación de etapa de selección de parámetros

El usuario podrá elegir la duración de cada pulso, la frecuencia de repetición del tren, así como cantidad de pulsos mediante una aplicación para computadora, la cual debe comunicarse con el microcontrolador mediante el protocolo serial. Para evitar depender del uso de un convertidor serial/USB externo y dada la escasez de puertos seriales en las computadoras modernas, se ha decidido utilizar el circuito integrado FT232, una interface USB a serial UART (periférico del microcontrolador para comunicación serial). Gracias a esto, se podrá utilizar la simplicidad del protocolo serial y la facilidad de conectarnos a cualquier puerto USB.

Para el correcto reconocimiento del puerto por la computadora, es necesario descargar e instalar el driver para el sistema operativo correspondiente. Luego de esto, se podrá visualizar un nuevo puerto serial (virtual) en el administrador de dispositivos como se ve en la Figura 3.12.

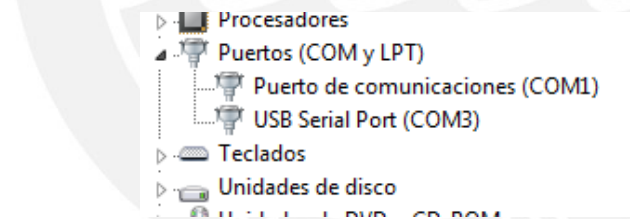


Figura 3.12: Administrador de dispositivos de Windows

En el caso anterior, se muestra el nuevo puerto serial virtual (COM3) que aparece en el administrador de dispositivos de Windows, luego de conectar el convertidor USB/UART.

3.2.1 Diseño de puerto de comunicaciones

El elemento principal de esta etapa es el circuito integrado FT232R de FTDI Chip. En la Figura 3.13 se muestra el circuito esquemático diseñado para etapa de comunicación.

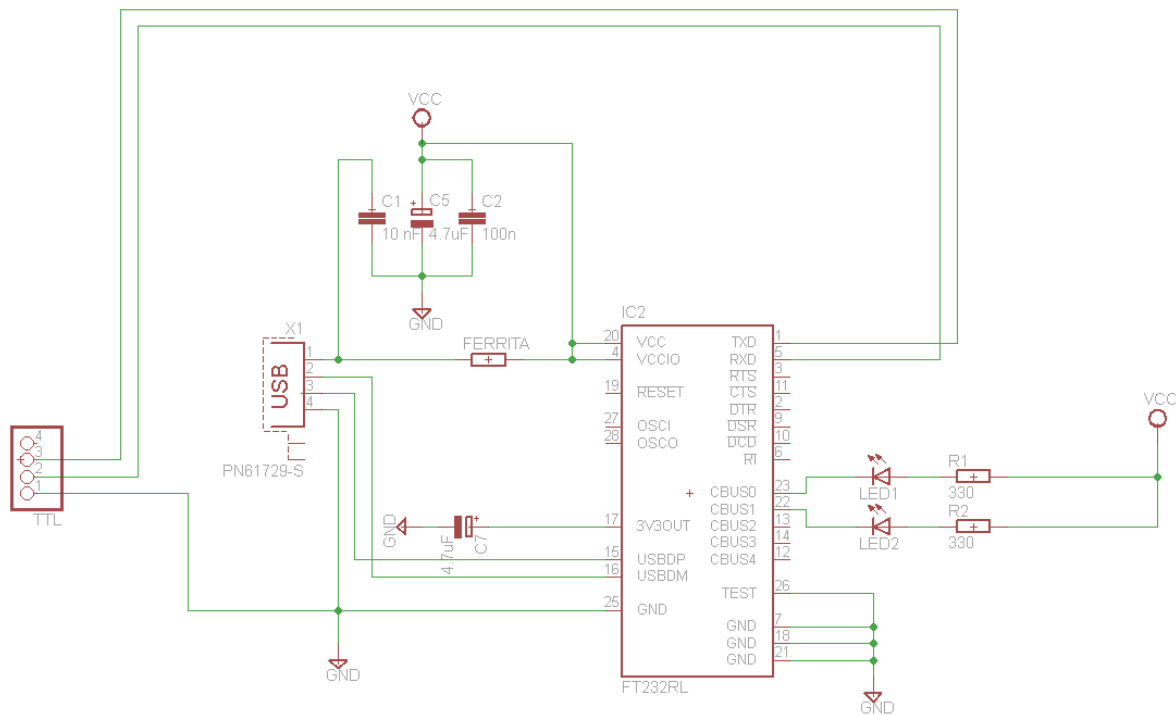


Figura 3.13: Diagrama esquemático de la etapa de comunicación UART/USB

Como observación adicional, se ha agregado dos LEDs para visualizar el flujo de información (transmisión y recepción) a través del FT232. Además se hace uso de una ferrita para disminuir el ruido en forma de pulsos de corriente.

3.2.2 Implementación de protocolo lógico

El software podrá enviar información de tal manera que el microcontrolador pueda procesarla y configurar los parámetros de la onda. Lo siguiente debe ser configurado:

- Frecuencia de pulso.
- Numero de pulsos por tren
- Frecuencia de repetición

Para la correcta comunicación microcontrolador-pc, el microcontrolador debe poder diferenciar que instrucción se le envía, para esto se ha implementado el siguiente protocolo lógico:

- Trama para modificar la frecuencia de pulso (5 bytes)

CABECERA	LSB			MSB
0x55	FREQ0{0}	FREQ0{1}	FREQ0{2}	FREQ0{3}

Se debe enviar un byte de cabecera, seguido del registro de frecuencia (FREQ0) que se escribirá en el DDS. Luego, FREQ0 se calcula a partir de la frecuencia que se desea obtener en la salida y de la frecuencia del reloj de referencia:

$$FreqReg = \frac{f_{out} * 2^{28}}{f_{MCLK}}$$

- Trama para modificar la cantidad de pulsos por tren (2 bytes)

CABECERA	
0x65	Numero de pulsos

El número de pulsos debe estar entre 0 y 15, si el número esta fuera de este rango la trama será ignorada.

- Trama para modificar la frecuencia de repetición (3 bytes)

CABECERA	LSB	MSB
0x60	FREP{0}	FREP{1}

Donde FREP es calculado multiplicando la frecuencia de repetición deseada en Hz por 0.5.

3.2.3 Diseño e implementación del software

3.2.3.1 Diagrama de flujo de solución

El software permitirá al usuario configurar los parámetros de la onda. Los parámetros serán enviados al microcontrolador utilizando el protocolo diseñado anteriormente. En la Figura 3.14 se describe el diagrama de flujo simplificado que se implantará.

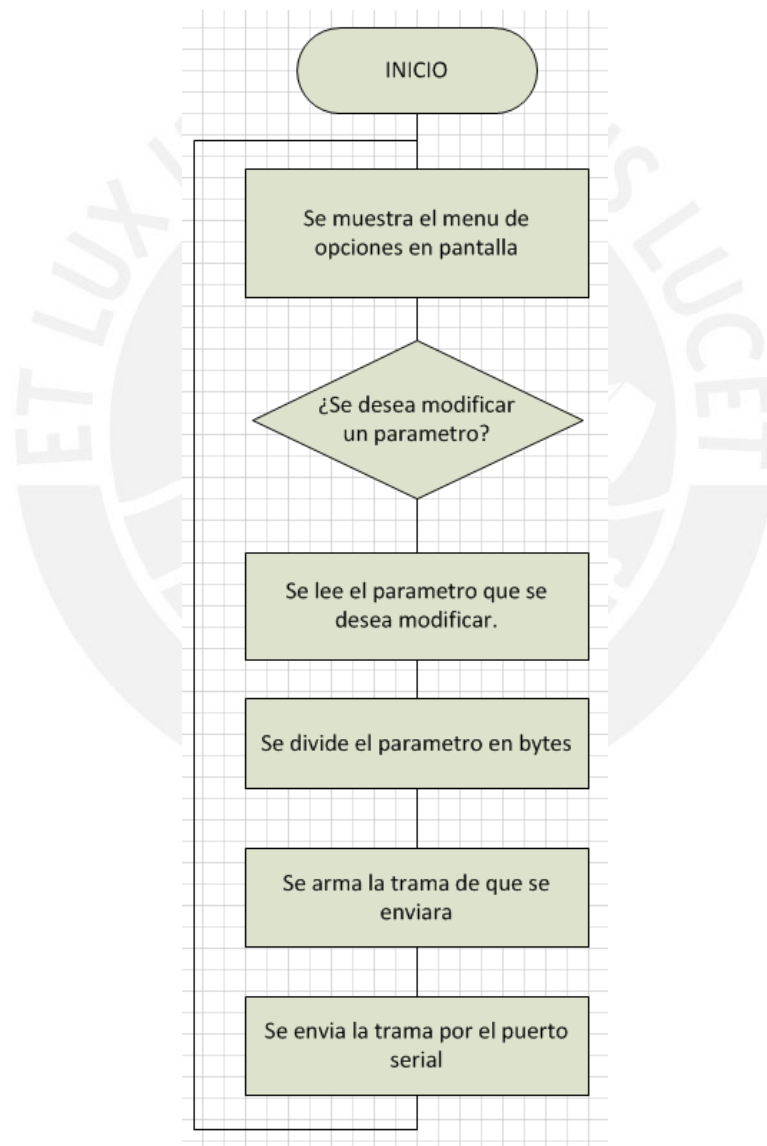


Figura 3.14: Diagrama de flujo del programa

3.2.3.2 Uso de Java y librería de control de puertos seriales

Para el desarrollo se usará el Java Development Kit 7.07 y el entorno de desarrollo NetBeans 7.2. Se utilizará la librería Giovynet que permitirá controlar los puertos seriales de la computadora. De esta manera, se podrá configurar, enviar y recibir bytes. [6][7]

Para la comunicación serial se utilizara la siguiente configuración:

- Velocidad de transmisión: 9600 bps
- Bits de parada: 1
- Paridad: ninguna

Para diseñar la interfaz de usuario, se usará la librería Swing de Java. Mediante esta interfaz se podrá ingresar los parámetros de la onda.

Luego de validar los datos se hará uso de un botón para recolectarlos y enviarlos al microcontrolador. Se implementará funciones para leer y escribir datos en pantalla, así como manejo de bytes y envío de estos a través del puerto serial.

3.3 Diseño de etapa de amplificación

Concluida la etapa lógica, resta amplificar la señal TTL hasta niveles de voltaje mayores. Además, esta señal deberá tener 3 niveles de voltaje, 0V, voltaje de excitación positivo y voltaje negativo, tal como se indica en los requerimientos. Para este fin es conveniente usar una configuración de puente H.

Para la implementación de esta etapa, se usará 4 MOSFETs de respuesta rápida que formaran el puente H. Según como conmuten los MOSFETs, la carga recibirá voltaje 0, positiva o negativo.

Para manejar estos 4 MOSFETs canal N se hará uso de un driver de puente H preparado para manejar conmutadores externos. Este dispositivo de alta

velocidad se encarga de conmutar los MOSFETs adecuadamente, además evitaría un posible corto circuito que pudiera darse debido a un retardo en alguna señal lógica. El driver que se usará será el A4940 de Allegro MicroSystems. En la Tabla 3.1 se hace un resumen de las características de este circuito integrado.

Tabla 3.1: Características de IC A4940

Característica	Valor
Prevención de corto circuito.	Si
Control independiente de cada MOSFET	Si
Voltaje de alimentación	5.5 a 50 V
Tiempo de subida (ton)	35 ns
Tiempo de bajada (toff)	20 ns

En la Figura 3.14 se puede observar una aplicación típica del circuito integrado A4940. Para esta tesis, se reemplazará el motor que aparece en la imagen por un transductor de ultrasonido.

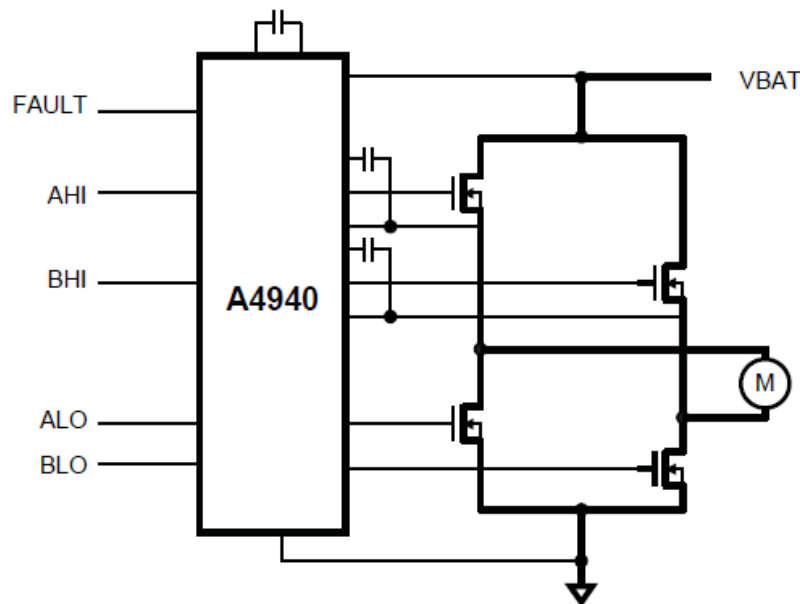


Figura 3.14: Aplicación típica del IC A4940

Como se mencionó en el capítulo anterior, para los conmutadores se empleará 4 MOSFETs de alta velocidad de conmutación, los IRF510.

Con el fin de controlar cada MOSFETs independientemente es necesario 4 señales (AHI, BHI, ALO, BLO de la Figura 3.14). Para generar estas últimas, se usará las dos señales de salida de la etapa lógica, la salida principal y la señal de control (la cual controla la compuerta AND), las cuales generaran las 4 señales luego de pasar por un arreglo de compuertas lógicas. En la Figura 3.15 se puede ver el diagrama esquemático de esta etapa. El cálculo de las resistencias y capacitores necesarios para el correcto funcionamiento del driver de puente H se realizó según la hoja de datos de dicho driver incluida en los anexos.



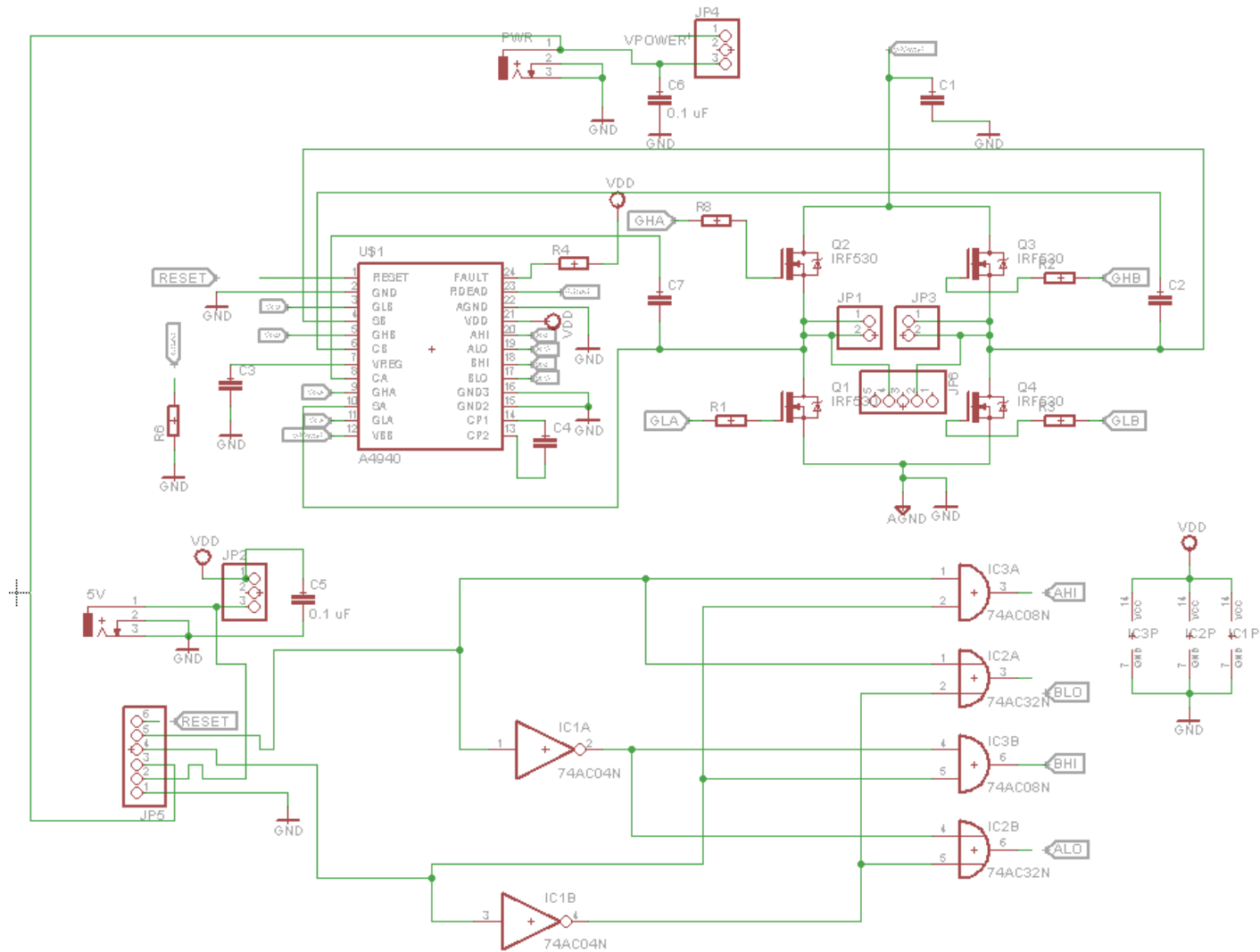


Figura 3.15: Diagrama esquemático del amplificador

CAPITULO 4: IMPLEMENTACION, PRUEBAS Y RESULTADOS

4.1 Pruebas con la etapa lógica

Se implementó una tarjeta la cual incluye el microcontrolador, la etapa de comunicación (USB/UART), el circuito necesario para controlar el DDS (AD9833), y las compuertas lógicas necesarias para obtener el tren de pulsos en nivel TTL final (Figura 4.1).

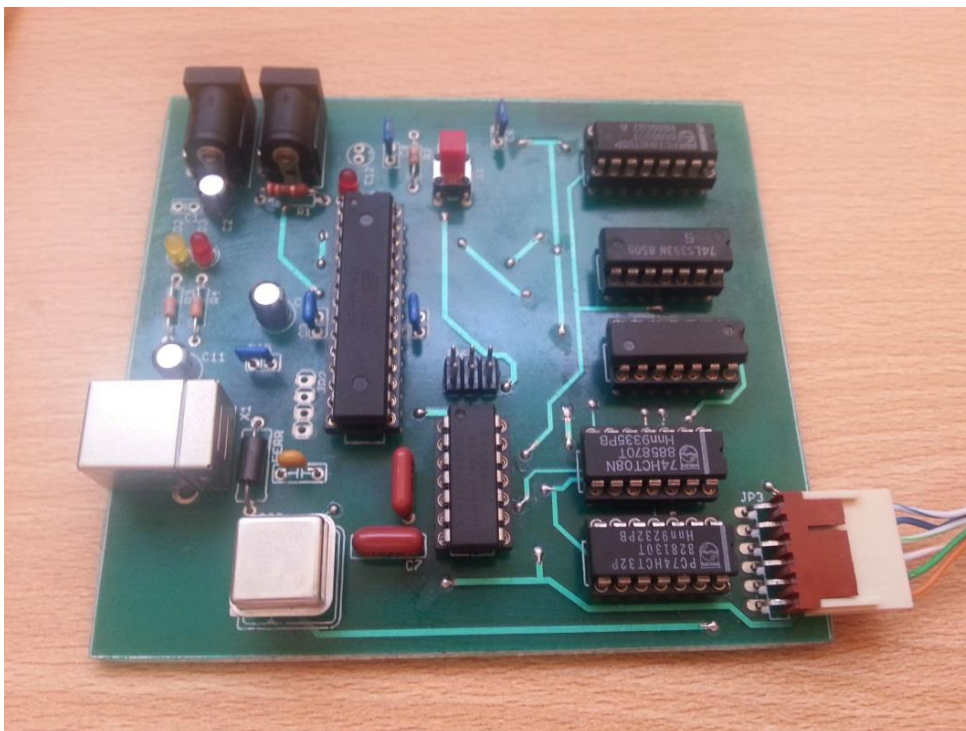


Figura 4.1: Tarjeta de control

La tarjeta tiene dos entradas para conectar fuentes de alimentación:

- Fuente de 5V usada para alimentar todos los circuitos lógicos.
- Fuente externa ajustable de 0 a 24V para excitar el transductor de ultrasonido. La energía de esta fuente es directamente transmitida hacia la otra tarjeta mediante el conector de salida marrón.

Además de las entradas para alimentación, posee dos conectores adicionales, uno de entrada de datos y otro de salida:

- Conector USB. Mediante esta entrada se comunica la computadora con el microcontrolador para la transferencia de parámetros de configuración de la onda. Este conector está directamente conectado a la etapa del FT232.
- Conector de salida de 6 pines. Mediante este conector se comunica la tarjeta de control con la tarjeta de amplificación. Aquí se ubican las señales de salida de la etapa de control, así como el suministro de energía para la tarjeta de amplificación. En la Tabla 4.1 se muestra el *pinout* de este conector.

Tabla 4.1: *Pinout* de la salida de la tarjeta de control

Pin N°	Nombre de la señal
1	GND
2	5 V
3	Fuente ajustable (0-24V)
4	Señal lógica de salida 1
5	Señal lógica de salida 2
6	Habilitador de salida de amplificador

El pin 6 del conector descrito anteriormente es usado para habilitar o deshabilitar el driver de puente H A4940 a través de su señal *enable*. En caso estará deshabilitado y se desconectará los 4 MOSFETs de potencia.

Se realizó una prueba inicial configurando una frecuencia de oscilación de 500 KHz y 5 pulsos por tren. En la Figura 4.2, se muestra una comparación entre las señales teóricas y las obtenidas de los pines 4 y 5 del conector de salida de la tarjeta de control.

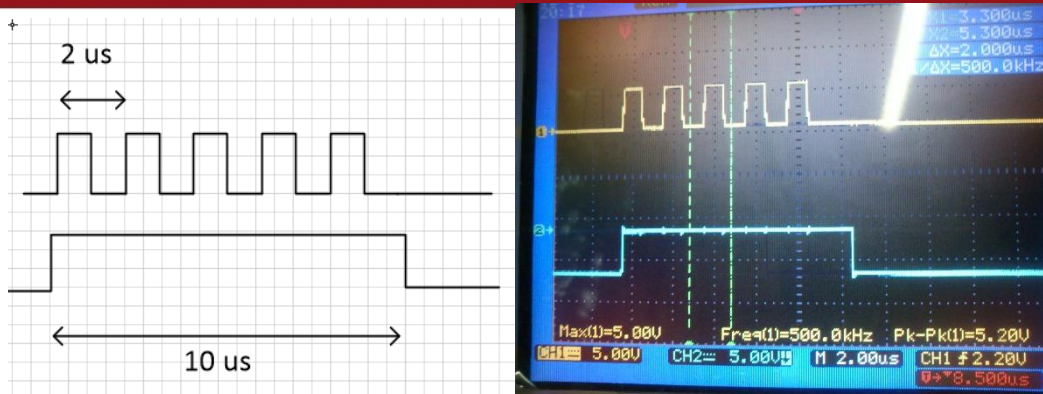


Figura 4.2: Comparación entre señal esperada y señal obtenida

Se puede observar que se obtienen las señales esperadas. Estas señales son las que servirán de entrada para la etapa de amplificación.

Se realizaron diversas pruebas para calcular el rango de error en la frecuencia de pulso de alta frecuencia. Para esto, se generaron 5 pulsos por tren y se realizaron medidas en los tres primeros pulsos emitidos. En la Figura 4.3 se ilustra los parámetros medidos en las pruebas.

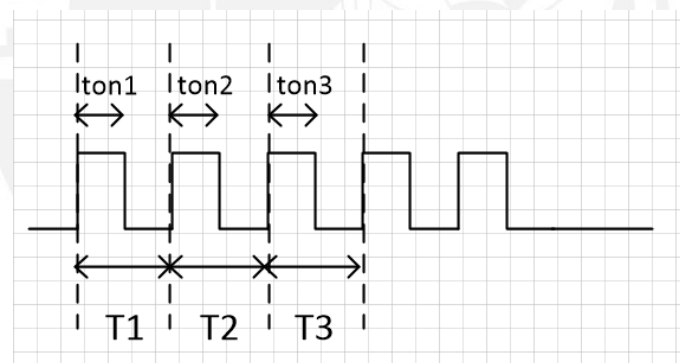


Figura 4.3: Ejemplo de señal generada para las pruebas

Donde la frecuencia y el *duty cycle* del *i*-ésimo pulso, respectivamente, equivalen a:

$$\text{Frecuencia } i - \text{ésimo pulso} = 1/T_i$$

$$\text{Duty cycle } i - \text{ésimo pulso} = \frac{ton_i}{T_i} * 100\%$$

Idealmente $1/T_1$ debería ser igual a $1/T_2$ y $1/T_3$ y estos iguales a la frecuencia programada. Asimismo, el *duty cycle* de todos los pulsos debería ser igual a 50%.

En la Tabla 4.2 se muestran los resultados de las pruebas. Las mediciones fueron realizadas usando el osciloscopio *BK Precision*, Modelo 2534.

Tabla 4.2: Pruebas y mediciones con diversas frecuencias de oscilación

Frecuencia programada (KHz)	Primer pulso		Segundo pulso		Tercer pulso	
	Frecuencia (KHz)	Duty cycle (%)	Frecuencia (KHz)	Duty cycle (%)	Frecuencia (KHz)	Duty cycle (%)
0.1	0.1	50%	0.1	50%	0.1	50%
0.5	0.5	50%	0.5	50%	0.5	50%
1	1.01	48%	1.01	50%	1.01	50%
5	5.05	48%	4.97	51%	5	52%
10	10.05	48%	10.04	52%	10.05	52%
20	20.3	48%	21	50%	21	50%
50	50.5	47%	50	49%	50.5	49%
100	99.2	45%	102	52%	103	50%
200	201	46%	200	49%	204	49%
500	503	46%	500	53%	502	52%
1000	1030	44%	1050	48%	1040	50%
1500	1550	43%	1560	49%	1560	49%
2000	2070	43%	2060	49%	2050	49%
2500	2450	40%	2460	47%	2460	47%

Usando los datos de la Tabla 4.3 se elaboró una tabla con el porcentaje de error de la frecuencia para cada prueba. Donde el error equivale a:

$$\% \text{ Error} = (F_{\text{medida}} - F_{\text{programada}}) / F_{\text{programada}} * 100\%$$

En la Tabla 4.3 se muestran los resultados.

Tabla 4.3: Porcentaje de error de la frecuencia de oscilación del circuito excitador

Frecuencia programada	Pulso 1	Pulso 2	Pulso 3
	Error (%)	Error (%)	Error (%)
100 Hz	0.0	0.0	0.0
500 Hz	0.0	0.0	0.0
1 KHz	1.0	1.0	1.0

5 KHz	1.0	-0.6	0.0
10 KHz	0.5	0.4	0.5
20 KHz	1.5	5.0	5.0
50 KHz	1.0	0.0	1.0
100 KHz	-0.8	2.0	3.0
200 KHz	0.5	0.0	2.0
500 KHz	0.6	0.0	0.4
1 MHz	3.0	5.0	4.0
1.5 MHz	3.3	4.0	4.0
2 MHz	3.5	3.0	2.5
2.5 MHz	-2.0	-1.6	-1.6

Analizando los resultados se puede observar un porcentaje de error en la frecuencia que puede ser debido al ancho de banda limitado del circuito, es decir, al estar más cerca del límite de frecuencia se encuentran mayores distorsiones o atenuaciones.

También se observa que el *duty cycle* varía de un pulso a otro, se podría entender esto como un error de fase variante en el tiempo.

Para descartar problemas con las puertas lógicas, se realizó mediciones directamente a la salida del DDS, sin embargo, se obtuvo los mismos niveles de distorsión. Luego se realizó mediciones en el oscilador de referencia del DDS, un MXO45 que tiene una estabilidad de frecuencia de ± 25 ppm. Se pudo comprobar que la frecuencia de 25MHz es estable y no se encontró mayores distorsiones como las halladas a la salida del DDS. Luego de estas pruebas, se puede concluir que este error de fase, que se presenta como una diferencia entre el *duty cycle* de un pulso y el siguiente, proviene del modo de operación del DDS.

Para entender de donde proviene este error de fase, se debe analizar el modo de funcionamiento del DDS cuyo diagrama de bloques se puede observar en la Figura 4.4

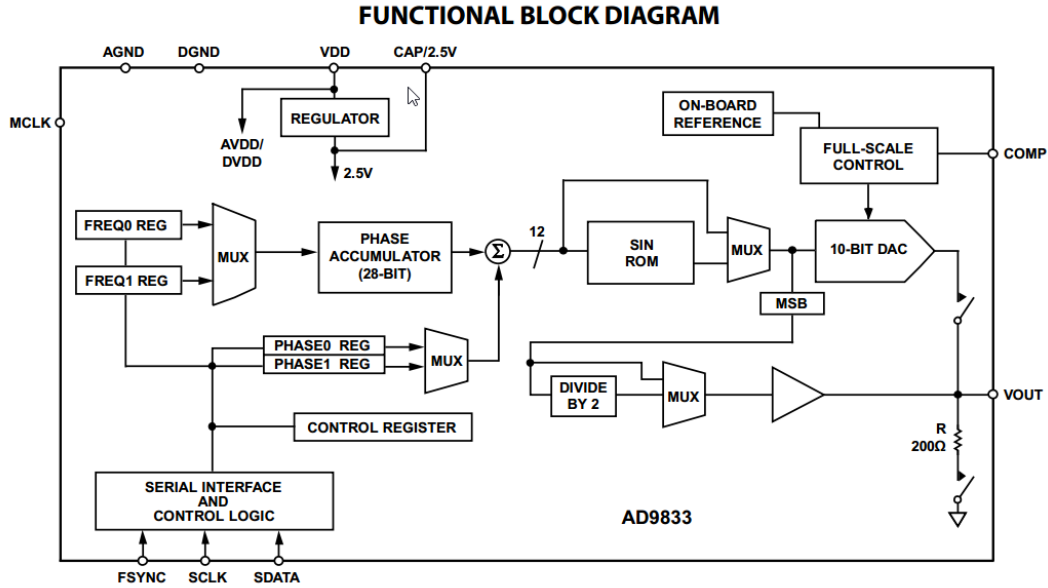


Figura 4.4: Diagrama de bloques del DDS AD9833

Para generar una señal, el DDS usa 2 subcircuitos principales: un acumulador de fase y una tabla donde almacena los valores de amplitud con los que formaría una onda sinusoidal, también conocida como SIN ROM. Luego, esta amplitud pasa de la SIN ROM a un DAC para formar la señal sinusoidal. Debido a que se necesita solo una señal cuadrada, solo es necesario el MSB del DAC de 10 bits.

El acumulador de fase tiene una longitud de 28 bits, cuyo valor máximo equivale a la frecuencia de referencia (25MHz). Este acumulador forma en su salida una señal tipo diente de sierra que luego sirve como dirección para buscar la amplitud correspondiente en la SIN ROM. El modo de operación de un amplificador de fase se puede observar en la Figura 4.5

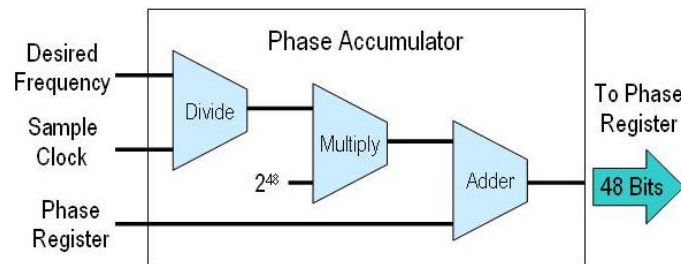


Figura 4.5: Modo de operación de un acumulador de fase

El acumulador de fase está diseñado para que cuando ocurra un desbordamiento (*overflow*), en este caso cuando el valor de la fase supere los 28 bits, se descarte el bit de overflow, e inicie la secuencia con el residuo del overflow como valor inicial. Esto se puede observar en la Figura 4.6

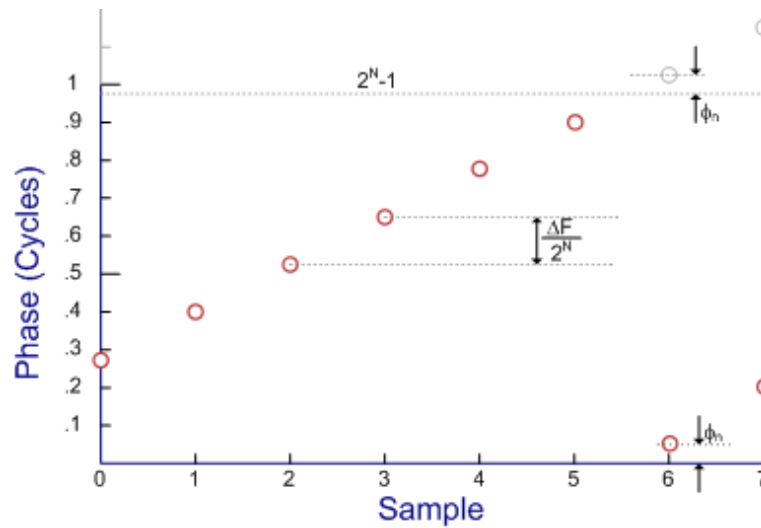


Figura 4.6: *Overflow* en un acumulador de fase

Este comportamiento no causa un error en frecuencia, sin embargo, origina un error de fase en cada ciclo. Esto no sucede cuando la frecuencia de referencia es múltiplo de la frecuencia deseada.

A lo anterior, se puede agregar que el SIN ROM tiene un espacio de 12 bits por lo que trunca el valor del acumulador de fase de 28 bits. Esto, una vez más causa un error de fase variante en el tiempo. Podemos observar esta diferencia de fase en los puntos 10 y 15 de la Figura 4.7.

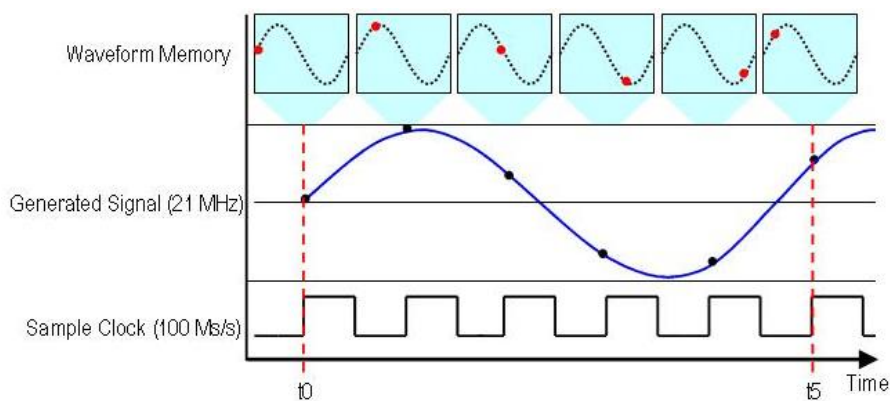


Figura 4.7: Desfase en la generación de onda por un DDS

Se puede concluir que el error de fase es inherente al modo de operación del DDS.

En resumen, el porcentaje de error no supera el 5%, por lo que la precisión de nuestro equipo sería de 95%, la cual es una precisión aceptable tomando en cuenta el costo de los componentes, el ruido, etc., sin embargo para fines comerciales la precisión debería ser muchísimo menor.

Luego de las pruebas con la frecuencia de oscilación de pulso, se realizaron pruebas variando la frecuencia de repetición de los trenes de pulsos. En la Figura 4.8 se puede ver la señal obtenida luego de configurar una frecuencia de repetición de 5 KHz, la máxima requerida.

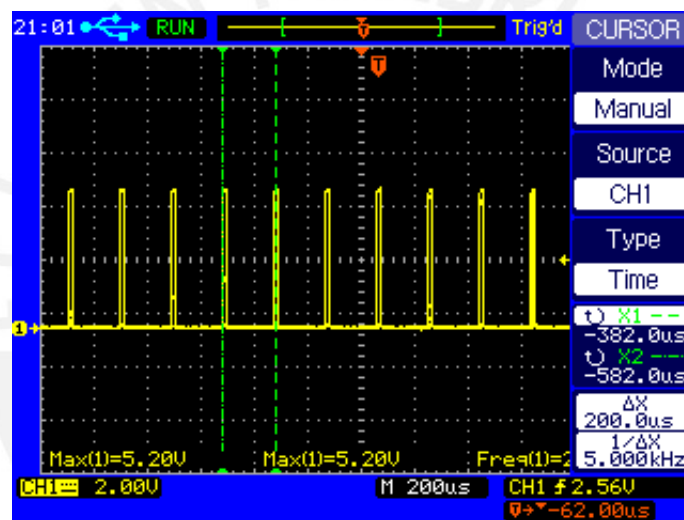


Figura 4.8: Trenes de pulsos a una frecuencia de repetición de 5KHz

Luego, se realizó más pruebas configurando diversas frecuencias de repetición para calcular el rango de error de este parámetro. En la Tabla 4.4 se muestran los resultados.

Tabla 4.4: Pruebas y mediciones con diversas frecuencias de repetición del tren de pulsos

Frecuencia programada	Muestra 1	Muestra 2	Muestra 3	Promedio	% de error
0.5 kHz	0.5 KHz	0.5 KHz	0.5 KHz	0.5 KHz	0 %
1 KHz	1.01 KHz	1.01 KHz	1.01 KHz	1.01 KHz	1 %
2 KHz	2.02 KHz	2.03 KHz	2.02 KHz	2.03 KHz	1.5 %
3 KHz	3.01 KHz	3.01 KHz	3.02 KHz	3.015 KHz	0.5 %
4 KHz	4.05 KHz	4.04 KHz	4.05 KHz	4.046 KHz	1.15 %
5 KHz (máx.)	5.02 KHz	5.04 KHz	5.05 KHz	5.036 KHz	0.72 %

Para este caso, se puede considerar aceptable un porcentaje de error máximo de 1.5%. La precisión de la frecuencia de repetición depende exclusivamente del microcontrolador. Este último genera la frecuencia a partir de una cuenta interna, usando como referencia el oscilador interno. El microcontrolador (ATMEGA8L) fue programado para usar como frecuencia de operación interna 4 MHz, sin embargo es posible programarlo hasta los 8MHz. Cabe resaltar, que de esta frecuencia también dependen el tiempo de ejecución de cada instrucción, la programación del UART y la velocidad del bus SPI; ya que sus velocidades de operación esta definidos como una fracción de la frecuencia de este oscilador interno.

También hubiese sido posible usar un oscilador externo de mayor precisión para así mejorar el desempeño del sistema.

4.2 Pruebas con el software de comunicación

Se implementó el software de comunicación usando el lenguaje de programación Java. El código del software se encuentra en el CD adjunto al documento. Al ejecutarse el archivo "JAR" se muestra una ventana como la de la Figura 4.9.



Figura 4.9: Ventana principal del software

Al conectarse el dispositivo, automáticamente el programa detectará en qué puerto serial se conectó. Para este fin, se envía un comando de identificación por todos los puertos seriales disponibles, usando el puerto serial por donde encuentre respuesta del dispositivo. En caso no encuentre el dispositivo, se mostrará el mensaje de advertencia de la Figura 4.10.

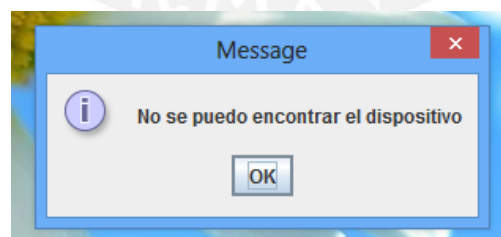


Figura 4.10: Mensaje de error en la inicialización.

Una vez iniciado el programa se podrá configurar los parámetros simultáneamente indicando el valor deseado en cada uno de los 3 casilleros, y luego haciendo clic en el botón “Programar”. También se podrá ajustar cada parámetro independientemente indicando el valor deseado en el casillero

correspondiente y luego presionando la tecla *Enter*. Automáticamente los valores serán enviados al microcontrolador y éste ajustará la forma de onda.

Con el botón “Generar” se habilitará la salida del amplificador, mediante la señal de *enable* del driver de puente H. De esta manera los Power MOSFETs serán conmutados para excitar al transductor. Por el contrario, al hacer clic en el botón “Detener” se deshabilitará el driver de puente H, por lo que los Power MOSFETs permanecerán inactivos y la carga se desconectará del dispositivo.

4.3 Pruebas con la etapa de amplificación

Se implementó una tarjeta que contiene la etapa de potencia. Eso incluye, el conector para el transductor de ultrasonido, los Power MOSFETs, el driver de puente H y las compuertas lógicas necesarias para adaptar las señales provenientes de la etapa lógica. En la Figura 4.11 se puede visualizar la tarjeta ensamblada.

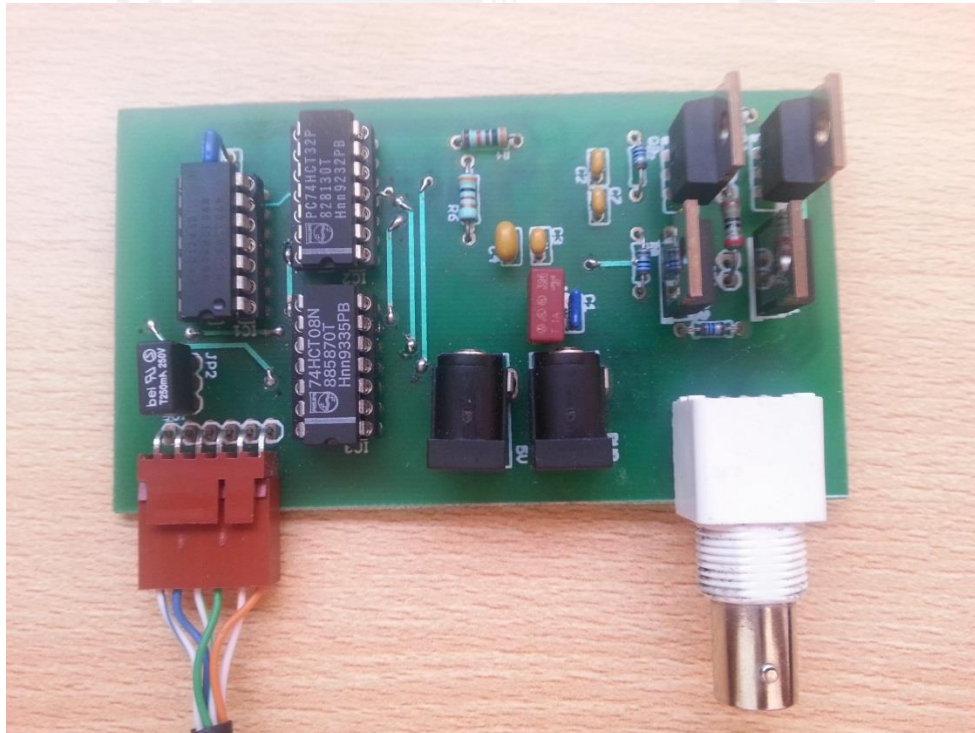


Figura 4.11: Tarjeta de amplificación

Se puede observar el conector marrón de 6 pines proveniente de la etapa de control y el conector coaxial en donde se conectara el transductor. Además, también se observa los conectores de energía para 5V y la fuente de potencia, sin embargo, no serán usadas ya que estas señales están incluidas en el conector de 6 pines.

Se realizaron pruebas con la etapa de amplificación en conjunto con la etapa lógica, es decir el sistema completo funcionando. Las pruebas iniciales se realizaron una carga puramente resistiva y luego se realizaron las pruebas finales conectando un transductor de ultrasonido real.

4.3.1 Pruebas con una carga resistiva.

Para las pruebas iniciales, se conectó una resistencia de 50 ohmios a la salida de la etapa de potencia para emular la impedancia de un transductor. Además, se conectó la señal proveniente de la tarjeta lógica y se configuro la señal a 2MHz, 1 pulso por tren usando el software desarrollado y ajustado la fuente externa a 12 V. En la Figura 4.12 se puede apreciar el voltaje medido en la carga.

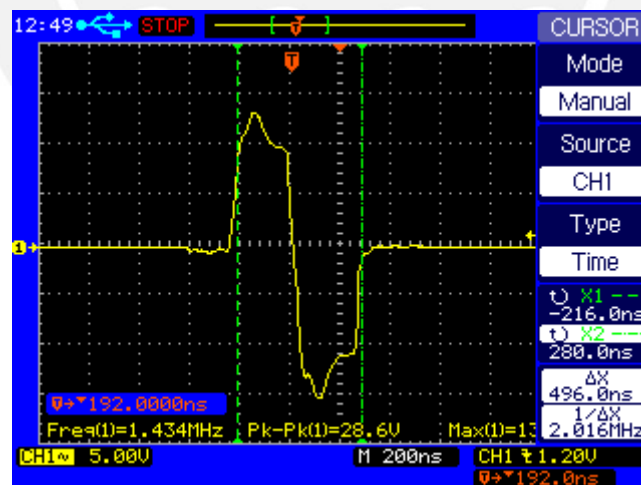


Figura 4.12: Señal medida en la carga resistiva.

Luego, se realizaron diversas pruebas ajustando la frecuencia de oscilación para medir el rango de error con respecto a la frecuencia programada con el software. En la Tabla 4.5 se muestran los resultados.

Tabla 4.5: Pruebas con una resistencia como carga del sistema.

Frecuencia programada (KHz)	Primer pulso		Segundo pulso		Tercer pulso	
	Frecuencia (KHz)	Duty cycle (%)	Frecuencia (KHz)	Duty cycle (%)	Frecuencia (KHz)	Duty cycle (%)
10	10.04	48%	10.04	52%	10.1	51%
100	99	45%	102	52%	103	51%
1000	1030	46%	1022	53%	1015	52%
2000	2070	43%	2070	44%	2080	44%
2250	2290	42%	2283	45%	2290	45%

Como se observa, los valores de frecuencia medidos, así como las diferencias en el *duty cycle* son similares a los medidos en las pruebas con la etapa lógica. Con esto se comprueba que los MOSFETs, así como el driver de puente H, introducen un error casi nulo. En Figura 4.13 se puede observar la prueba con una frecuencia de oscilación a 2 MHz y 6 pulsos por tren.

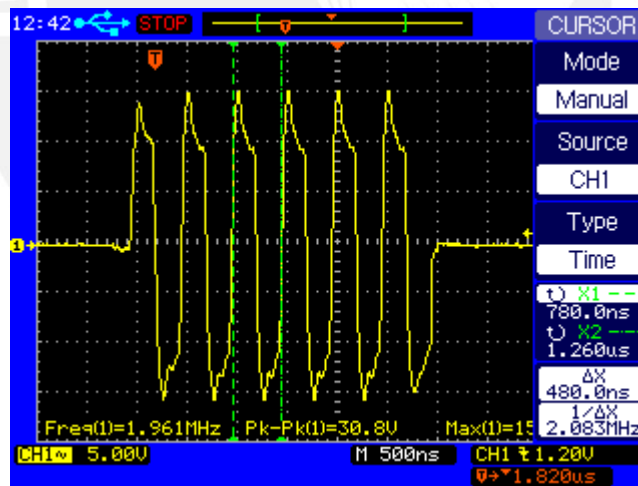


Figura 4.13: Pruebas con carga resistiva a 2 MHz

4.3.2 Pruebas con transductor de ultrasonido

Ahora se reemplazará la carga resistiva por transductores de ultrasonido. Estos transductores tienen una impedancia nominal de 50 ohm y adicionalmente una impedancia capacitiva e inductiva. Esto último, provocará variaciones en la señal final generada como se verá más adelante.

Se realizaron ensayos con dos transductores, uno de 1 MHz y otro de 2.25 MHz. Para esto, se sintonizó el circuito excitador a dichas frecuencias para obtener la máxima respuesta en frecuencia.

Una forma de comprobar que el sistema excita adecuadamente el transductor, es verificar que se reciben ecos luego de emitir pulsos sobre una determinada materia. Ya que los ecos recibidos son de milivoltios, es necesario amplificarlos para poder visualizarlos adecuadamente. Para eso se usará un pulser/receiver comercial Olympus modelo 5800. En la Figura 4.14 se ilustra el escenario para las pruebas con el transductor.

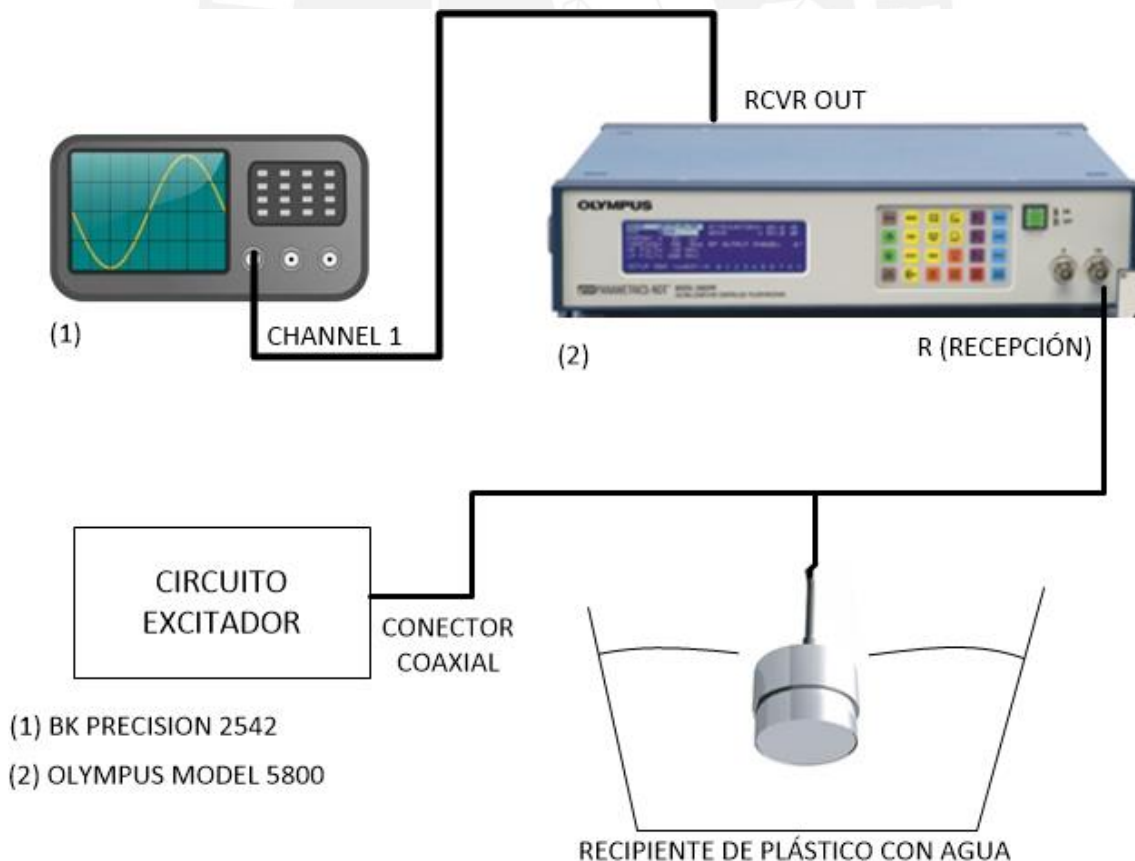


Figura 4.14: Equipos involucrados en las pruebas con un transductor de ultrasonido

Se programó al pulser/receiver para que amplifique la señal con una ganancia de 40 dB como se puede observar en la Figura 4.15.

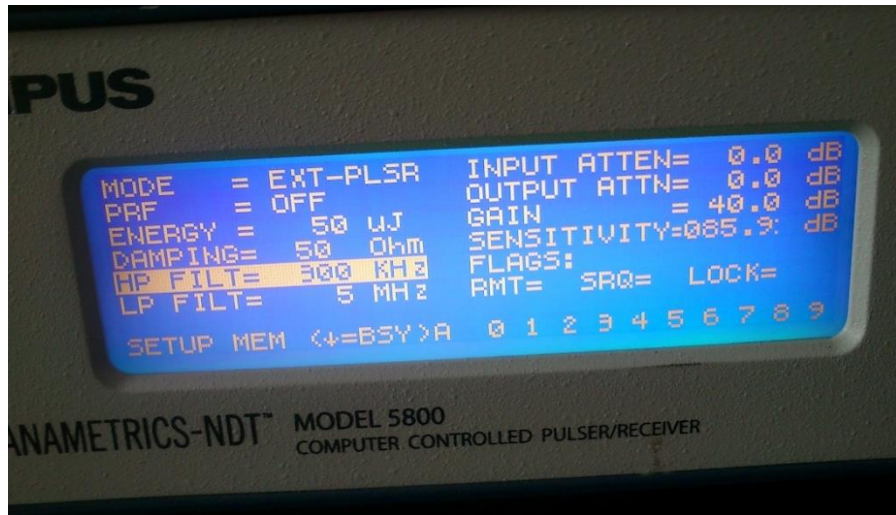


Figura 4.15: Configuración de pulser/receiver comercial usado como amplificador

Se realizó la primera prueba con un transductor de 1 MHz, configurando el sistema para dicha frecuencia de oscilación, 8 pulsos por tren y frecuencia de oscilación de 5 KHz. En la Figura 4.16 se puede observar el primer tren de pulsos de excitación y posteriormente el eco recibido luego de aproximadamente 55 us.

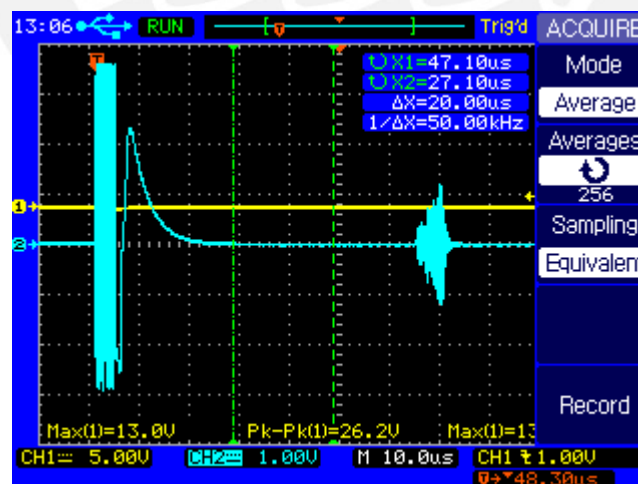


Figura 4.16: Pruebas con un transductor de 1 MHz

Se logra observar que el último pulso tarda en llegar a 0 V. Este efecto es común en los transductores de ultrasonido y se debe básicamente a que la impedancia de salida del circuito amplificador es diferente a la impedancia equivalente del

transductor, la cual contiene componentes reactivas y capacitivas. Para reducir los efectos de esta distorsión, es necesario adicionar una etapa de acoplamiento de impedancias, utilizando por ejemplo un transformador de alta frecuencia.

En la Figura 4.17 se observa el primer eco recibido con mayor claridad. Se puede observar que la cantidad de pulsos recibidos es igual a la cantidad de pulsos emitidos, en este caso 8 pulsos, a los que adicionalmente se suman algunos más de menor magnitud. Este fenómeno es común en los transductores de ultrasonido debido a su lenta desaceleración.

Además, en línea roja se puede observar la Transformada de Fourier de la señal. Se puede comprobar que la mayor energía se encuentra a 1 MHz, frecuencia que corresponde a la frecuencia de oscilación programada en el dispositivo.

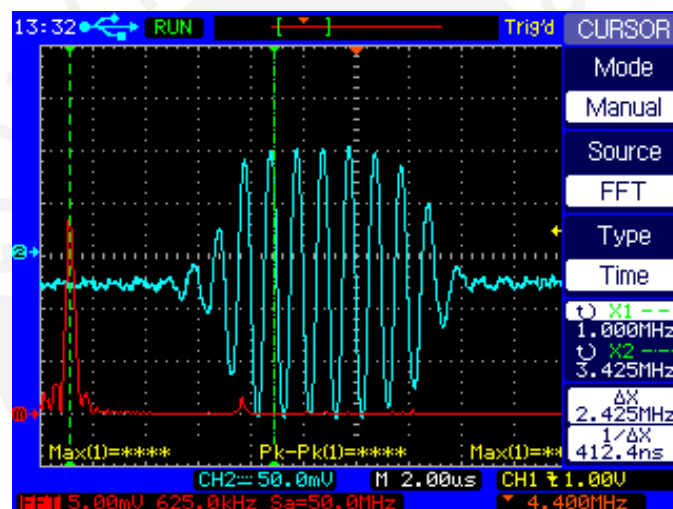


Figura 4.17: Ecos recibidos usando un transductor de 1 MHz

De esto se concluye que los ecos recibidos por el transductor, luego de viajar por el recipiente con agua, guardan relación con la señal con que se excitó inicialmente el transductor.

Si se compara y analiza con mayor profundidad la señal emitida y la señal recibida, se puede obtener información como el volumen del recipiente, distancia de las paredes, etc.

Adicionalmente, se hizo la misma prueba usando un transductor de 2.25 MHz y ajustado el circuito excitador a dicha frecuencia. En la Figura 4.18 se puede

observar un gráfico análogo al de la Figura 4.17, pero a diferente frecuencia de oscilación.

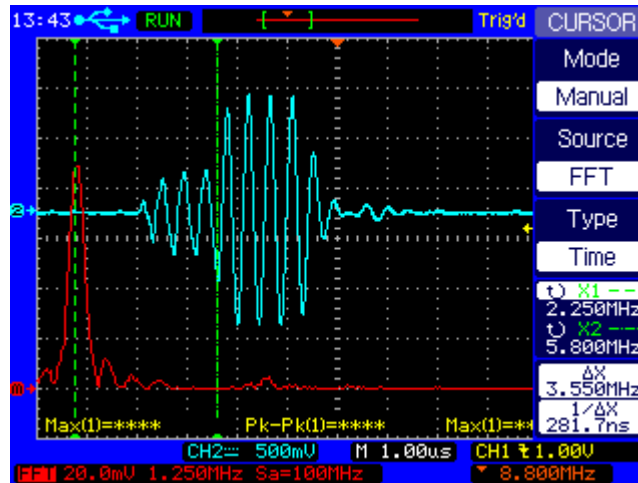


Figura 4.18: Ecos recibidos usando una transductor de 2.25 MHz

Se puede observar los 4 pulsos que enviados por el transductor, acompañados por algunas vibraciones adicionales de menor potencia. Además, se observa que la mayor componente de frecuencia se da a 2.25 MHz.

Considerando los resultados con los transductores de 1 y 2.25 MHz se realizó la Tabla 4.6 para comparar las frecuencias obtenidas con las medidas usando cargas puramente resistivas.

Tabla 4.6: Comparación entre resultados usando diversas cargas

Carga	Frecuencia programada	Frecuencia medida
Resistiva	1 MHz	1.03 MHz
Transductor de 1 MHz	1 MHz	1.04 MHz
Resistiva	2.25 MHz	2.27 MHz
Transductor de 1 MHz	2.25 MHz	2.24 MHz

La frecuencia de oscilación no sufre mayores variaciones en comparación con las pruebas con carga resistiva. El rango de error persiste dentro del 5%.

Finalmente, se realizaron pruebas complementarias excitando a los transductores con frecuencias que no corresponden a su frecuencia de resonancia.

En la Figura 4.19 se muestran las pruebas con un transductor de 2.25MHz excitado con una frecuencia de 1 MHz. Los ecos recibidos no tienen una frecuencia definida. Se puede observar en la transformada de Fourier, que la mayor ganancia está distribuida en diversas componentes de frecuencia. Esto es debido a que la frecuencia programada no es la frecuencia de oscilación del transductor.

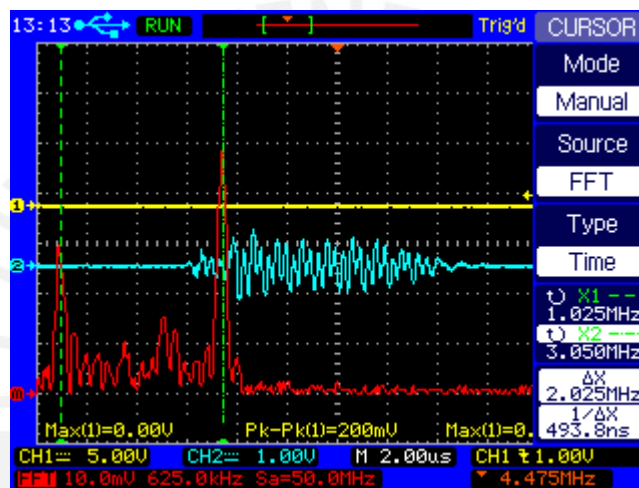


Figura 4.19: Pruebas complementarias con una frecuencia distinta a la de resonancia del transductor

CONCLUSIONES

En cuanto a los objetivos planteados al inicio de esta investigación se puede señalar que fueron completados satisfactoriamente.

- Se construyó un excitador de transductores de ultrasonido de hasta 2.5 MHz con una precisión del 95%.
- El número de pulsos configurado por tren siempre es el mismo número de pulsos que se halla en la señal.
- La configuración de parámetros de la onda se realiza mediante una computadora personal con cualquier sistema operativo.
- Se utilizó un microcontrolador Atmel de 8 bits a una frecuencia de operación de 4 MHz para generar frecuencias de hasta 5 KHz con una precisión de 1.5%.
- Se utilizó el circuito integrado AD9833 para generar la frecuencia de oscilación. Se utiliza como referencia un oscilador de 25 MHz. Si bien la frecuencia máxima que se pudo obtener no llegó a ser la mitad de la señal de referencia, es suficiente para obtener el objetivo de 2.5 MHz.
- Utilizar la señal cuadrada del AD9833 no es la más adecuada para obtener una señal de alta frecuencia precisa.
- Se utilizó un puente H, conformado por 4 Power MOSFETs canal N y un driver de conmutación externa, para poder obtener la señal de alta potencia que se aplicó al transductor.
- Se logró excitar adecuadamente transductores de 1 MHz y 2.25 MHz y observar los ecos recibidos.
- El uso de fuentes de voltaje reguladas es el adecuado para aplicaciones de alta frecuencia.

RECOMENDACIONES

Concluida la presente investigación, se puede indicar las siguientes recomendaciones:

- Cuando la frecuencia que se exige a la salida del DDS se acerca a la máxima frecuencia teórica, la duración de los pulsos no exactamente el esperado. Se podría hacer uso de un DDS de mayor resolución o frecuencia máxima.
- Es necesario añadir una etapa de acoplamiento de impedancias antes de conectar el transductor. Con esto se lograría transmitir la máxima potencia posible al transductor, así como disminuir las distorsiones producidas por la impedancia capacitiva y reactiva de este último.
- El *duty cycle* de la señal no es del 50% cuando la frecuencia se acerca a la frecuencia máxima del DDS, esto debido a que la señal cuadrada no es del todo precisa. La resolución mejoraría si se usa la señal sinusoidal del DDS.
- Para mejorar la precisión de la frecuencia del tren de pulsos es posible usar un cristal externo al microcontrolador.
- Para evitar que señales como el *clock* de referencia induzcan ruido en la señal final, se recomienda el uso de una sola tarjeta para así evitar el uso de cables que transportan la señal de alta frecuencia.
- Es recomendable incluir un filtro RC en la entrada del contador para evitar que se introduzcan pulsos fantasmas y puedan variar la cantidad de pulsos en el tren.
- Para reducir el tamaño del circuito, es posible agrupar los circuitos integrados correspondientes a las compuertas lógicas en un solo dispositivo como un PLD o GAL.
- Las fuentes de voltaje conmutadas no son adecuadas para este dispositivo ya que por su naturaleza, introducen una señal de alta frecuencia lo cual dificulta la visualización de los ecos y además podría impedir el correcto funcionamiento del transductor.

BIBLIOGRAFÍA

- [1] L. Kinsler
1950 "Fundamentals of Acoustics". London: Chapman & Hall.
- [2] T. Szabo
2004 "Diagnostic Ultrasound Imaging: Inside Out." Burlington, MA: Elsevier Science.
- [3] F. Forsberg
2004 Ultrasonic biomedical technology: marketing vs clinical reality, Ultrasonics, Vol. 42, No. 2.
- [4] Douglas A Christensen
1988 Ultrasonic Bioinstrumentation, John Wiley & sons.
- [5] Robertson Bayer
2008 "Windows Serial Port Programming"
[en línea] [consultado 13/11/2012]
<<http://www.robbayer.com/serial.php>>
- [6] Sistemas UNI
2008 "Visual C++", Universidad Nacional de Ingeniería.
- [7] Thomas C. Wu
2001 "INTRODUCCIÓN A LA PROGRAMACIÓN ORIENTADA A OBJETOS CON JAVA". Madrid: McGraw-Hill.
- [8] Herbert Schilt
2001 "JAVA 2. MANUAL DE REFERENCIA". Madrid: McGraw-Hill.
- [9] Boylestad y Nashelsky
2003 "Teoría de circuitos y dispositivos electrónicos"
Pearson.
- [10] Philips Semiconductors
2010 Power Semiconductor Applications.

- [11] ON Semiconductor.
2002 Linear & Switching Voltage Regulator Handbook. Section 5. Linear Regulator Construction and Layout [en línea] [consultado 01/12/2012] <http://www.onsemi.com/pub_link/collateral/HB206-D.pdf >
- [12] Suetens, Paul
2009 “*Fundamentals of Medical Imaging*”. Cambridge University Press.
- [13] Dr. Marlo S. F. Palermo
2001 “Situación actual del diagnóstico prenatal en Iberoamérica” Resumen de la conferencia especial del III Congreso Iberoamericano de diagnóstico prenatal (SIADP), pp. 6-10.
- [14] Krause, M. and Wiggerhauser, H
1997 "Ultrasonic Pulse Echo Technique for Concrete Element Using Synthetic Aperture", NDTnet, Vol 2.
- [15] Lavarello Montero, Roberto
2002 Diseño e implementación de un Sistema de adquisición de señales ultrasónicas para transductores industriales.
- [16] Ortega, T y Seguel B
2004 Historia del ultrasonido: el caso chileno. Revista Chilena Radiología, Vol. 10 (2), pp.89-92.
- [17] Fernandez Hatre, Alfonso
2009 Ensayos no destructivos. Centro de Calidad de Asturias.
- [18] Real Academia Española (RAE)
2001 Diccionario de la Lengua Española. 22ª edición. Madrid: Espasa.
- [19] National Instruments
2012 Understanding Direct Digital Synthesis (DDS) [en línea] [consultado 01/07/2013] < <http://www.ni.com/white-paper/5516/en> >